



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년06월12일
(11) 등록번호 10-1111962
(24) 등록일자 2012년01월27일

- | | |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)
H01L 21/318 (2006.01)</p> <p>(21) 출원번호 10-2009-0080756</p> <p>(22) 출원일자 2009년08월28일
심사청구일자 2009년08월28일</p> <p>(65) 공개번호 10-2010-0045905</p> <p>(43) 공개일자 2010년05월04일</p> <p>(30) 우선권주장
1020080104647 2008년10월24일 대한민국(KR)</p> <p>(56) 선행기술조사문헌
KR100746120 B1*
KR100754370 B1*
*는 심사관에 의하여 인용된 문헌</p> | <p>(73) 특허권자
한국기초과학지원연구원
대전광역시 유성구 과학로 169-148 (어은동)</p> <p>(72) 발명자
김대철
대전광역시 유성구 어은동 한빛아파트 103동 903호
유석재
대전광역시 유성구 전민동 엑스포아파트 303-1601
(뒷면에 계속)</p> <p>(74) 대리인
공인복</p> |
|--|---|

전체 청구항 수 : 총 1 항

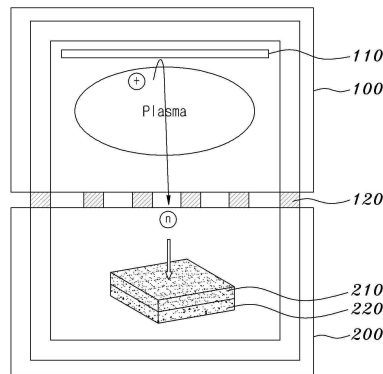
심사관 : 장지혜

(54) 발명의 명칭 **질소원자빔을 이용한 질화막 형성장치 및 방법**

(57) 요약

본 발명은 질소원자빔을 이용한 질화막 형성장치 및 방법에 관한 것으로, 플라즈마 생성을 통해 기판 표면으로 질화막을 성장시키기 위한 질소원자빔을 이용한 질화막 형성장치에 있어서, 플라즈마를 발생시켜 생성된 질소이온을 중성화판을 통해 중성화시켜 질소원자빔을 생성하는 질소원자빔 발생원, 상기 질소원자빔 발생원의 플라즈마 내에 존재하는 하전입자를 제거하고 질소원자빔을 통과시키는 리미터 및 상기 리미터 하측에 연결되어 질화막을 성장시키고자 하는 기판이 놓여지는 기판지지대를 포함하는 챔버를 포함하여 구성되는 것을 특징으로 한다. 이와 같이 구성되는 본 발명은 다양한 반도체 공정에 적용할 수 있고, 고품질의 질화막을 성장시킬 수 있는 효과를 제공한다.

대표도 - 도2



(72) 발명자

김중식

경기도 안산시 상록구 부곡동 534-7 대한아트빌
B동 102호

이봉주

대전광역시 유성구 도룡동 현대아파트 103동 100
1호

특허청구의 범위

청구항 1

플라즈마 생성을 통해 기판 표면으로 질화막을 성장시키기 위한 질소원자를 이용한 질화막 형성장치에 있어서,

플라즈마를 발생시켜 생성된 질소이온을 중성화관을 통해 중성화시켜 질소원자빔을 생성하는 질소원자빔 발생원;

상기 질소원자빔 발생원의 플라즈마 내에 존재하는 하전입자를 제거하고 질소원자빔을 통과시키는 리미터; 및 상기 리미터 하측에 연결되어 질화막을 성장시키고자 하는 기판이 놓여지는 기판지지대를 포함하는 챔버;를 포함하며,

상기 중성화관은, 탄탈륨(Ta), 몰리브덴(Mo), 텅스텐(W), 금(Au), 백금(Pt), 스테인레스강 또는 이들의 선택적인 합금이고,

상기 질소원자빔은 1 내지 100 eV의 에너지를 갖으며,

상기 리미터는 홀 또는 슬릿 형태로 설치하여 하전입자를 제거하고, 여기에 자장 또는 전장을 인가하여 플라즈마 내 하전입자의 이동방향을 조절하여 하전입자를 제거하고,

상기 기판은 상온 또는 500℃ 이하의 저온을 사용하며,

상기 리미터는 플라즈마 이온 및 전자의 통과는 방해하고, 질소원자빔을 선택적으로 통과시키는 것을 특징으로 하는 질소원자빔을 이용한 질화막 형성장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 질소원자빔을 이용한 질화막 형성장치 및 방법에 관한 것으로, 좀 더 상세하게는 기판으로 고품질 질화막을 성장시킬 수 있는 질소원자빔을 이용한 질화막 형성장치 및 방법에 관한 것이다.

배경기술

[0002] 반도체 디바이스에서 사용되는 여러 종류의 질화막은 게이트 유전체(gate dielectric)의 누설 전류를 최적화 시키며, 게이트 유전체에서 붕소(boron(B))의 확산하는 것을 막아준다. 또한 이산화규소(SiO₂) 보다 유전 상수를 증가시켜 게이트 유전체의 EOT(Equivalent Oxide Thickness)를 증가시킬 수 있는 등의 역할을 하여 결국 게이트 유전체(gate dielectric)의 신뢰성을 향상시킬 수 있다. 따라서 gate silicon oxynitride(SiON), field oxide, capacitor oxide, self-aligned mask, surface passivation film, interlayer dielectric 등 다양한 분야에서 역할을 수행하고 있으나, 현재의 공정에서는 열적버짓(thermal budget)이나 플라즈마 차징 데미지(plasma-charging damage)가 없는 질화막 형성 공정이 요구되어지고 있다.

[0003] 일반적으로 널리 사용하는 산화로나 CVD 방식의 질화막들은 800 ~ 1000도 이상의 고온에서 증착하므로 반도체 소자, 특히 DRAM 소자의 제조에 있어서 후속 공정으로 사용하는데 어려움이 있다. 디자인 룰(Design rule)이 32 nm 이하에서는 고분해능, 고집적의 반도체 소자를 제작하기 위하여 thermal budget이 낮은 저온의 질화막이 필요하게 되었고 최근 우수한 전기적인 특성을 유지하고 저온에서 유전체(dielectric)박막을 형성시키는 것은 극소전자공학(microelectronics)이나 박막 트랜지스터 기술에 요구되어지고 있다.(M.A. Lieberman, A.J. Lichtenberg, Principles of Plasma Discharges and Material Processing, Wiley-Interscience, NewYork, 1994, 안성준, 한국산학기술학회논문지, vol. 7, No. 3. pp. 344-349, 2006)

[0004] Plasma-charging damage는 1983년도부터 보고되어지고 있는데, gate oxides 두께가 150 Å 이상에서는 문제시 되지 않았으나 CMOS 집적회로(integrated circuit) 산업이 소자의 고집적화에 따른 소자 크기의 감소로 인하여 100 Å 이하에서는 plasma-charging damage가 보편화 되고 있는 실정이다.(Kin P. Cheung, Microelectronics Reliability 40 (2000) 1981-1986, G. Cellere, Microelectronic Engineering 63 (2002) 433??-442)

[0005] 이와 같은 기존의 CVD 방법들에 의한 질화막 형성의 형성과정을 도 1을 참고하여 좀 더 상세히 설명한다.

[0006] 도 1을 참고하면, 질화막 형성에 필요한 질소원자를 공급하는 플라즈마 발생부가 상부에 위치하며 그 하부로 기판을 배치하되 기판의 하부에 기판을 가열할 수 있는 히터를 설치한다. 이때 히터는 기판의 가열온도를 1000도 정도로 가열할 수 있는 것이 바람직하다. 플라즈마 발생부로부터 공급되는 질소원자는 대부분 낮은 에너지를 갖고 있으며, 히터에 의해 가열되는 기판이 하부에 배치된다. 기판의 하부에는 히터를 두어 기판이 1000도 이상으로 가열되도록 한다. 이때, 플라즈마 발생부로부터 공급된 질소원자가 고온의 기판에 부딪쳐 활성화되므로 질화막을 기판위에 형성하도록 한다.

[0007] 이 방법으로 제조된 질화막은 게이트 실리콘 옥시나이트라이드(gate silicon oxynitride(SiON)), 필드 옥사이드(field oxide), 캐패시터 옥사이드(capacitor oxide), 셀프얼라인드 마스크(self-aligned mask), 표면패시베이션 필름(surface passivation film), 인터레이어 유전체(interlayer dielectric) 등 다양한 분야에서 사용되고 있는 실정이다.

[0008] 하지만, 이러한 CVD법으로 질화막을 형성할 경우 일반적으로 800 ~ 1,000℃의 기판 온도에서 행하기 때문에 Si, Mo 웨이퍼 등 고온에서 견디는 재료이외의 기판 사용이 매우 제한적인 등의 문제점이 있다.

발명의 내용

해결하고자하는 과제

[0009] 상기와 같은 문제점을 해결하기 위한 본 발명은 질소원자빔을 응용한 gate dielectric 등에 사용되는 질화막

을 형성하여 전술한 문제점을 해결할 수 있도록 plasma-charging damage이나 thermal budget이 없는 저온의 공정온도를 유지하면서도 고품질의 질화막을 성장시킬 수 있는 질화막 형성장치 및 방법을 제공하고자 하는데 그 목적이 있다.

- [0010] 또한, 열공정에 필요한 공정 단계와 plasma-charging damage를 줄이기 위한 후속 공정을 원천적으로 제거하는 질화막 형성장치 및 방법을 제공하는데 그 목적이 있다.
- [0011] 더불어, 저온 공정을 통해 유리나 폴리머 위에 디바이스를 제조할 수 있어 차세대 질화막 형성 기술에 적용할 수 있는 질화막 형성장치를 제공하고자 하는데 그 목적이 있다.

과제 해결수단

- [0012] 상기와 같은 목적을 달성하기 위한 본 발명은, 플라즈마 생성을 통해 기판 표면으로 질화막을 성장시키기 위한 질소원자를 이용한 질화막 형성장치에 있어서, 플라즈마를 발생시켜 생성된 질소이온을 중성화관을 통해 중성화시켜 질소원자빔을 생성하는 질소원자빔 발생원, 상기 질소원자빔 발생원의 플라즈마 내에 존재하는 하전입자를 제거하고 질소원자빔을 통과시키는 리미터 및 상기 리미터 하측에 연결되어 질화막을 성장시키고자 하는 기판이 놓여지는 기판지지대를 포함하는 챔버를 포함하여 구성되는 것을 특징으로 한다.
- [0013] 또한, 상기 중성화관은, 탄탈륨(Ta), 몰리브덴(Mo), 텅스텐(W), 금(Au), 백금(Pt), 스테인레스강 또는 이들의 선택적인 합금으로 구성된 것을 특징으로 한다.
- [0014] 또한, 상기 질소원자빔은, 1 내지 100 eV의 에너지를 갖는 것을 특징으로 한다.
- [0015] 또한, 상기 리미터는, 홀 또는 슬릿 형태로 설치하여 하전입자를 제거하는 것을 특징으로 한다.
- [0016] 또한, 상기 리미터는 홀 또는 슬릿 형태로 설치되고 여기에 자장 또는 전장을 인가하여 플라즈마 내 하전입자의 이동방향을 조절하여 하전입자를 제거하는 것을 특징으로 한다.
- [0017] 또한, 상기 기판은 상온에서 500℃ 이하의 저온을 사용하는 것을 특징으로 한다.
- [0018] 또한, 상기 리미터는, 플라즈마 이온 및 전자의 통과는 방해하고, 질소원자빔을 선택적으로 통과시키는 것을 특징으로 한다.
- [0019] 또한, 플라즈마 생성을 통해 기판 표면으로 질화막을 성장시키기 위한 질소원자를 이용한 질화막 형성방법에 있어서, 플라즈마를 발생시켜 생성된 질소이온을 중성화관을 통해 중성화시켜 질소원자빔을 생성하는 단계, 상기 질소원자빔 발생원의 플라즈마 내에 존재하는 하전입자를 리미터를 통해 제거하고 질소원자빔을 통과시키는 단계 및 상기 리미터 하측에 연결된 챔버에 질화막을 성장시키고자 하는 기판으로 질화막을 증착시키는 단계를 포함하여 구성되는 것을 특징으로 한다.
- [0020] 또한, 상기 중성화관은, 탄탈륨(Ta), 몰리브덴(Mo), 텅스텐(W), 금(Au), 백금(Pt), 스테인레스강 또는 이들의 선택적인 합금으로 구성된 것을 특징으로 한다.
- [0021] 또한, 상기 질소원자빔은, 1 내지 100 eV의 에너지를 갖는 것을 특징으로 한다.

효과

- [0022] 상기와 같이 구성되고 작용되는 본 발명은 플라즈마 내의 하전입자를 리미터를 이용하여 대부분을 원천적으로 제거할 수 있으므로 질소원자빔을 이용하여 plasma-charging damage가 없는 질화막 형성이 가능하며, 질소원자빔 에너지 및 플러스의 조절이 가능하여 thermal 질화막보다 질소 원자 함량 및 질화막 내의 질소원자 위치 조절이 더 용이하다. 따라서 DRAM, Flash 메모리 등에서 32 nm 이하의 node에 필요한 매우 정교한 next generation nitridation이 가능하다.
- [0023] 또한, 일반적인 CVD 공정과 달리 질소원자빔을 이용하여 질화막을 형성하게 되면 500℃ 이하의 저온에서 공정을 수행할 수 있는 장점이 있고, 저온 공정은 불순물 확산을 억제할 수 있고 소자의 결함도 감소되는 이점이 있다.
- [0024] 또한, 저온 공정을 통해 유리나 폴리머 위에 디바이스를 제조할 수 있어 차세대 질화막 형성 기술에 적용할 수 있어 기존 공정에서의 기판에 열(Energy)을 가함에 따른 열적에너지(thermal energy)로 인해 반응원소를

활성화시켜 질화막을 형성하는 대신 질소원자빔을 형성하여 기판에 입사시켜 저온에서도 질화막을 형성할 수 있기 때문에 기판을 thermal 질화막에 의한 온도보다 자유로운 온도 조절이 가능하여 동일 thermal budget에 대해 훨씬 넓은 공정 window 확립이 가능하고, 에너지 조절이 가능하여 gate dielectric에서 요구되는 낮은 누설 전류와 낮은 계면 트랩 밀도를 조절할 수 있어 gate dielectric의 신뢰도를 향상 시킬 수 있다.

[0025] 결과적으로, 질소원자에 에너지를 줌으로써 활성화된 질소원자빔을 이용하여 저온의 기판에서 질화막의 분포를 조절하면서 형성하여 고품질의 질화막을 성장시킬 수 있는 효과를 제공한다.

발명의 실시를 위한 구체적인 내용

[0026] 이하, 첨부된 도면을 참조하여 본 발명에 따른 질소원자빔을 이용한 질화막 형성장치 및 방법의 바람직한 실시예를 상세히 설명하면 다음과 같다.

[0027] 도 2는 본 발명에 따른 질소원자빔을 이용한 질화막 형성장치의 개략적인 구성도이다.

[0028] 본 발명에 따른 질소원자빔을 이용한 질화막 형성장치는, 플라즈마 생성을 통해 기판 표면으로 질화막을 성장시키기 위한 질소원자를 이용한 질화막 형성장치에 있어서, 플라즈마를 발생시켜 생성된 질소이온을 중성화판을 통해 중성화시켜 질소원자빔을 생성하는 질소원자빔 발생원, 상기 질소원자빔 발생원의 플라즈마 내에 존재하는 하전입자를 제거하고 질소원자빔을 통과시키는 리미터 및 상기 리미터 하측에 연결되어 질화막을 성장시키고자 하는 기판이 놓여지는 기판지지대를 포함하는 챔버를 포함하여 구성되는 것을 특징으로 한다.

[0029] 본 발명에 따른 질화막 형성장치는 질소원자빔을 기판에 출사하여 질화막을 형성하되, 반응에 참여하는 질소원자가 기판에 도착하기 전에 미리 질소원자의 질화막 형성 반응에 필요한 에너지를 갖고 있는 질소원자빔을 이용하는 것이다.

[0030] 즉, 질화막 성장을 위한 질소원자가 쉽게 기판 또는 기판 상부 물질등과 반응할 수 있게 충분한 에너지를 갖도록 하여 저온 하에서도 질화막의 성장이 용이하도록 하여 질화막의 특성을 개선할 수 있다.

[0031] 질소원자빔 발생원(100)은 기판(210)에 증착될 질화막을 이루는 질소원자를 기판(210)에 효과적으로 증착시키기 위해 질소원자에 에너지를 가지는 질소원자빔을 생성하기 위한 것으로, 우선 챔버 내에서 플라즈마를 생성시켜 질소이온을 생성시킨다. 이때, 도면에 도시하진 않았지만, 플라즈마 생성을 위한 압력과 온도를 제어하기 위한 별도의 장치가 추가적으로 구비된 것은 당업자라면 용이하게 판단할 수 있다.

[0032] 그리고 상기 질소원자빔 발생원 내에는 본 발명에 따른 기술적 요지로 질소이온을 중성화시켜 질소원자빔으로 전환시키기 위한 중성화판(110)이 구비된다. 이때 상기 중성화판으로 인가되는 전압을 조절하여 질소원자빔의 에너지를 조절할 수 있다.

[0033] 플라즈마 내의 질소이온은 상기 중성화판(110)과의 충돌에 의해 질소원자빔으로 전환되게 됨으로써 일정한 에너지를 갖는 질소원자빔으로 전환되는데, 이때 중성화판은 탄탈륨(Ta), 몰리브덴(Mo), 텅스텐(W), 금(Au), 백금(Pt), 스테인레스강 또는 이들의 선택적인 합금으로 구성되는 것이 바람직하다.

[0034] 또한, 중성화판으로 전환된 질소원자빔의 에너지는 1 내지 100 eV를 갖는 것이 바람직하다.

[0035] 기판(210)이 위치한 챔버(200) 내부로 상기 질소원자빔 발생원에서 생성된 질소원자빔을 전달하기 위해서 리미터(120)가 구비된다. 상기 리미터(120)는 플라즈마 내에 존재하는 하전입자를 제거하기 위하여 구비되는데, 플라즈마 이온과 전자의 통과는 방해하고, 질소원자빔만을 통과시킨다.

[0036] 상기 리미터(120)를 좀 더 상세히 설명하면, 질소원자빔 발생원(100)과 챔버(200)를 연결시키되, 홀 형태 또는 단순 슬릿 구조로 형성되거나, 여기에 자장 또는 전기장을 인가하여 하전입자의 이동방향을 조절함으로써 하전입자가 챔버 내로 방출되는 것을 방지한다.

[0037] 상기 리미터는 플라즈마 내에 존재하는 이온 및 전자 등의 하전입자의 통과를 방해하고, 상기 질소원자빔을 선택적으로 통과시킨다. 플라즈마 이온 및 전자의 통과를 배제하는 방법은 홀 또는 슬릿을 단순히 설치하여 리미터로 입사되는 하전입자가 홀 또는 슬릿에 충돌하여 이때 하전입자가 갖는 에너지를 흡수하여 하전입자에 의한 영향을 최소화할 수 있는 방법이 있다. 다른 방법으로는 상기 홀 또는 슬릿에 자장 또는 전장을 인가하여 플라즈마 내의 포지티브 전하를 띤 이온과 네거티브 전하를 띤 전자가 리미터로 입사되는 이동 경로를 변

화시켜 하전입자가 공정챔버로 내려가는 것을 막는 방법이 있다. 리미터에 설치된 홀 또는 슬릿에 자장을 인가하게 되면 하전입자가 회전운동을 하게 되어 이동 경로가 변화하게 되며 전장을 인가하면 반대 전하를 띤 방향으로 하전입자의 경로가 변화하여 공정챔버로 유입되는 하전입자의 통과를 방해할 수 있다. 상기 플라즈마 리미터를 통과한 중성입자는 공정챔버에 위치한 기관과 충돌하여, 상기 기관의 표면에 질화막 형성을 수행하게 된다.

[0038] 질소원자빔은 중성화관(110)에 인가되는 전압을 조절하여 질화막 성장에 참여하는 질소원자가 쉽게 기관 또는 기관 상부 물질등과 반응할 수 있도록 충분한 에너지를 갖도록 하여 저온 하에서도 질화막의 성장이 용이하도록 하여 질화막이 형성되는 것이다.

[0039] 여기서 상기 기관(210)의 온도는 이미 질화막 형성 반응에 충분한 에너지를 반응원소에 주었기 때문에 기관을 추가로 가열할 필요가 없어서 저온(상온 또는 500℃ 이하)의 기관 온도 하에서도 고품질의 질화막을 형성시킬 수 있다.

[0040] 따라서, 상기 리미터(22)를 통과한 질소원자빔(23)은 챔버(200) 내의 기관지지대(220)에 놓여진 기관(201) 표면에 질화막 증착을 수행하게 된다.

[0041] 다음으로 본 발명에 따른 질소원자빔을 이용한 질화막 형성방법을 설명한다.

[0042] 우선, 플라즈마를 발생시켜 생성된 질소이온을 중성화관을 통해 중성화시켜 질소원자빔을 생성하게 된다. 여기서 생성된 질소원자빔은 앞서 언급한 바와 같이 1 내지 100eV의 에너지를 가지게 된다. 생성된 질소원자빔을 기관으로 방출시키기 전에 플라즈마 이온 및 전자의 통과는 방해하고, 질소원자빔만을 선택적으로 통과시키기 위해 하전입자를 리미터를 통해 제거하고 질소원자빔을 통과시키는 과정을 수행한다.

[0043] 그리고 마지막으로 리미터를 통과한 질소원자빔은 챔버 내에 위치한 기관의 표면에 충돌하여 질화막 성장이 수행된다.

[0044] 이러한 단계를 통해 질소원자는 기관에 도착하기 전에 미리 질소원자의 질화막 형성 반응에 필요한 에너지를 갖는 질소원자빔을 통해 효과적인 질화막을 성장시킬 수 있다.

[0045] 이와 같이 구성되고 작용되는 본 발명은 질소원자빔을 이용하여 저온 저압하에서 고품질의 질화막을 성장시킬 수 있는 우수한 효과가 있다.

[0046] 이상, 본 발명의 원리를 예시하기 위한 바람직한 실시예와 관련하여 설명하고 도시하였지만, 본 발명은 그와 같이 도시되고 설명된 그대로의 구성 및 작용으로 한정되는 것이 아니다.

[0047] 오히려, 첨부된 청구범위의 사상 및 범주를 일탈함이 없이 본 발명에 대한 다수의 변경 및 수정이 가능함을 당업자들은 잘 이해할 수 있을 것이다. 따라서 그러한 모든 적절한 변경 및 수정과 균등물들도 본 발명의 범위에 속하는 것으로 간주되어야 할 것이다.

도면의 간단한 설명

[0048] 도 1은 일반적인 CVD 질화막 형성과정을 설명하기 위한 구성도,

[0049] 도 2는 본 발명에 따른 질소원자빔을 이용한 질화막 형성장치의 개략적인 구성도.

[0050] <도면의 주요부분에 대한 부호의 설명>

[0051] 100 : 질소원자빔 발생원

[0052] 110 : 중성화관

[0053] 120 : 리미터

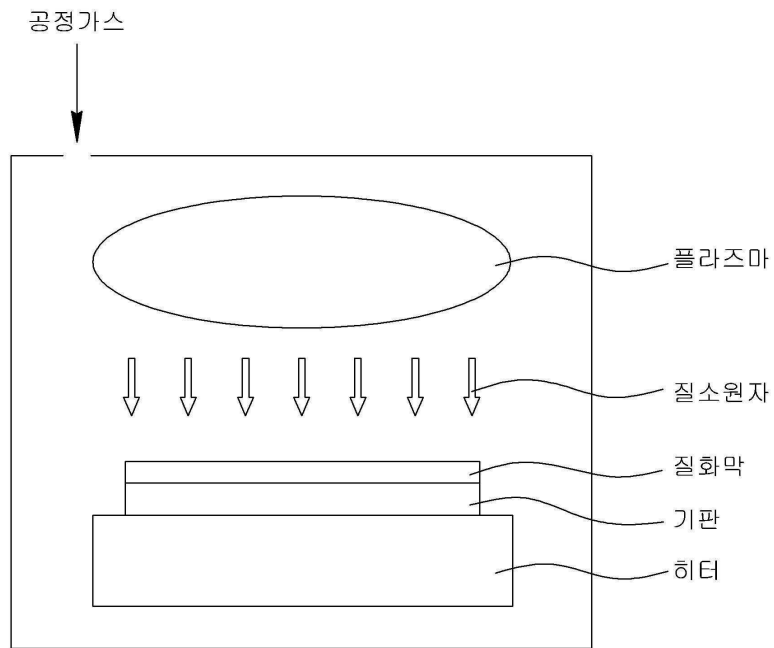
[0054] 200 : 챔버

[0055] 210 : 기관

[0056] 220 : 기관지지대

도면

도면1



도면2

