



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2013년05월14일  
(11) 등록번호 10-1264368  
(24) 등록일자 2013년05월08일

(51) 국제특허분류(Int. Cl.)  
H01L 31/07 (2006.01) H01L 31/042 (2006.01)  
(21) 출원번호 10-2011-0130522  
(22) 출원일자 2011년12월07일  
심사청구일자 2011년12월07일  
(56) 선행기술조사문헌  
KR101003808 B1\*  
KR1020100085868 A\*  
KR100374020 B1  
KR100992483 B1  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
한국기계연구원  
대전광역시 유성구 가정북로 156 (장동)  
(72) 발명자  
김준동  
대전 유성구 장동 한국기계연구원 메카동 123호  
김민건  
경남 김해시 장유면 율하리 율곡마을주공2단지아파트 1307동 601 호  
(뒷면에 계속)  
(74) 대리인  
팬코리아특허법인

전체 청구항 수 : 총 14 항

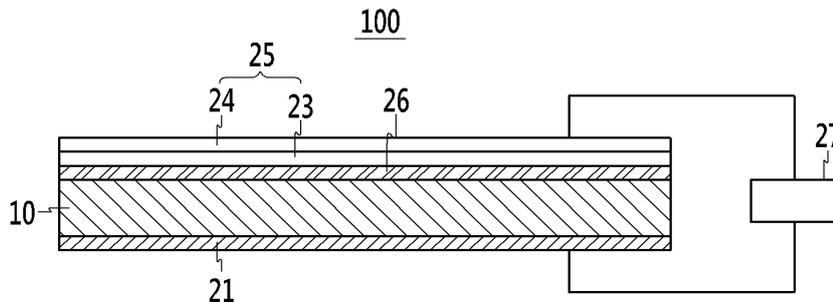
심사관 : 여덕호

(54) 발명의 명칭 다층 구조의 쇼트키 접합층을 갖는 태양 전지

(57) 요약

본 발명은 다층 구조의 쇼트키 접합을 갖는 태양 전지에 관한 것으로서, 본 발명의 일 측면에 따른 태양 전지는 반도체층과, 상기 반도체층의 제1 면에 오믹 접합된 전극, 및 상기 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합되며, 제1 투명전도성 산화물층 및 제2 투명전도성 산화물층을 포함하는 쇼트키 접합층을 포함하고, 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 전기 전도성을 갖는다.

대표도 - 도1



(72) 발명자

**우창수**

대전광역시 유성구 엑스포로 448, 404동 1404호 (전민동, 엑스포아파트)

**이창우**

대전광역시 서구 월평선사로 29, 103동 605호 (월평동, 셋별아파트)

**송창규**

대전 유성구 하기동 송림마을아파트 302동 2005호

이 발명을 지원한 국가연구개발사업

과제고유번호	NK166M
부처명	지식경제부
연구사업명	주요사업-기관고유
연구과제명	태양전지 효율향상 기술 개발
주관기관	기계연구원
연구기간	2011.06.15 ~ 2011.12.31

---

**특허청구의 범위**

**청구항 1**

반도체층;

상기 반도체층에 쇼트키 접합되며, 제1 투명전도성 산화물층 및 제2 투명전도성 산화물층을 포함하는 쇼트키 접합층;

을 포함하고,

상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 밴드갭을 갖고,

상기 제2 투명전도성 산화물층과 상기 반도체층 사이에 상기 제1 투명전도성 산화물층이 배치된 태양 전지.

**청구항 2**

제1 항에 있어서,

상기 제1 투명전도성 산화물층은 상기 제2 투명전도성 산화물층보다 더 큰 광투과성을 갖는 태양 전지.

**청구항 3**

제2 항에 있어서,

상기 쇼트키 접합층과 상기 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 재결합 방지층을 더 포함하는 태양 전지.

**청구항 4**

제3 항에 있어서,

상기 반도체층은 P형 반도체층과 상기 P형 반도체층에 PN접합된 N형 반도체층을 갖는 태양 전지.

**청구항 5**

제4 항에 있어서,

상기 N형 반도체층이 상기 쇼트키 접합층과 쇼트키 접합되며 상기 쇼트키 접합층은 상기 N형 반도체층 보다 더 큰 일함수를 갖는 태양 전지.

**청구항 6**

제4 항에 있어서,

상기 P형 반도체층이 상기 쇼트키 접합층과 쇼트키 접합되며 상기 쇼트키 접합층은 상기 P형 반도체층 보다 더 작은 일함수를 갖는 태양 전지.

**청구항 7**

삭제

**청구항 8**

제1 항에 있어서,

상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 일함수를 갖는 태양 전지.

**청구항 9**

삭제

**청구항 10**

제1 항에 있어서,

상기 제1 투명전도성 산화물층 또는 상기 제2 투명전도성 산화물층은 인듐-주석-산화물(ITO), Al-도핑된 아연산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO<sub>3</sub>, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO<sub>2</sub>, (La<sub>0.5</sub>Sr<sub>0.5</sub>)CoO<sub>3</sub> (LSCO), La<sub>0.7</sub>Sr<sub>0.3</sub>MnO<sub>3</sub> (LSMO), SrRuO<sub>3</sub> (SRO), F-도핑된 주석 산화물, Sr<sub>3</sub>Ru<sub>2</sub>O<sub>7</sub>, Sr<sub>4</sub>Ru<sub>3</sub>O<sub>10</sub>로 이루어진 군에서 선택되는 어느 하나의 물질로 이루어진 태양 전지.

**청구항 11**

제1 항에 있어서,

상기 제1 투명전도성 산화물층은 AZO로 이루어진 태양 전지.

**청구항 12**

제11 항에 있어서,

상기 제2 투명전도성 산화물층은 ITO로 이루어진 태양 전지.

**청구항 13**

제12 항에 있어서,

상기 반도체층은 실리콘 웨이퍼로 이루어진 태양 전지.

**청구항 14**

제12 항에 있어서,

상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층을 기반으로 하여 이종접합 성장(Hetero-epitaxy growth)으로 형성된 태양 전지.

**청구항 15**

제14 항에 있어서,

상기 제2 투명전도성 산화물층의 우선 성장 방향은 (111)면인 태양 전지.

**청구항 16**

제1 항에 있어서,

상기 제2 투명전도성 산화물층과 접하도록 제3 투명전도성 산화물층이 배치되며, 상기 제3 투명전도성 산화물층의 전기 전도성은 상기 제2 투명전도성 산화물층의 전기 전도성보다 큰 태양 전지.

**청구항 17**

삭제

**청구항 18**

삭제

**청구항 19**

삭제

**청구항 20**

삭제

**청구항 21**

삭제

청구항 22

삭제

명세서

기술분야

[0001] 본 발명은 태양 전지에 관한 것으로서 보다 상세하게는 다층 구조의 쇼트키 접합층을 갖는 태양 전지에 관한 것이다.

배경기술

[0002] 태양광을 전기에너지로 변환하는 광전변환소자인 태양 전지는 다른 에너지원과 달리 무한하고 환경 친화적이므로 시간이 갈수록 그 중요성이 증가하고 있다.

[0003] 특히 고유가와 화석연료 부존의 제한성은 재생에너지에 대한 이용을 증대시킬 것으로 보이며, 이중에 이동이 간편하고 휴대할 수 있는 태양 전지의 의존성은 더욱 커질 것으로 예측된다.

[0004] 태양전지의 구조 및 원리에 대해서 간단히 설명하면, 태양전지는 P(positive)형 반도체와 N(negative)형 반도체를 접합시킨 PN접합 구조를 하고 있으며, 이러한 구조의 태양전지에 태양광이 입사되면, 입사된 태양광이 가지고 있는 에너지에 의해 상기 반도체 내에서 정공(hole)과 전자(electron)가 발생하고, 이때, PN접합에서 발생한 전기장에 의해서 상기 정공(+)은 P형 반도체쪽으로 이동하고 상기 전자(-)는 N형 반도체쪽으로 이동하게 되어

[0005] 전위가 발생하게 됨으로써 전력을 생산할 수 있게 되는 원리이다. 이와 같은 태양전지는 기판형 태양전지와 박막형 태양전지로 구분할 수 있다. 기판형 태양전지는 실리콘과 같은 반도체물질 자체를 기판으로 이용하여 태양전지를 제조한 것이고, 박막형 태양전지는 유리 등과 같은 기판 상에 박막의 형태로 반도체를 형성하여 태양전지를 제조한 것이다.

[0006] 기판형 태양전지는 박막형 태양전지에 비하여 효율이 다소 우수하기는 하지만, 공정상 두께를 최소화하는데 한계가 있고 고가의 반도체 기판을 이용하기 때문에 제조비용이 상승되는 단점이 있다. 박막형 태양전지는 기판형 태양전지에 비하여 효율이 다소 떨어지기는 하지만, 얇은 두께로 제조가 가능하고 저가의 재료를 이용할 수 있어 제조비용이 감소되는 장점이 있어 대량생산에 적합하다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 효율성이 향상된 쇼트키 접합층을 갖는 태양 전지를 제공하고자 한다.

과제의 해결 수단

[0008] 본 발명의 일 측면에 따른 태양 전지는 반도체층과, 상기 반도체층의 제1 면에 오믹 접합된 전극, 및 상기 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합되며, 제1 투명전도성 산화물층 및 제2 투명전도성 산화물층을 포함하는 쇼트키 접합층을 포함하고, 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 전기 전도성을 갖는다.

[0009] 상기 제1 투명전도성 산화물층은 상기 제2 투명전도성 산화물층보다 더 큰 광투과성을 갖도록 형성될 수 있으며, 상기 쇼트키 접합층과 상기 반도체층 사이에 배치되며 절연성을 갖는 물질로 이루어진 재결합 방지층을 더 포함할 수 있다.

[0010] 상기 반도체층은 P형 반도체층과 상기 P형 반도체층에 PN접합된 N형 반도체층을 갖도록 형성될 수 있으며, 상기 N형 반도체층이 상기 쇼트키 접합층과 쇼트키 접합되며 상기 쇼트키 접합층은 상기 N형 반도체층 보다 더 큰 일함수를 갖도록 형성될 수 있다.

[0011] 상기 P형 반도체층이 상기 쇼트키 접합층과 쇼트키 접합되며 상기 쇼트키 접합층은 상기 P형 반도체층 보다 더 작은 일함수를 갖도록 형성될 수 있으며, 상기 제2 투명전도성 산화물층과 상기 반도체층 사이에 상기 제1 투명전도성 산화물층이 배치될 수 있다.

- [0012] 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 일함수를 갖도록 형성될 수 있으며, 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 에너지 밴드갭을 갖도록 형성될 수 있다.
- [0013] 상기 제1 투명전도성 산화물층 또는 상기 제2 투명전도성 산화물층은 인듐-주석-산화물(ITO), Al-도핑된 아연 산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO<sub>3</sub>, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO<sub>2</sub>, (La<sub>0.5</sub>Sr<sub>0.5</sub>)CoO<sub>3</sub> (LSCO), La<sub>0.7</sub>Sr<sub>0.3</sub>MnO<sub>3</sub> (LSMO), SrRuO<sub>3</sub> (SRO), F-도핑된 주석 산화물, Sr<sub>3</sub>Ru<sub>2</sub>O<sub>7</sub>, Sr<sub>4</sub>Ru<sub>3</sub>O<sub>10</sub>로 이루어진 군에서 선택되는 어느 하나의 물질로 이루어질 수 있다.
- [0014] 또한, 상기 제1 투명전도성 산화물층은 AZO로 이루어질 수 있으며, 상기 제2 투명전도성 산화물층은 ITO로 이루어질 수 있다. 또한, 상기 반도체층은 실리콘 웨이퍼로 이루어질 수 있다.
- [0015] 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층을 기반으로 하여 이종접합 성장(Hetero-epitaxy growth)으로 형성될 수 있으며, 상기 제2 투명전도성 산화물층의 우선 성장 방향은 (111)면일 수 있다.
- [0016] 본 발명의 다른 측면에 따른 태양 전지는 반도체층과, 상기 반도체층의 제1 면에 오믹 접촉된 전극, 및 상기 반도체층의 상기 제1 면과 반대방향을 향하는 제2 면에 쇼트키 접합되며, 서로 상이한 밴드 갭을 갖는 제1 투명전도성 산화물층과 제2 투명전도성 산화물층을 포함하는 쇼트키 접합층을 포함한다.
- [0017] 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층을 기반으로 하여 이종접합 성장(Hetero-epitaxy growth)으로 형성될 수 있으며, 상기 반도체층은 P형 반도체층과 상기 P형 반도체층에 PN접합된 N형 반도체층을 갖도록 형성될 수 있다.
- [0018] 상기 제2 투명전도성 산화물층과 상기 반도체층 사이에 상기 제1 투명전도성 산화물층이 배치되고, 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 에너지 밴드갭을 갖도록 형성될 수 있다.

**발명의 효과**

- [0019] 본 발명에 의한 태양 전지는 광투과성이 우수한 제1 투명전도성 산화물층과 전기 전도성이 우수한 제2 투명전도성 산화물층을 구비하므로 광전효율이 향상된다.

**도면의 간단한 설명**

- [0020] 도 1은 본 발명의 제1 실시예에 따른 태양 전지를 도시한 단면도이다.  
 도 2a는 실리콘과 AZO, ITO의 에너지 밴드 다이어그램이며, 도 2b는 실리콘과 AZO, ITO가 결합된 상태의 에너지 밴드 다이어그램이다.  
 도 3a는 제1 비교예에 따른 태양 전지를 나타낸 사진이고, 도 3b는 제2 비교예에 따른 태양 전지를 나타낸 사진이며, 도 3c는 본 발명의 일 실험예에 따른 태양 전지를 나타낸 사진이다.  
 도 4는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 저항과 전자 이동도(electron mobility)를 나타낸 그래프이다.  
 도 5는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 광 투과율을 나타낸 그래프이다.  
 도 6a는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 암전류 특성을 나타낸 그래프이고, 도 6b는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 명전류 특성을 나타낸 그래프이다.  
 도 7은 1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 결정구조를 나타낸 X선 회절(XRD: X-ray diffraction) 프로파일을 나타낸 그래프이다.  
 도 8a는 제1 비교예에 따른 태양 전지를 나타낸 사진이고, 도 8b는 제1 비교예에 형성된 쇼트키 접합층을 확대하여 나타낸 사진이며, 도 8c는 제2 비교예에 따른 태양 전지를 나타낸 사진이고, 도 8d는 제2 비교예에 형성된 쇼트키 접합층을 확대하여 나타낸 사진이다.  
 도 9a는 본 발명의 제1 실시예에 따른 태양 전지의 단면을 나타낸 사진이고, 도 9b는 본 발명의 제1 실시예에 따른 태양 전지의 제1 투명전도성 산화물층과 제2 투명전도성 산화물층의 경계 영역을 나타낸 사진이며, 도 9c

는 본 발명의 제1 실시예에 따른 쇼트키 접합층의 푸리에 회전 무늬를 나타낸 사진이다.

도 10은 본 발명의 제2 실시예에 따른 태양 전지를 도시한 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0021] 또한 본 발명에 있어서 "~상에"라 함은 대상부재의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력방향을 기준으로 상부에 위치하는 것을 의미하는 것은 아니다. 또한, 본 기재에 있어서 "PN 접합"이라 함은 P형 반도체와 N형 반도체가 접합된 구조를 의미하는 것으로 P형 반도체와 N형 반도체 사이에 I형 반도체가 개재된 PIN 접합을 포함하는 넓은 의미의 PN 접합으로 정의한다.
- [0022] 이하, 첨부된 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 이하에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조부호를 붙였다.
- [0023] 도 1은 본 발명의 제1 실시예에 따른 태양 전지를 도시한 단면도이다.
- [0024] 도 1을 참조하여 설명하면, 본 제1 실시예에 따른 태양 전지(100)는 반도체층(10)과 반도체층(10)의 제1 면 상에 배치된 전극(21)과 반도체층(10)의 제1 면과 반대 방향을 향하는 제2 면 상에 배치된 쇼트키 접합층(25)과 쇼트키 접합층(25)과 반도체층(10) 사이에 형성된 재결합 방지층(26)을 포함한다.
- [0025] 반도체층(10)은 결정질 실리콘 웨이퍼 형태로 이루어지며, 반도체층이 기판이 된다. 반도체층(10)의 배면에는 오티드 접합으로 결합된 전극(21)이 형성된다. 전극(21)은 반도체층(10)의 배면에 전체적으로 형성되며, 알루미늄(A1), 백금(Pt), 은(Ag) 등의 금속 소재로 이루어질 수 있다.
- [0026] 한편, 반도체층(10)의 전면에는 재결합 방지층(26)이 형성된다. 재결합 방지층(26)은 절연성을 갖는 Oxide, SiO<sub>x</sub>, SiN<sub>x</sub> 등을 포함하는 물질로 이루어질 수 있다. 재결합 방지층(26)은 0.1nm 내지 10nm의 두께로 형성되며, 빛에 의하여 발생된 캐리어가 재결합되는 것을 방지하여 전압 특성을 향상시킨다. 재결합 방지층(26)의 두께가 0.1nm 보다 더 작게 형성되면 광에 의하여 여기된 전자가 정공과 재결합하는 문제가 발생하며, 재결합 방지층(26)의 두께가 10nm 보다 더 크게 형성되면 저항이 지나치게 증가하는 문제가 발생한다.
- [0027] 재결합 방지층(26) 상에는 반도체층(10)과 쇼트키 접합된 쇼트키 접합층(25)이 형성된다. 쇼트키 접합층(25)은 반도체층(10)과 대향하도록 배치되며 반도체층(10)보다 더 큰 일함수를 갖는 물질로 이루어진다. 이 때, 쇼트키 접합층(25)과 대향하는 반도체층(10)은 N형 반도체로 이루어진다.
- [0028] 전극(21)과 쇼트키 접합층(25)에는 축전을 위한 축전 장치(27)가 연결 설치된다.
- [0029] 쇼트키 접합층(25)은 제1 투명전도성 산화물층(23)과 제2 투명전도성 산화물층(24)을 포함한다. 제1 투명전도성 산화물층(23)은 반도체층(10)과 제2 투명전도성 산화물층(24) 사이에 배치되어 재결합 방지층(26)과 맞닿는다.
- [0030] 본 실시예에서는 쇼트키 접합층(25)이 2중층 구조로 이루어진 것으로 예시하고 있으나 본 발명이 이에 제한되는 것은 아니며, 쇼트키 접합층(25)은 3층 이상으로 이루어질 수도 있다.
- [0031] 제1 투명전도성 산화물층(23)은 광투과성이 우수한 소재로 이루어지는 바, 제1 투명전도성 산화물층(23)의 광투과성은 제2 투명전도성 산화물층(24)의 광투과성보다 더 큰 값을 갖는다. 한편, 제2 투명전도성 산화물층(24)은 전기 전도성이 우수한 소재로 이루어지는 바, 제2 투명전도성 산화물층(24)의 전기 전도성은 제1 투명전도성 산화물층(23)의 전기 전도성보다 더 큰 값을 갖는다.
- [0032] 또한, 제2 투명전도성 산화물층(24)은 제1 투명전도성 산화물층(23)보다 더 큰 일함수를 갖는다.
- [0033] 한편, 제2 투명전도성 산화물층(24)에는 제3 투명전도성 산화물층이 접하도록 배치될 수 있다. 이 때, 제3 투명전도성 산화물층의 전기 전도성은 제2 투명전도성 산화물층(24)의 전기 전도성보다 크도록 형성될 수 있다. 또한, 제3 투명전도성 산화물층은 제2 투명전도성 산화물층(24)보다 더 큰 일함수 및 밴드갭을 갖도록 형성될 수 있다.
- [0034] 제1 투명전도성 산화물층(23)과 제2 투명전도성 산화물층(24)은 인듐-주석-산화물(ITO), Al-도핑된 아연 산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO<sub>3</sub>, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO<sub>2</sub>, (La<sub>0.5</sub>Sr<sub>0.5</sub>)CoO<sub>3</sub>(LSCO), La<sub>0.7</sub>Sr<sub>0.3</sub>MnO<sub>3</sub>(LSMO), SrRuO<sub>3</sub>(SRO), F-도핑된 주석 산화물, Sr<sub>3</sub>Ru<sub>2</sub>O<sub>7</sub> 및 Sr<sub>4</sub>Ru<sub>3</sub>O<sub>10</sub> 등으로 이루어

질 수 있다. 제1 투명전도성 산화물층(23)과 제2 투명전도성 산화물층(24)은 증착 등의 방법으로 형성될 수 있다. 또한, 제2 투명전도성 산화물층(24)은 제1 투명전도성 산화물층(23)을 템플릿으로 하여 성장 형성될 수 있다.

[0035] 반도체층(10)이 실리콘 웨이퍼로 이루어지고, 제1 투명전도성 산화물층(23)이 AZO로 이루어지고, 제2 투명전도성 산화물층(24)이 ITO로 이루어질 수 있다.

[0036] 도 2a에 도시된 바와 같이, 실리콘으로 이루어진 반도체층(10)의 일함수는 4.05eV이고, AZO로 이루어진 제1 투명전도성 산화물층(23)의 일함수는 4.35eV이며, ITO로 이루어진 제2 투명전도성 산화물층(24)의 일함수는 4.5eV이다. 이에 따라서 본 실시예에 따르면 실질적으로 쇼트키 접합층(25)과 반도체층(10) 사이의 일함수 차이가 커지므로 태양 전지의 개방회로전압(OCV; Open Circuit Voltage)이 증가하게 된다.

[0037] 또한, 실리콘으로 이루어진 반도체층(10)의 밴드갭은 1.12eV이고, AZO로 이루어진 제1 투명전도성 산화물층(23)의 밴드갭은 3.27eV이며, ITO로 이루어진 제2 투명전도성 산화물층(24)의 밴드갭은 3.8eV이다.

[0038] 이에 따라서 본 실시예에 따르면 실질적으로 반도체층과 쇼트키 접합층의 밴드갭 차이가 감소하므로 빛에 의하여 여기되는 것이 용이해지므로 전자와 정공의 흐름이 향상된다. 밴드갭 차이가 감소하더라도 재결합 방지층이 형성되므로 빛에 의하여 여기된 전자와 정공의 재결합을 감소시킬 수 있다.

[0039] 도 2b에 도시된 바와 같이, 제1 투명전도성 산화물층(23)과 제2 투명전도성 산화물층(24), 및 반도체층(10)이 접합되면 밴드갭 차이에 따라 장벽전위가 형성되고, 빛에 의하여 여기된 전자는 반도체층(10)으로 이동하고, 정공은 쇼트키 접합층(25)으로 이동하게 된다.

[0040] 도 3a는 제1 비교예에 따른 태양 전지를 나타낸 사진이고, 도 3b는 제2 비교예에 따른 태양 전지를 나타낸 사진이며, 도 3c는 본 발명의 일 실험예에 따른 태양 전지를 나타낸 사진이다.

[0041] 도 3a에 도시된 바와 같이, 제1 비교예에 따른 태양 전지는 실리콘 웨이퍼로 이루어진 반도체층 상에 500nm의 두께를 갖는 ITO로 이루어지며 반도체층에 쇼트키 접합된 쇼트키 접합층을 갖는다.

[0042] 도 3b에 도시된 바와 같이, 제2 비교예에 따른 태양 전지는 실리콘 웨이퍼로 이루어진 반도체층 상에 500nm의 두께를 갖는 AZO로 이루어지며 반도체층에 쇼트키 접합된 쇼트키 접합층을 갖는다.

[0043] 도 3c에 도시된 바와 같이, 본 실험예에 따른 태양 전지는 실리콘 웨이퍼로 이루어진 반도체층 상에 형성되며 250nm의 두께를 갖는 AZO층과 AZO층 상에 형성되며 250nm의 두께를 갖는 ITO를 포함하며, 반도체층에 쇼트키 접합된 쇼트키 접합층을 갖는다.

[0044] 도 4는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 저항과 전자 이동도(electron mobility)를 나타낸 그래프이다.

[0045] 도 4에 도시된 바와 같이, AZO만을 갖는 장치의 저항은  $9.23[10^{-4} \Omega\text{cm}]$ 이고, 전자 이동도는  $15.4[\text{cm}^2/\text{Vs}]$ 이다. 그리고 ITO만을 갖는 장치의 저항은  $1.53[10^{-4} \Omega\text{cm}]$ 이고, 전자 이동도는  $42[\text{cm}^2/\text{Vs}]$ 이다. 또한, AZO와 ITO 이중층을 갖는 장치의 저항은  $3.54[10^{-4} \Omega\text{cm}]$ 이고, 전자 이동도는  $37.6[\text{cm}^2/\text{Vs}]$ 이다.

[0046] 상기한 바와 같이 AZO와 ITO 이중층을 갖는 장치의 저항과 전자 이동도는 중간 값을 갖는 것이 아니라, AZO만을 갖는 장치에 비하여 현저히 우수해진 것을 알 수 있다.

[0047] 도 5는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 광 투과율을 나타낸 그래프이다.

[0048] 도 5에 도시된 바와 같이, ITO만을 갖는 장치는 800nm 이상의 파장대에서 투과율이 현저히 감소하는 것을 알 수 있으나, AZO와 ITO 이중층을 갖는 장치는 AZO만을 갖는 장치와 유사하게 800nm 이상의 파장대에서도 투과율이 높다.

[0049] 도 6a는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 암전류 특성을 나타낸 그래프이고, 도 6b는 제1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 명전류 특성을 나타낸 그래프이다.

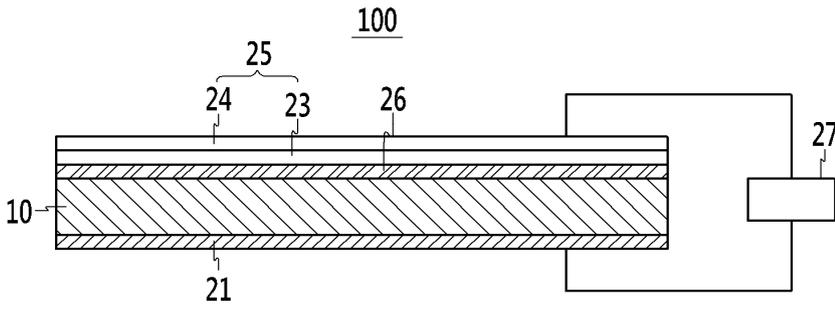
[0050] 도 6a에 도시된 바와 같이, AZO와 ITO 이중층을 갖는 장치는 암전류 특성이 향상된 것을 알 수 있으며, 도 6b에 도시된 바와 같이, AZO와 ITO 이중층을 갖는 장치는 명전류 특성이 향상된 것을 알 수 있다.

- [0051] 본 실시예에 따른 태양 전지는 9.23%의 광효율을 나타내었으나, AZO층만을 갖는 태양 전지는 4.82%의 광효율을 나타내었고, ITO층만을 갖는 태양 전지는 0.001%의 광효율을 나타내었다.
- [0052] 도 7은 1 비교예와, 제2 비교예, 및 본 발명의 일 실험예에 따른 태양 전지의 결정구조를 나타낸 X선 회절(XRD: X-ray diffraction) 프로파일을 나타낸 그래프이다.
- [0053] 도 8a는 제1 비교예에 따른 태양 전지를 나타낸 사진이고, 도 8b는 제1 비교예에 형성된 쇼트키 접합층을 확대하여 나타낸 사진이며, 도 8c는 제2 비교예에 따른 태양 전지를 나타낸 사진이고, 도 8d는 제2 비교예에 형성된 쇼트키 접합층을 확대하여 나타낸 사진이다.
- [0054] 도 7, 및 도 8a와 도 8b에 도시된 바와 같이 제1 비교예에 따른 태양 전지에서 AZO층은 우선 결정 방향이 (0002)면인 것을 알 수 있다. 도 7 및 도 8c와 도 8d에 도시된 바와 같이, 제2 비교예에 따른 태양 전지에서 ITO층은 우선 결정 방향이 (400)면이며 여러 부가 피크들이 검출된 것을 알 수 있다.
- [0055] 도 9a는 본 발명의 제1 실시예에 따른 태양 전지의 단면을 나타낸 사진이고, 도 9b는 본 발명의 제1 실시예에 따른 태양 전지의 제1 투명전도성 산화물층과 제2 투명전도성 산화물층의 경계 영역을 나타낸 사진이며, 도 9c는 본 발명의 제1 실시예에 따른 쇼트키 접합층의 푸리에 회전 무너를 나타낸 사진이다.
- [0056] 도 7 및 도 9a 내지 도 9c를 참조하여 설명하면, 본 실시예에 따른 태양 전지의 쇼트키 접합층은 AZO층을 템플릿(template)으로 하여 ITO층이 성장되므로 ITO층의 우선 성장 방향이 (111)면으로 변환된 것을 알 수 있다. 이는 도 9c에 나타난 바와 같이 ITO층이 AZO층을 기반으로 하여 ITO층이 이종접합 성장(Hetero-epitaxy growth)을 하였기 때문이다.
- [0057] 이와 같이 ITO층의 결정이 변화되면 결정성이 향상되어 이종접합에서 발생하는 광여기 전자와 정공의 재결합(Recombination)을 감소시킬 수 있다. 또한, 상기한 바와 같이 본 실시예에 따른 태양 전지는 전압 특성 및 광효율이 향상됨을 알 수 있다.
- [0058] 도 10은 본 발명의 제2 실시예에 따른 태양 전지를 도시한 단면도이다.
- [0059] 도 10을 참조하여 설명하면, 본 제2 실시예에 따른 태양 전지(200)는 반도체층(30)과 반도체층(30)의 제1 면 상에 배치된 전극(38)과 반도체층(30)의 제1 면과 반대 방향을 향하는 제2 면 상에 배치된 쇼트키 접합층(35)을 포함한다.
- [0060] 반도체층(30)은 결정질 실리콘 웨이퍼 형태로 이루어지며, 반도체층이 기판이 된다. 반도체층(30)은 N형 반도체층(31)과 P형 반도체층(32)을 포함한다. 반도체층(30)은 결정형 실리콘으로 이루어지는 바, P형의 성질을 갖는 결정질 실리콘에 N형 물질을 도핑하여 P반도체층(30)을 얻을 수 있다. 또한, 웨이퍼는 실리콘 이외에 GaAs로 이루어질 수 있다.
- [0061] 본 발명이 이에 제한되는 것은 아니며, PN 반도체층은 유기물질로 이루어질 수 있는 바, 이때, PN 반도체층은 PPV, P3HT, P3OT 등의 N형 물질(Electron donor)과 C60, PCBCR, PCBCa 등의 P형 물질(Electron acceptor)이 적용될 수 있다.
- [0062] 반도체층(30)에서 배면 쪽에는 P형 반도체층(32)이 배치되고, 전면 쪽에는 N형 반도체층(31)이 배치된다.
- [0063] N형 반도체층(31)의 페르미 준위는 조절될 수 있는 바, 페르미 준위 조절은 N형 반도체층(31)을 형성한 후, 암모니아(NH<sub>3</sub>), 산소 등의 가스를 이용하여 N형 반도체층(31)의 페르미 준위를 증가시킬 수 있다. 또한, 페르미 준위의 조절 방법은 칼륨(K), 브롬(Br) 등의 기능 분자와 반응 및 열처리하는 방식, 폴리머(PEI) 물질과의 연결 체인을 이용하는 방식, 및 알루미늄 등과 같은 금속을 도핑하는 방법 등이 적용될 수 있다.
- [0064] 반도체층(30)의 배면에는 오믹 접합으로 결합된 전극(38)이 형성된다. 전극(38)은 반도체층(30)의 배면에 전체적으로 형성되며, 알루미늄(Al), 백금(Pt), 은(Ag) 등의 금속 소재로 이루어질 수 있다. 전극(38)은 증착, 코팅 등의 방법으로 웨이퍼의 배면에 형성된다.
- [0065] 반도체층(30) 상에는 반도체층(30)과 쇼트키 접합된 쇼트키 접합층(35)이 형성된다. 쇼트키 접합층(35)은 반도체층(30)과 대향하도록 배치되며 N형 반도체층(31)보다 더 큰 일함수를 갖는 물질로 이루어진다.
- [0066] 다만 본 발명이 이에 제한되는 것은 아니며, P형 반도체층(32)이 상기 쇼트키 접합층(35)과 맞닿아 쇼트키 접합될 경우에는 쇼트키 접합층(35)은 P형 반도체층(32) 보다 더 작은 일함수를 갖도록 형성될 수 있다.

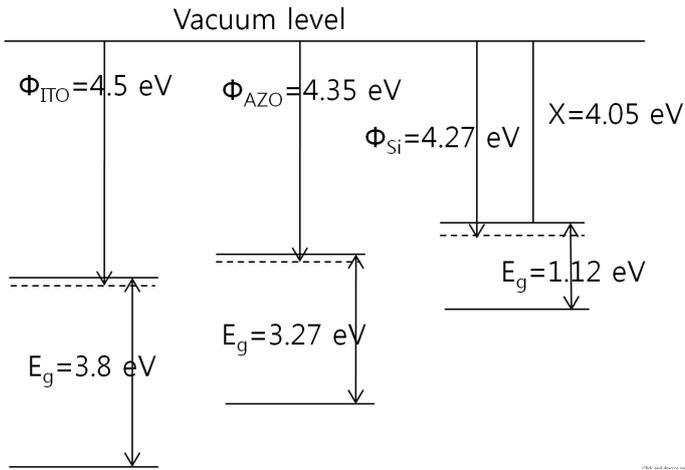


도면

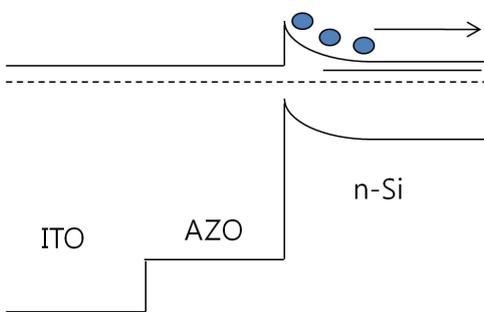
도면1



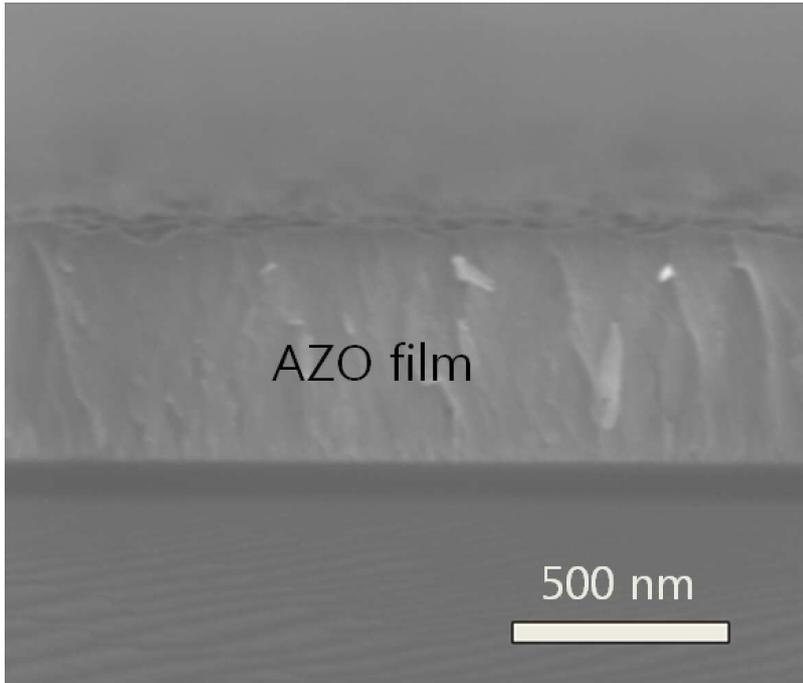
도면2a



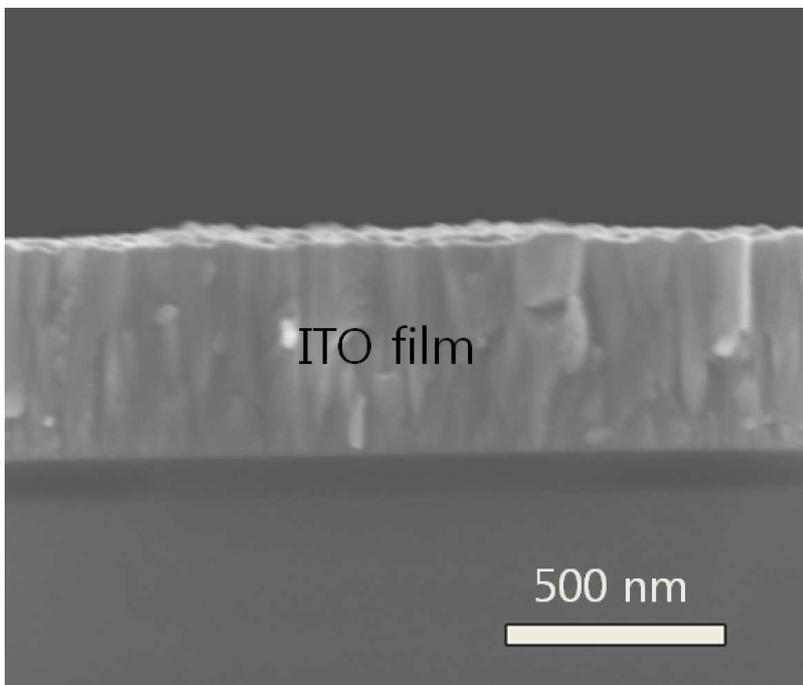
도면2b



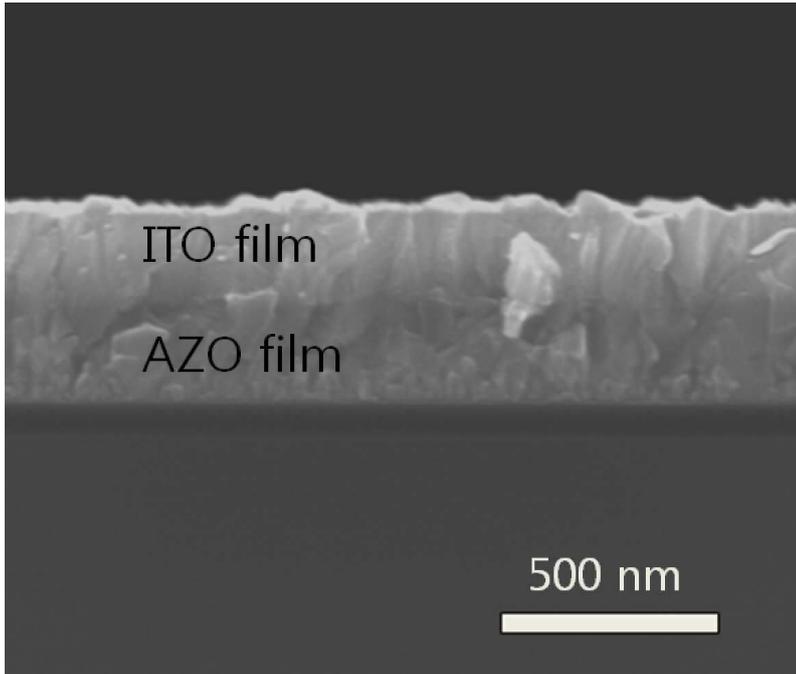
도면3a



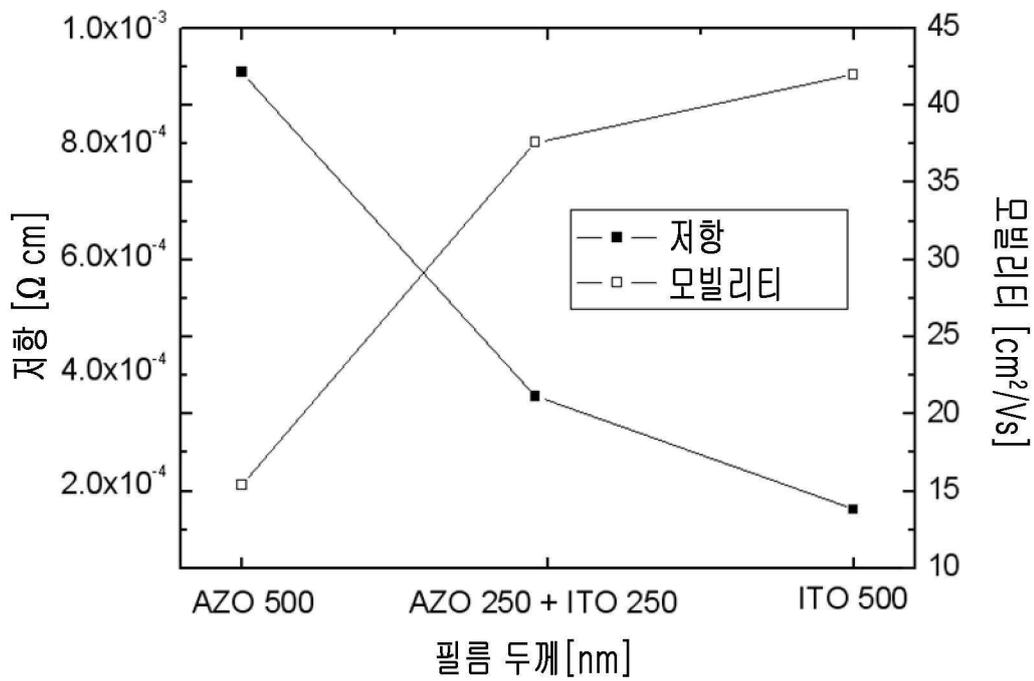
도면3b



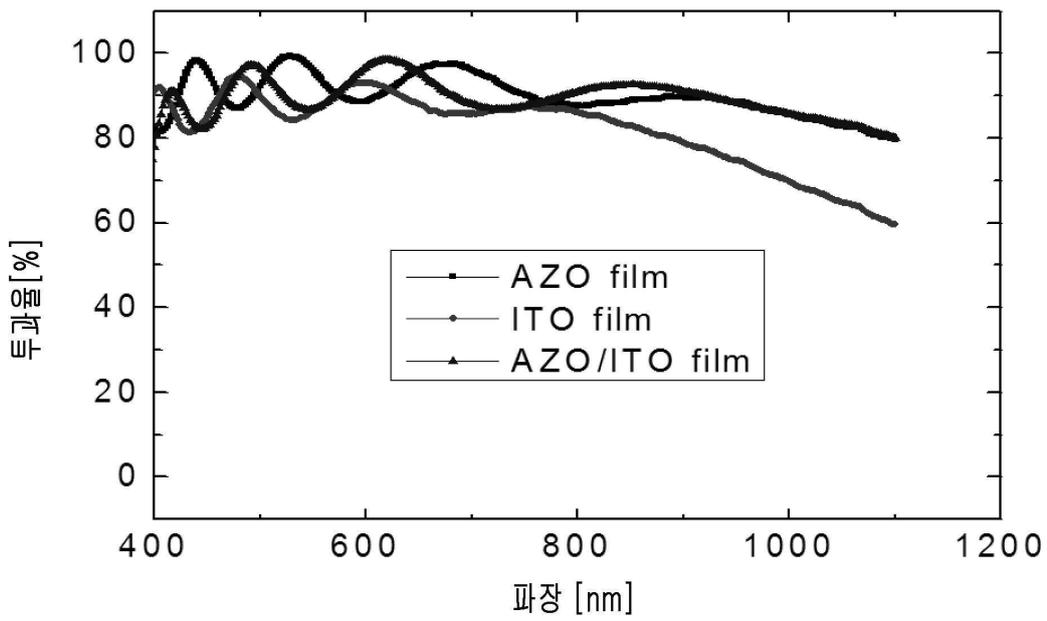
도면3c



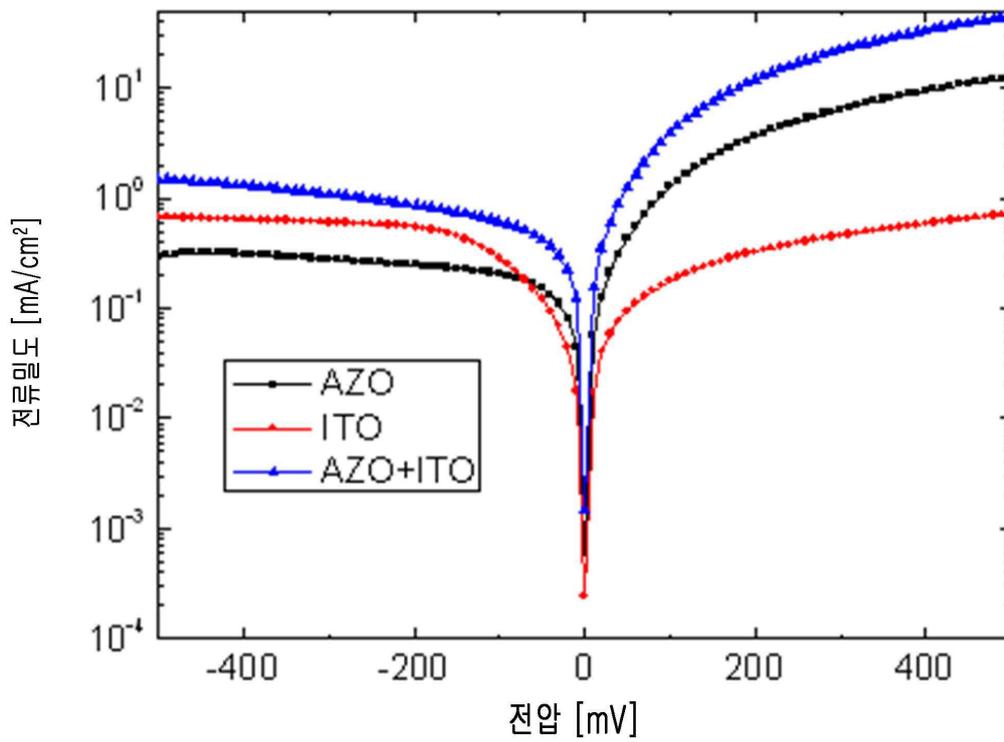
도면4



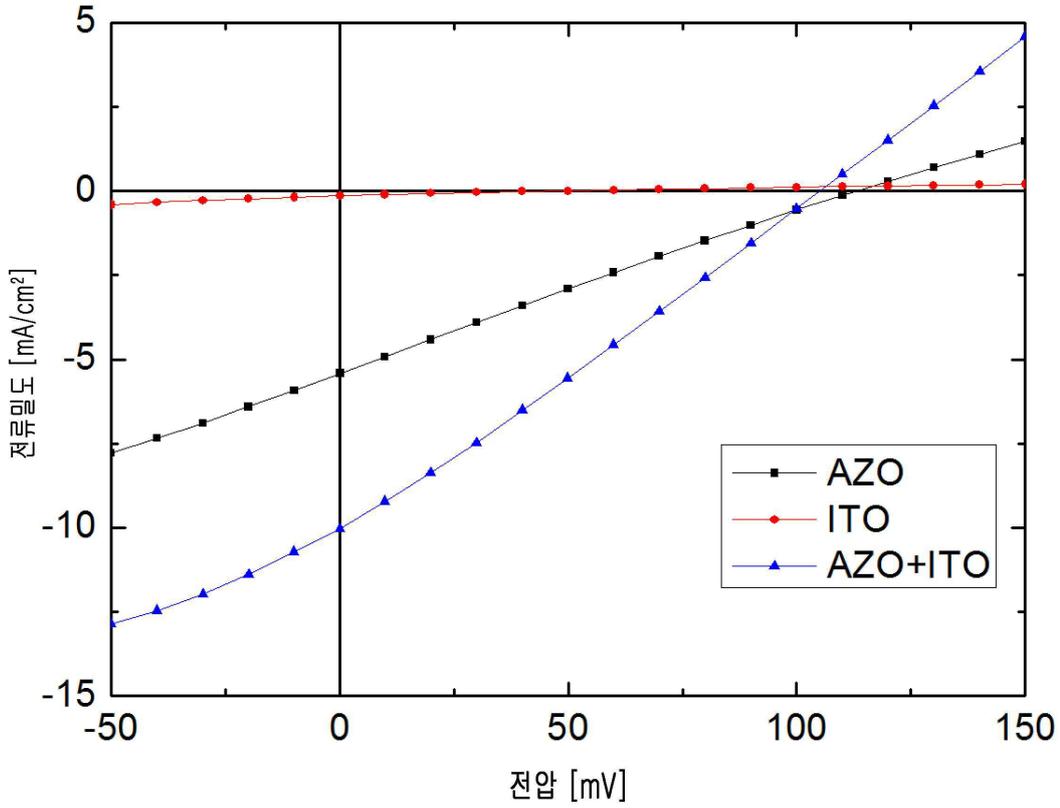
도면5



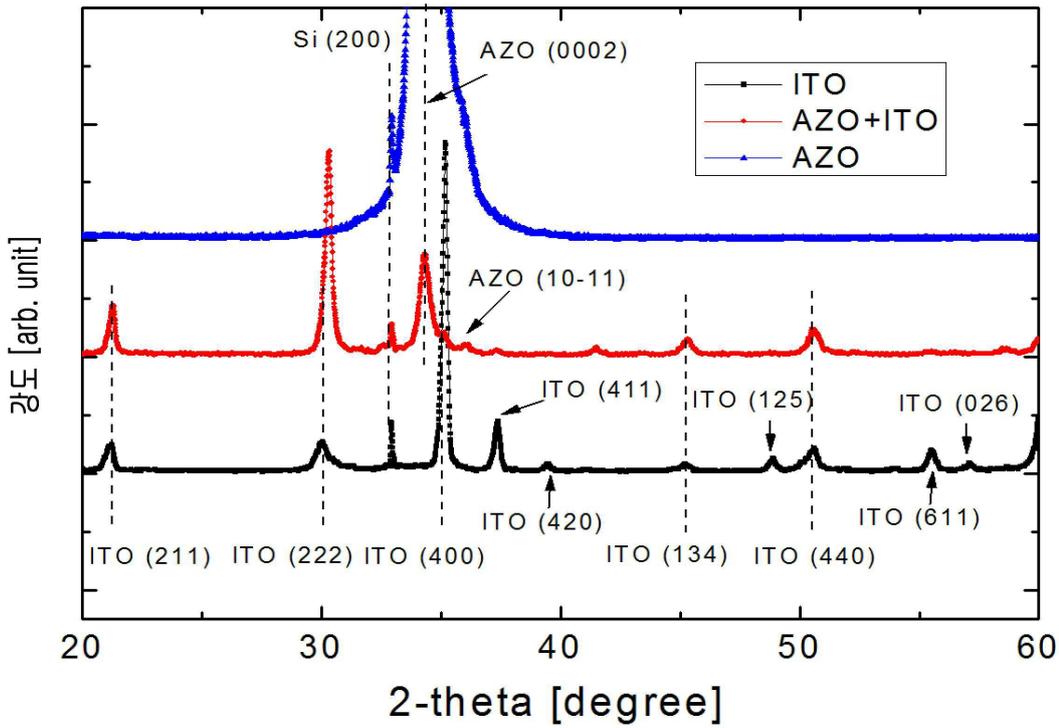
도면6a



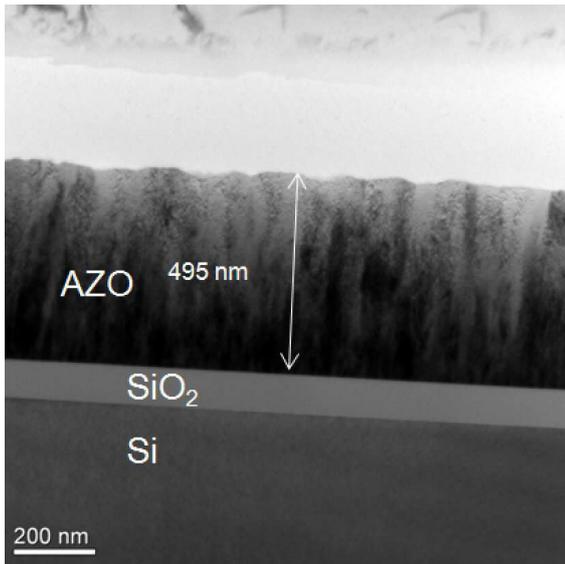
도면6b



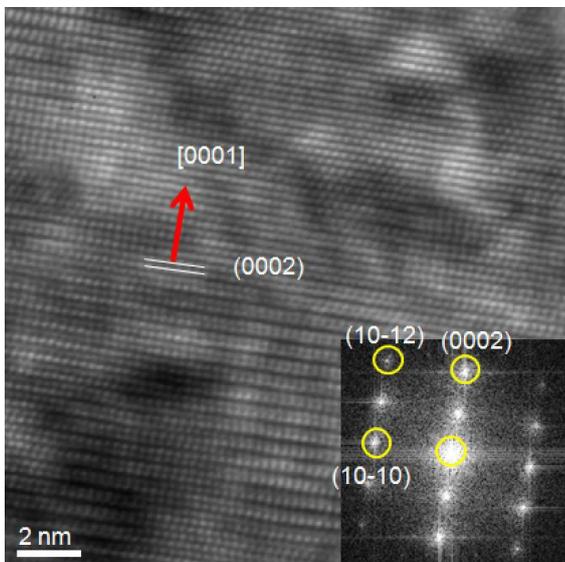
도면7



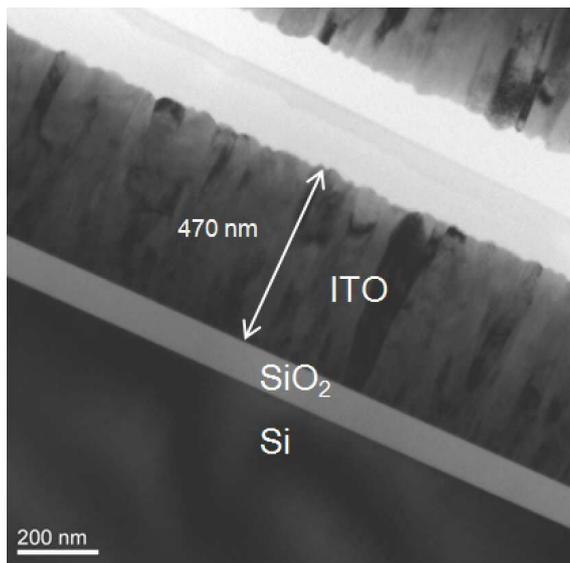
도면8a



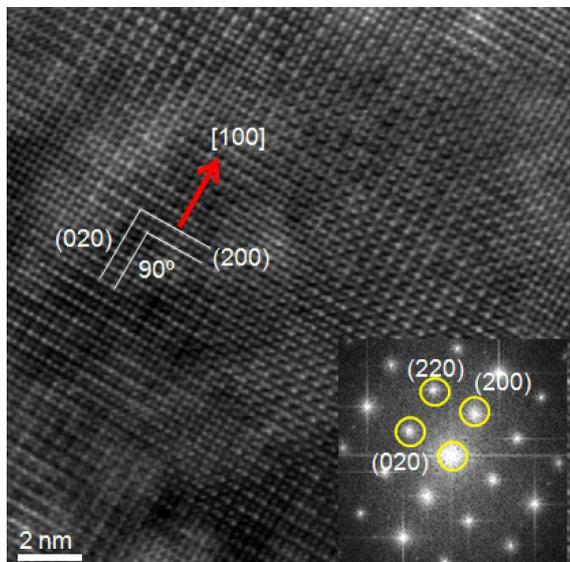
도면8b



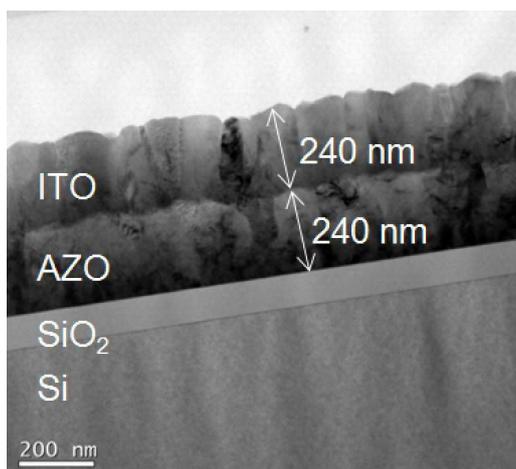
도면8c



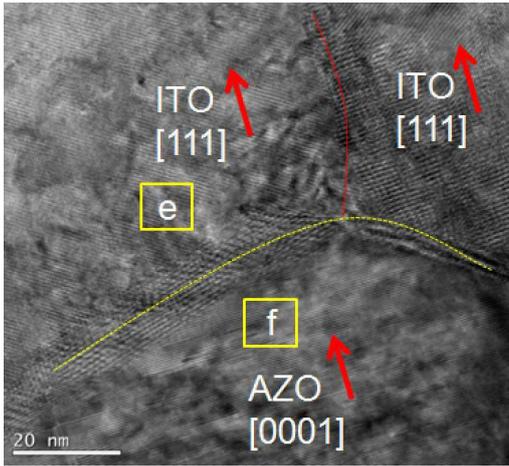
도면8d



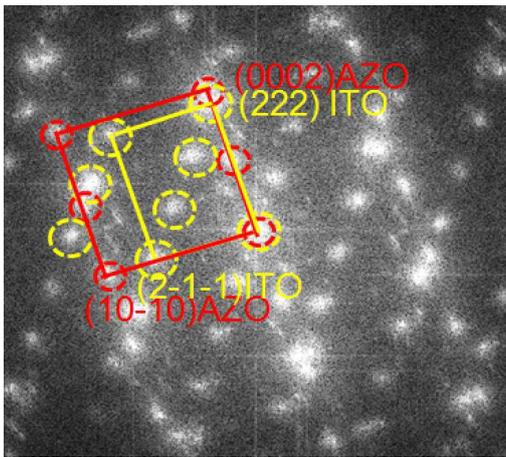
도면9a



도면9b



도면9c



도면10

