

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 국제특허분류(Int. Cl.)

H01L 35/34 (2006.01) **H01L 35/14** (2006.01)

(21) 출원번호

10-2012-0082287

(22) 출원일자

2012년07월27일

심사청구일자

2012년07월27일

(56) 선행기술조사문헌

KR1020030092692 A

JP11186616 A

JP10012935 A

KR100310478 B1

(24) 등록일자

(45) 공고일자

(11) 등록번호 10-1207300

2012년11월27일

(73) 특허권자

한국기계연구원

대전광역시 유성구 가정북로 156 (장동)

2012년12월03일

(72) 발명자

현승민

대전광역시 유성구 지족동 반석마을아파트 106동 1503호

송준엽

대전광역시 서구 둔산1동 크로바아파트 104동 50

(뒷면에 계속)

(74) 대리인

특허법인다나

전체 청구항 수 : 총 14 항

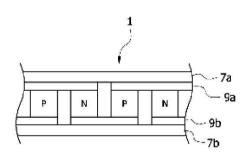
심사관 : 한재균

(54) 발명의 명칭 **열전 소자 제조방법**

(57) 요 약

본 발명은 열전 소자 제조방법에 관한 것이다. 구체적으로는 Bi, Te레이어 열압착에 의해, 전극과 열전 재료를 접합하는 열전 소자 제조방법, Bi, Te레이어 열압착에 의해 전극과 일체화된 열전 재료를 형성하는 열전 소자 제 조방법, Bi, Te레이어 열압착에 의해 열전 재료와 일체화된 전극을 형성하는 열전 소자 제조방법, Bi, Te레이어 열압착에 의해 열전 재료를 형성함과 동시에 열전 재료와 일체화된 전극을 형성하는 열전 소자 제조방법을 개시 하다.

대 표 도 - 도2



(72) 발명자

우창수

대전광역시 유성구 전민동 엑스포아파트 404동 1404호

정준호

대전광역시 서구 둔산3동 청솔아파트 4동 1201호

이학주

대전광역시 서구 만년동 상아아파트 102동 807호

이 발명을 지원한 국가연구개발사업

과제고유번호 OD0880

부처명 지식경제부

연구사업명 산업기술연구회-협동연구사업

연구과제명 차세대 반도체 MCP 핵심기술 개발 (1/2)

주관기관 한국기계연구원

연구기간 2012.03.01 ~ 2013.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호 SC0890 부처명 지식경제부 연구사업명 주요사업-일반

연구과제명 3차원 나노구조체 제조기술 고도화 사업 (2/5)

주관기관 한국기계연구원

연구기간 2012.01.01 ~ 2012.12.31

전성재

충청북도 청원군 강외면 만수리 275-16

이후정

경기도 수원시 영통구 영통동 서광아파트 709동 401호

특허청구의 범위

청구항 1

N형 열전 재료상에 Bi레이어(Bi layer), Te레이어(Te layer)를 교대로 증착시키는 단계;

상기 Bi레이어, 상기 Te레이어로 증착된 상기 열전 재료 위에 기판의 전극을 위치시키는 단계; 및

상기 기판의 전극과 상기 열전 재료를 열압착시켜 상기 Bi레이어와 상기 Te레이어를 Bi-Te화합물로 변형시킴과 동시에 상기 기판의 전극과 상기 열전 재료를 접합시키는 단계를 포함하는 열전 소자의 제조방법.

청구항 2

N형 열전 재료상에 Bi레이어, Te레이어를 교대로 증착시키는 단계;

상기 Bi레이어, 상기 Te레이어로 증착된 상기 열전 재료 위에 기판을 위치시키는 단계; 및

상기 기판과 상기 열전 재료를 열압착시켜 상기 Bi레이어와 상기 Te레이어를 Bi-Te화합물로 변형시킴과 동시에 상기 열전 재료와 전기적으로 연결된 전극을 형성시키는 단계를 포함하는 열전 소자의 제조방법.

청구항 3

제1 전극상에 Bi레이어, Te레이어를 교대로 증착시키는 단계;

상기 Bi레이어, 상기 Te레이어로 증착된 상기 제1 전극 위에 제2 전극을 위치시키는 단계; 및

상기 제1 전극과 상기 제 2전극을 열압착시켜, 상기 Bi레이어와 상기 Te레이어를 상기 제1, 제2 전극과 전기적으로 연결되는 N형 열전 재료로 변형시키는 단계를 포함하는 열전 소자의 제조방법.

청구항 4

제1 기판 상에 Bi레이어, Te레이어를 교대로 증착시키는 단계;

상기 Bi레이어, 상기 Te레이어로 증착된 상기 제1 기판 위에 제2 기판을 위치시키는 단계; 및

상기 제1 기판과 상기 제2 기판을 열압착시켜, 상기 Bi레이어와 상기 Te레이어를 N형 열전 재료로 변형시킴과 동시에 상기 N형 열전 재료와 전기적으로 연결된 전극을 형성하는 단계를 포함하는 열전 소자의 제조방법.

청구항 5

제3 항에 있어서,

상기 제1 전극의 상부에 Bi 와 Te를 혼합한 레이어를 증착시킨 후 상기 Bi레이어, 상기 Te레이어를 교대로 증착시키는 것을 특징으로 하는 열전 소자의 제조방법.

청구항 6

제1 항 내지 제4 항 중 어느 한 항에 있어서,

상기 Bi레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소와 Te원소를 합한 원소백분율이 2:3인 것을 특징으로 하는 열전 소자의 제조방법.

청구항 7

P형 열전 재료상에 Bi레이어(Bi layer), Sb레이어(Sb layer), Te레이어(Te layer)를 교대로 증착시키는 단계;

상기 Bi레이어, 상기 Sb레이어, 상기 Te레이어로 증착된 상기 열전 재료 위에 기판의 전극을 위치시키는 단계; 및

상기 기판의 전극과 상기 열전 재료를 열압착시켜 상기 Bi레이어와 상기 Sb 레이어 및 상기 Te레이어를 Bi-Sb-Te화합물로 변형시킴과 동시에 상기 기판의 전극과 상기 열전 재료를 접합시키는 단계를 포함하는 열전 소자의 제조방법.

청구항 8

P형 열전 재료상에 Bi레이어, Sb레이어, Te레이어를 교대로 증착시키는 단계;

상기 Bi레이어, 상기 Sb레이어, 상기 Te레이어로 증착된 상기 열전 재료 위에 기판을 위치시키는 단계; 및

상기 기판과 상기 열전 재료를 열압착시켜, 상기 Bi레이어와 상기 Sb레이어 및 상기 Te레이어를 Bi-Sb-Te화합물로 변형시킴과 동시에 상기 열전 재료와 전기적으로 연결된 전극을 형성시키는 단계를 포함하는 열전 소자의 제조방법.

청구항 9

제1 전극 상에 Bi레이어, Sb레이어, Te레이어를 교대로 증착시키는 단계;

상기 Bi레이어, 상기 Sb레이어, 상기 Te레이어로 증착된 상기 제1 전극 위에 제 2 전극을 위치시키는 단계; 및 상기 제1 전극과 상기 제2 전극을 열압착시켜, 상기 Bi레이어와 상기 Sb레이어 및 상기 Te레이어를 상기 제1, 제2 전극과 전기적으로 연결되는 P형 열전 재료로 변형시키는 단계를 포함하는 열전 소자의 제조방법.

청구항 10

제1 기판 상에 Bi레이어, Sb레이어, Te레이어를 교대로 증착시키는 단계;

상기 Bi레이어, Sb레이어, 상기 Te레이어로 증착된 상기 제1 기판 위에 제2 기판을 위치시키는 단계; 및

상기 제1 기판과 상기 제2 기판을 열압착시켜, 상기 Bi레이어와 상기 Sb레이어 및 상기 Te레이어를 P형 열전 재료로 변형시킴과 동시에 상기 P형 열전 재료와 전기적으로 연결된 전극을 형성하는 단계를 포함하는 열전 소자의 제조방법.

청구항 11

제9 항에 있어서,

상기 제1 전극의 상부에 Bi, Sb, Te를 혼합한 레이어를 증착시킨 후 상기 Bi레이어, 상기 Sb 레이어 , 상기 Te 레이어를 교대로 증착시키는 것을 특징으로 하는 열전 소자의 제조방법.

청구항 12

제7 항 내지 제10 항 중 어느 한 항에 있어서,

상기 Bi레이어 각각, 상기 Sb레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Sb원소와 Te원소를 합한 원소백분율이 0.5:1.5:3인 것을 특징으로 하는 열전 소자의 제조방법.

청구항 13

제4 항에 있어서,

상기 제1 기판의 상부에 Bi 와 Te를 혼합한 레이어를 증착시킨 후 상기 Bi레이어, 상기 Te레이어를 교대로 증착시키는 것을 특징으로 하는 열전 소자의 제조방법.

청구항 14

제10 항에 있어서,

상기 제1 기판의 상부에 Bi, Sb, Te를 혼합한 레이어를 증착시킨 후 상기 Bi레이어, 상기 Sb 레이어 , 상기 Te 레이어를 교대로 증착시키는 것을 특징으로 하는 열전 소자의 제조방법.

명 세 서

기 술 분 야

[0001] 본 발명은 열전 소자 제조방법 관한 것이다.

배경기술

- [0002] 일반적으로, 열전 소자는 P형 열전 재료와 N형 열전 재료를 금속 전극들 사이에 접합시킴으로써 PN 접합 쌍을 형성하는 구조이다. 이러한 PN 접합 쌍 사이에 온도 차이를 부여하게 되면, 제벡(Seeback) 효과에 의해 전력이 발생됨으로써 열전 소자는 발전 장치로서 기능 할 수 있다. 또한, PN 접합 쌍 어느 한 쪽은 발열하고 다른 한쪽은 흡열하는 펠티에(Peltier)효과에 의해 열전 소자는 온도 제어 장치로서 이용될 수 있다.
- [0003] 이러한 열전 소자를 이용한 열전 냉각은 정밀 온도 제어가 가능하고, 응답속도가 빠르며, 소음이 나지 않을 뿐만 아니라 프레온 가스를 발생하지 않는 냉각이므로 친환경적이다.
- [0004] 도 1은 종래의 일반적인 열전 소자 모듈을 개략적으로 도시한 부분 절개 사시도이다. 도 1을 참조하면, 종래의 열전 소자 모듈(11)은 P형 열전 재료들(13)과 N형 열전 재료들(15)을 구비한다. 세라믹 또는 질화 규소로 제조된 한 쌍의 기판(17)에는 각각 소정 패턴으로 전극(19)들이 부착된다. 이러한 열전 재료들(13)(15)은 전극들 (19)에 직렬연결된다.
- [0005] 종래의 열전 소자 모듈(11)에 있어서, 단자(12)에 연결된 리드선(14)을 통해 전극(19)에 직류 전압을 인가하여 열전 소자 모듈(11)을 통전시키면, 펠티에 효과에 의해 P형 열전 재료(13)에서 N형 열전 재료(15)로 전류가 흐르는 측은 열이 발생되고, 반대로 N형 열전 재료(15)에서 P형 열전 재료(13)로 전류가 흐르는 측은 열을 흡수하게 된다.
- [0006] 따라서, 발열측에 접합된 기판(17)은 가열되고, 흡열측에 접합된 기판(17)은 냉각된다. 한편, 열전 소자 모듈 (11)에 있어서, 단자(12)에 인가되는 직류의 극성을 반대로 하면, 발열측과 흡열측이 바뀌게 된다. 또한, 열전 소자 모듈(11)에 있어서, 한 쌍의 기판들(17) 사이의 온도를 서로 다르게 하면, 제벡 효과에 의해 단자(12)에서 전압이 생성된다.
- [0007] 대체적으로, 열전 소자는 수 십 또는 수 백개의 PN 접합 쌍들이 직렬로 연결된 모듈 형태로 사용된다. 통상적으로 사용되는 Bi Te계 열전 재료는 특유의 물성에 의해 열전 소자를 가공할 때 열전 재료가 깨지기 쉽고 이로 인해 회수율이 떨어지는 단점이 있다.
- [0008] 한편, 열전재료를 전극에 접합하는 방식으로는, 전극에 솔더 페이스트를 도포하고 도포된 솔더 페이스트 위에 열전 재료를 배치한 후 가열함으로써 열전 재료를 전극에 접합하는 솔더 페이스트(solder paste)를 이용한 방식이 이용된다. 이러한 솔더 페이스트를 이용한 방식에 의할 경우, 세라믹 기판에 전극을 결합한 후, 다시 열전 재료를 전극과 접합하는 것과 같이 별도의 공정을 거쳐야 하기 때문에 제조 공정이 복잡하고, 접합 솔더 (solder)의 선정이 어려울 뿐 아니라, 정밀한 치수 제어가 되지 않으면 열전 재료와 전극 사이에 간극이 형성되어 접합 불량이 발생하기 쉬운 문제점이 있었다.
- [0009] 또한, 열전 재료와 전극을 접합시키기 위한 접합 솔더(solder)가 제조 공정시 열전 재료의 성질을 변화시키거나, 열전 재료와 전극간 열전도율을 낮추는 문제점이 있었다.

발명의 내용

해결하려는 과제

- [0010] 본 발명의 목적은 열전 재료와 전극을 접합함에 있어 전극에 솔더 페이스트를 도포하지 않고, Bi, Te레이어 열 압착에 의하는 열전 소자 제조방법을 제공하기 위한 것이다.
- [0011] 본 발명의 다른 목적은 열전 재료를 형성함과 동시에 열전 재료와 전극이 일체화된 열전 소자 제조방법을 제공하기 위한 것이다.
- [0012] 본 발명의 또 다른 목적은 전극을 형성함과 동시에 열전 재료와 전극이 일체화된 열전 소자 제조 방법을 제공하기 위한 것이다.
- [0013] 본 발명의 또 다른 목적은 전극과 열전 재료를 형성함과 동시에 열전 재료와 전극이 일체화된 열전 소자 제조 방법을 제공하기 위한 것이다.

과제의 해결 수단

[0014] 본 발명의 제1 실시예에서는 N형 열전 재료상에 Bi레이어(BI layer), Te레이어(Te layer)를 교대로 증착시키는

단계, 상기 Bi레이어 상기 Te레이어로 중착된 상기 열전 재료 위에 기판의 전극을 위치시키는 단계, 상기 기판의 전극과 상기 열전 재료를 열압착시켜 상기 Bi레이어와 상기 Te레이어를 Bi-Te화합물로 변형시킴과 동시에 상기 기판의 전극과 상기 열전 재료를 접합시키는 단계를 포함하는 열전 소자의 제조방법을 개시한다.

- [0015] 상기와 같은 본 발명의 제1 실시예에 따른 열전 소자 제조방법에서, 상기 Bi레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2:3인 것이 바람직하다.
- [0016] 한편, 본 발명의 제2 실시예에서는 N형 열전 재료상에 Bi레이어 Te레이어를 교대로 증착시키는 단계, 상기 Bi레이어 상기 Te레이어로 증착된 상기 열전 재료 위에 기판을 위치시키는 단계, 상기 기판과 상기 열전 재료를 열압착시켜 상기 Bi레이어와 상기 Te레이어를 Bi-Te화합물로 변형시킴과 동시에 상기 열전 재료와 전기적으로 연결된 전극을 형성시키는 단계를 포함하는 열전 소자의 제조방법을 개시한다.
- [0017] 상기와 같은 본 발명의 제2 실시예에 따른 열전 소자 제조방법에서, 상기 Bi레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2:3인 것이 바람직하다.
- [0018] 한편, 본 발명의 제3 실시예에서는 제1 전극 상에 Bi레이어, Te레이어를 교대로 증착시키는 단계, 상기 Bi레이어, 상기 Te레이어로 증착된 상기 제1 전극 위에 제2 전극을 위치시키는 단계, 상기 제1 전극과 상기 제2 전극을 열압착시켜 상기 Bi레이어 및 상기 Te레이어를 상기 제1, 제2 전극과 전기적으로 연결되는 N형 열전 재료로 변형시키는 단계를 포함하는 열전 소자의 제조방법을 개시한다.
- [0019] 이때, Bi와 Te를 혼합한 레이어를 중착시킨 후 상기 Bi레이어 상기 Te레이어를 교대로 중착시킬 수 있다.
- [0020] 상기와 같은 본 발명의 제3 실시예에 따른 열전 소자 제조방법에서, 상기 Bi레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2:3인 것이 바람직하다.
- [0021] 한편, 본 발명의 제4 실시예에서는 제1 기판 상에 Bi레이어, Te레이어를 교대로 증착시키는 단계, 상기 Bi레이어, 상기 Te레이어로 증착된 상기 제1 기판 위에 제2 기판을 위치시키는 단계, 상기 제1 기판과 상기 제2 기판을 열압착시켜 상기 Bi레이어 및 상기 Te레이어를 N형 열전 재료로 변형시킴과 동시에 상기 N형 열전 재료와 전기적으로 연결된 전극을 형성하는 단계를 포함하는 열전 소자의 제조방법을 포함하는 열전 소자 제조방법을 개시한다.
- [0022] 이때, Bi와 Te를 혼합한 레이어를 증착시킨 후 상기 Bi레이어 상기 Te레이어를 교대로 증착시킬 수 있다.
- [0023] 상기와 같은 본 발명의 제4 실시예에 따른 열전 소자 제조방법에서, 상기 Bi레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2:3인 것이 바람직하다.
- [0024] 한편, 본 발명의 제5 실시예에서는 P형 열전 재료상에 Bi레이어 Sb레이어 Te레이어를 교대로 증착시키는 단계, 상기 Bi레이어 상기 Sb레이어 상기 Te레이어로 증착된 상기 열전 재료 위에 기판의 전극을 위치시키는 단계, 상기 기판의 전극과 상기 열전 재료를 열압착시켜 상기 Bi레이어와 상기 Sb 레이어 및 상기 Te레이어를 Bi-Sb-Te화합물로 변형시킴과 동시에 상기 기판의 전극과 상기 열전 재료를 접합시키는 단계를 포함하는 열전 소자의 제조방법을 개시한다.
- [0025] 상기와 같은 본 발명의 제5 실시예에 따른 열전 소자 제조방법에서, 상기 Bi레이어 각각, 상기 Sb레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Sb원소 Te원소를 합한 원소백분율이 0.5:1.5:3인 것이 바람직하다.
- [0026] 한편, 본 발명의 제6 실시예에서는 P형 열전 재료상에 Bi레이어, Sb레이어, Te레이어를 교대로 증착시키는 단계, 상기 Bi레이어 상기 Sb레이어 상기 Te레이어로 증착된 상기 열전 재료 위에 기판을 위치시키는 단계, 상기 기판과 상기 열전 재료를 열압착시켜 상기 Bi레이어와 상기 Sb레이어 및 상기 Te레이어를 Bi-Sb-Te화합물로 변형시킴과 동시에 상기 열전 재료와 전기적으로 연결된 전극을 형성시키는 단계를 포함하는 열전 소자의 제조방법을 개시한다.
- [0027] 상기와 같은 본 발명의 제6 실시예에 따른 열전 소자 제조방법에서, Bi레이어 각각, Sb레이어 각각과 Te레이어 각각에 포함된 Bi원소, Sb원소, Te원소를 합한 원소백분율이 0.5:1.5:3인 것이 바람직하다.
- [0028] 한편, 본 발명의 제7 실시예에서는 제1 전극 상에 Bi레이어 Sb레이어 Te레이어를 교대로 증착시키는 단계, 상기 Bi레이어 상기 Sb레이어 상기 Te레이어로 증착된 상기 제1 전극 위에 제 2 전극을 위치시키는 단계, 상기 제1 전극과 상기 제2 전극을 열압착시켜 상기 Bi레이어와 상기 Sb레이어 및 상기 Te레이어를 상기 전극과 전기적으로 연결되는 P형 열전 재료로 변형시키는 단계를 포함하는 열전 소자의 제조방법을 개시한다.

- [0029] 이때, Bi, Sb, Te를 혼합한 레이어를 증착시킨 후 상기 Bi레이어, 상기 Sb 레이어, 상기 Te레이어를 교대로 증착시킬 수 있다.
- [0030] 상기와 같은 본 발명의 제7 실시예에 따른 열전 소자 제조방법에서, 상기 Bi레이어 각각, 상기 Sb레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Sb원소, Te원소를 합한 원소백분율이 0.5:1.5:3인 것이 바람직하다.
- [0031] 한편, 본 발명의 제8 실시예에서는 제1 기판상에 Bi레이어 Sb레이어 Te레이어를 교대로 증착시키는 단계, 상기 Bi레이어 상기 Sb레이어 상기 Te레이어로 증착된 상기 제1 기판 위에 제2 기판을 위치시키는 단계, 상기 제1 기판과 상기 제2 기판을 열압착시켜 상기 Bi레이어와 상기 Sb레이어 및 상기 Te레이어를 P형 열전 재료로 변형시 김과 동시에 상기 P형 열전 재료와 전기적으로 연결된 전극을 형성하는 단계를 포함하는 열전 소자의 제조방법을 개시한다.
- [0032] 이때, Bi, Sb, Te를 혼합한 레이어를 증착시킨 후 상기 Bi레이어, 상기 Sb 레이어, 상기 Te레이어를 교대로 증착시킬 수 있다.
- [0033] 상기와 같은 본 발명의 제8 실시예에 따른 열전 소자 제조방법에서, 상기 Bi레이어 각각, 상기 Sb레이어 각각과 상기 Te레이어 각각에 포함된 Bi원소, Sb원소, Te원소를 합한 원소백분율이 0.5:1.5:3인 것이 바람직하다.

발명의 효과

- [0034] 본 발명에 따른 열전 소자 제조방법은, 솔더 페이스트(solder paste)를 사용하지 않고, Bi, Te레이어 압착에 의해 Bi Te 화합물을 형성함과 동시에 전극과 열전 재료를 접합할 수 있으며, 열전 재료와 유사한 성질의 화합물로 전극과 열전 재료를 접합하여 접합 솔더에 비해 전극과 열전 재료간 전기 전도도가 높아진다.
- [0035] 또한, 본 발명에 따른 열전 소자 제조방법은, 열전 재료 위에 전극 레이어를 교대로 증착시킨 후 열압착시킴으로써 전극을 형성하고, 이와 동시에 열전 재료와 일체화된 전극을 형성할 수 있어, 열전 재료와 유사한 성질의 전극을 형성하여 열전성능을 향상시킬 수 있으며, 전극과 열전 재료의 접합 공정을 자동화 할 수 있다.
- [0036] 또한, 본 발명에 따른 열전 소자 제조방법은, N형 또는 P형 열전 재료 레이어를 교대로 증착시킨 후 열압착시킴 으로써 각각 P형 및 N형 열전 재료를 형성하고, 이와 동시에 전극과 일체화된 열전 재료를 형성할 수 있어, 전 극과 열전 재료의 접합 공정을 자동화 할 수 있다.
- [0037] 또한, 본 발명에 따른 열전 소자 제조방법은, 한 쌍의 기판 사이에 열전 재료 레이어와 전극 레이어를 교대로 증착시킨 후 열압착시킴으로써 열전 재료를 형성함과 동시에 열전 재료와 일체화된 전극을 형성할 수 있어, 열 전 소자 제조 공정을 자동화 할 수 있다.

도면의 간단한 설명

[0038] 도 1은 일반적인 열전 소자 모듈을 개략적으로 도시한 사시도이다.

도 2는 본 발명의 실시예에 따른 열전 소자 모듈의 구성을 개략적으로 설명하기 위한 분리도이다.

도 3a, 3b은 본 발명의 제 1실시예에 따른 N형 열전 소자 제조방법에 대한 개략적인 공정도이다.

도 4a, 4b는 본 발명의 제 2실시예에 따른 N형 열전 소자 제조방법에 대한 개략적인 공정도이다.

도 5a, 5b, 5c은 본 발명의 제 3실시예에 따른 N형 열전 소자 제조방법에 대한 개략적인 공정도이다.

도 6a, 6b, 6c은 본 발명의 제 4실시예에 따른 N형 열전 소자 제조방법에 대한 개략적인 공정도이다.

도 7은 본 발명의 제 5실시예에 따른 P형 열전 소자 제조방법에 대한 개략적인 공정도이다.

도 8은 본 발명의 제 6실시예에 따른 P형 열전 소자 제조방법에 대한 개략적인 공정도이다.

도 9은 본 발명의 제 7실시예에 따른 P형 열전 소자 제조방법에 대한 개략적인 공정도이다.

도 10은 본 발명의 제 8실시예에 따른 P형 열전 소자 제조방법에 대한 개략적인 공정도이다.

발명을 실시하기 위한 구체적인 내용

- [0039] 이하, 본 발명과 관련된 열전 소자의 제조방법의 실시예를 첨부된 도면을 참고하여 보다 상세하게 설명한다.
- [0040] 이하, N형 열전 재료의 조성은 특정한 조성비에 구애받지 아니하며 Bi-Te계 열전 재료의 모든 조성이 그 대상으

로 될 수 있으나. 바람직하게는 $\mathrm{Bi}_2\mathrm{Te}_3$ 로 이루어진다. 한편, P형 열전 재료의 조성은 특정한 조성비에 구애받지 아니하며 bi -te계 열전 재료의 모든 조성이 그 대상으로 될 수 있으나, 바람직하게는 $\mathrm{Bi}_{0.5}\mathrm{Sb}_{1.5}\mathrm{Te}_3$ 로 이루어진다.

- [0041] 도 2는 본 발명의 일실시예에 따른 열전 모듈의 개략적인 구성도이다. 도면에 예시된 바와 같이 열전모듈(1)은 제1 기판(7a), 제2 기판(7b), 기판 위에 부착된 제1 전극(9a), 제2 전극(9b), 제1(9a) 및 제2 전극(9b) 사이에 위치한 다수개의 열전 소자를 포함하여 구성된다.
- [0042] 기판(7a,7b)은 열전도율이 뛰어난 재질로 형성되며, 기판(7a,7b)에 부착된 전극(9a,9b)은 기판(7a,7b)과 열전 재료를 전기적으로 연결한다.
- [0043] 제1 전극(9a)과 제2 전극(9b) 사이에 위치한 열전 소자는 P형과 N형이 교차하여 위치하며 다수의 PN소자가 쌓여 전기적으로 직렬 연결되며, 전류가 흐름에 따라 열전소자에 의해 흡열 및 발열 기능이 이루어진다.
- [0044] 도 3a,3b는 본 발명의 제1 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0045] 도 3a의 실시예에 따른 열전 소자 제조방법은 Bi레이어, Te레이어 증착 단계(도3a (b)참조), 기판의 전극(9a)을 위치시키는 단계(도3a (c)참조), 열압착 단계(도3a (d)참조)를 포함한다. 이하 각 단계에 대해 구체적으로 설명한다.
- [0046] Bi레이어, Te레이어 증착 단계는 전극(9a)과 열전재료(N)를 접합하기 위해 열전 재료(N)상에 Bi레이어, Te레이어를 교대로 증착시킨다.
- [0047] Bi레이어와 Te레이어의 교차 중착은 그 순서에 구애받지 아니하나, Bi레이어를 중착시킨 후 Te레이어를 중착시 키는 것이 바람직하다.
- [0048] 또한, Bi레이어와 Te레이어의 원소백분율은 열전 재료와 유사한 물성의 화합물인 Bi₂Te₃을 형성하여 열전도성을 높이기 위해 Bi레이어 각각, Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.
- [0049] 각각의 레이어는 두께가 얇을수록 열압착에 의한 화합물 변형 시간을 단축시킬 수 있으며, 레이어를 다수 적층 하여 두께를 정할 수 있다.
- [0050] 기판의 전극(9a)을 위치시키는 단계는 Bi ,Te레이어로 증착된 N형 열전 재료 위에 기판의 전극(9a)을 위치시킨다.
- [0051] 기판의 전극(9a)은 열전 재료(N)위에 위치된다.
- [0052] 열압착 단계는 기판의 전극(9a)과 열전 재료(N)를 가열, 가압한다.
- [0053] 이때, 가열 온도는 열압착시 열전 재료(N)의 변성 방지와 열전 재료(N)와 전극(9a)의 결합력을 고려하여 250℃~ 450℃ 인 것이 바람직하다.
- [0054] 열압착에 의해 Bi레이어 , Te레이어를 Bi Te 화합물로 변형시킴과 동시에 기판의 전극(9a)과 열전 재료(N)를 접합시킨다.
- [0055] 이로써, N형 열전 재료와 유사한 물성을 갖는 전극-열전재료 접합층(8, 도 3a (e)참조)을 형성하여 전극(9a)과 열전 재료(N)간 열전도율을 높일 수 있다.
- [0056] 도 3b는 제1 실시예에 따른 열전소자 제조방법과 관련하여 열전재료(N)와 기판(7a)의 전극(9a)상에 각각 Bi레이어, Te레이어를 증착시킨 후 열압착하여 열전소자를 제조하는 방법에 관한 개략도이다.
- [0057] 구체적으로, 열전재료(N)상에 Bi레이어, Te레이어를 교차 증착(도3b (a)참조)시키고 기판(7a)의 전극(9a)상에 Bi레이어, Te레이어를 교차 증착(도3b (b)참조)시킨다.
- [0058] 짧은 시간 내 화합물을 형성하기 위해 마지막에 적충되는 Bi, Te레이어 각각의 두께는 이전에 중착한 Bi레이어 와 Te레이어 두께의 절반인 것이 바람직하나 이에 한정되는 것은 아니다.
- [0059] 이후, 열전재료(N)와 전극(9a)을 마주보게 위치시킨(도3b (c)참조) 후, 열전재료(N)와 전극(9a)을 열압착(도3b (d)참조)한다.

- [0060] 도 4a.4b는 본 발명의 제2 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0061] 도 4a의 실시예에 따른 열전 소자 제조방법은 Bi, Te레이어 증착 단계(도 4a (b)참조), 기판(7a)을 위치시키는 단계(도4a (c)참조), 열압착 단계(도4a (d)참조)를 포함한다. 이하 각 단계에 대해 구체적으로 설명한다.
- [0062] Bi, Te레이어 증착 단계는 열전 재료(N)상에 Bi, Te레이어를 교대로 증착시킨다.
- [0063] Bi레이어와 Te레이어의 교차 증착은 그 순서에 구애받지 아니하나, Bi레이어 증착시킨 후 Te레이어를 증착시키는 것이 바람직하다.
- [0064] 또한, Bi레이어와 Te레이어의 원소백분율은 열전 재료(N)와 유사한 물성의 전극(9a)을 형성하기 위해 Bi레이어 각각, Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.
- [0065] 기판(7a)을 위치시키는 단계는 Bi레이어 ,Te레이어로 증착된 열전 재료(N) 위에 기판(7a)을 위치시킨다.
- [0066] 열압착 단계는 기판(7a)과 열전 재료(N)를 가열, 가압한다.
- [0067] 열압착에 의해 Bi레이어 , Te레이어를 Bi Te 계 전극(9a)으로 변형시킨다.
- [0068] 이로써, 전극(9a)을 형성함과 동시에 전극(9a)과 열전 재료(N)가 일체화된 열전 소자를 제조할 수 있다. 열전 재료(N)와 유사한 물성의 전극(9a)을 형성하여 열전 능력이 상승되고, 전극(9a)과 열전 재료(N)를 접합하는 솔더링 공정이 필요 없게 되어 열전 소자 공정 시간의 단축이 가능하다.
- [0069] 도 4b는 제2 실시예에 따른 열전소자 제조방법과 관련하여 열전재료(N)와 기판(7a)상에 각각 Bi레이어, Te레이어를 증착시킨 후 열압착하여 열전소자를 제조하는 방법에 관한 개략도이다.
- [0070] 구체적으로, 열전 재료(N)상에 Bi레이어, Te레이어를 교차 증착(도3b (a)참조)하고 기판(7a)상에 Bi레이어, Te 레이어를 교차 증착(도4b (b)참조)한다.
- [0071] 짧은 시간 내 화합물을 형성시키기 위해 마지막에 적충되는 Bi, Te레이어 각각의 두께는 이전에 중착한 Bi레이어와 Te레이어 두께의 절반인 것이 바람직하나 이에 한정되는 것은 아니다.
- [0072] 이후, 열전 재료(N)와 기판(7a)을 마주보게 위치시킨(도4b (c)참조) 후, 열전재료(N)와 기판(7a)을 열압착(도4b (d)참조)한다.
- [0073] 도 5a,5b,5c는 본 발명의 제3 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0074] 도 5a의 실시예에 따른 열전 소자 제조방법은 Bi, Te레이어 증착 단계(도 5a (b)참조), 전국을 위치시키는 단계 (도5a (c)참조), 열압착 단계(도5a (d)참조)를 포함한다. 이하 각 단계에 대해 구체적으로 설명한다.
- [0075] Bi, Te레이어 증착 단계는 제1 전극(9a)상에 Bi레이어와 Te레이어를 교대로 증착시킨다. Bi레이어와 Te레이어의 교차 증착은 그 순서에 구애받지 아니하나, Bi레이어 증착 후 Te레이어를 증착하는 것이 바람직하다.
- [0076] 본 발명의 실시예에 따른 Bi₂Te₃를 형성하기 위해 Bi레이어 각각, Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.
- [0077] 전극을 위치시키는 단계는 Bi ,Te레이어로 증착된 제1 전극(9a)위에 제2 전극(9b)을 위치시킨다.
- [0078] 열압착 단계는 제1 전극(9a)과 제2 전극(9b)을 가열, 가압한다.
- [0079] 열압착에 의해 Bi, Te레이어를 N형 열전 재료로 변형시킨다(도5a (d)참조).
- [0080] 열전 재료(N) 형성과 동시에 전극(9a,9b)과 열전 재료(N)의 접합 과정을 이룰 수 있다. 따라서, 별도의 솔더링 공정이 필요 없게 되어 열전 소자 공정 시간의 단축이 가능하다.
- [0081] 도 5b는 제3 실시예에 따른 열전소자 제조방법과 관련하여 각각의 제1 전극(9a)과 제2 전극(9b)상에 Bi와 Te레이어를 교대로 증착한 후 열압착하여 열전소자를 제조하는 방법에 관한 개략도이다.
- [0082] 구체적으로, 각각의 제1 전극(9a)과 제2 전극(9b) 상에 Bi레이어, Te레이어를 교차 증착(도5b (a)참조)한 후, 제1 전극(9a)과 제2 전극(9b)을 마주보게 위치시킨다.(도5b (b)참조)

- [0083] 짧은 시간 내 화합물을 형성시키기 위해 마지막에 적충되는 Bi, Te레이어 각각의 두께는 이전에 증착한 Bi레이어와 Te레이어 두께의 절반인 것이 바람직하나 이에 한정되는 것은 아니다.
- [0084] 이후, 제1 전극(9a)과 제2 전극(9b)을 열압착(도5b (c)참조)하여 열전소자를 제조한다.
- [0085] 도 5c는 제3 실시예에 따른 열전소자 제조방법과 관련하여 Bi와 Te를 혼합한 레이어를 중착시키고 Bi레이어, Te 레이어를 교대로 중착시킨(도5c (a)참조) 후 열압착하여(도5c (c)참조) 열전소자를 제조하는 방법에 관한 개략 도이다
- [0086] 도 6a,6b,6c는 본 발명의 제4 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0087] 도 6a의 실시예에 따른 열전 소자 제조방법은 Bi, Te레이어 증착 단계(도6a (b)참조), 기판을 위치시키는 단계 (도6a (c)참조), 열압착 단계(도면 6(d)참조)를 포함한다. 이하 각 단계에 대해 구체적으로 설명한다.
- [0088] 레이어 중착 단계는 제1 기판(7a)상에 Bi레이어와 Te레이어를 교대로 중착시킨다.
- [0089] Bi레이어와 Te레이어의 교차 증착은 그 순서에 구애받지 아니하나, Bi레이어 증착 후 Te레이어를 증착하는 것이 바람직하다.
- [0090] 본 발명의 실시예에 따른 Bi₂Te₃를 형성하기 위해 Bi레이어 각각, Te레이어 각각에 포함된 Bi원소, Te원소를 합한 원소백분율이 2 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.
- [0091] 기판(7b)을 위치시키는 단계는 Bi와 Te레이어가 중착된 제1 기판(7a)위에 제 2 기판(7b)을 위치시키는 단계이다.
- [0092] 열압착 단계는 제1 기판(7a)과 제2 기판(7b)을 가열, 가압하는 단계이다.
- [0093] 열압착에 의해 Bi, Te레이어를 열전 재료(N)로 변형시킴과 동시에 일부 Bi Te레이어를 Bi-Te계 전극(9a, 9b)으로 변형시킨다.
- [0094] 이로써, 전극(9a, 9b)과 열전 재료(N)를 형성함과 동시에 전극(9a,9b)과 열전 재료(S)가 일체화된 열전 소자를 제조할 수 있다. 열전 재료(N)와 유사한 물성의 전극(9a,9b)을 형성하여 열전 능력이 상승되고, 전극(9a,9b)과 열전 재료(N)를 접합하는 솔더링 공정이 필요 없게 되어 열전 소자 공정 시간이 단축될 수 있다.
- [0095] 도 6b는 제4 실시예에 따른 열전소자 제조방법과 관련하여 각각의 제1 기판(7a)과 제2 기판(7b)상에 Bi와 Te레이어를 교대로 중착시킨 후 열압착하여 열전소자를 제조하는 방법에 관한 개략도이다.
- [0096] 구체적으로, 각각의 제1 기판(7a)과 제2 기판(7b) 상에 Bi레이어, Te레이어를 교차 증착(도6b (a)참조)한 후, 제1 기판(7a)과 제2 기판(7b)을 마주보게 위치시킨다(도6b (b)참조).
- [0097] 짧은 시간 내 화합물을 형성시키기 위해 마지막에 적충되는 Bi, Te레이어 각각의 두께는 이전에 증착한 Bi레이어와 Te레이어 두께의 절반인 것이 바람직하나 이에 한정되는 것은 아니다.
- [0098] 이후, 제1 기판(7a)과 제2 기판(7b)을 열압착하여(도6b (c)참조) 열전소자를 제조한다.
- [0099] 도 6c는 제4 실시예에 따른 열전소자 제조방법과 관련하여 Bi와 Te를 혼합한 레이어를 증착시키고 Bi레이어, Te 레이어를 교대로 증착시킨 후 열압착하여 열전소자를 제조하는 방법에 관한 개략도이다.
- [0100] 도 7은 본 발명의 제5 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0101] 도 7의 실시예에 따른 열전 소자 제조방법은 레이어에 포함된 원소 종류를 제외하고, 제1 실시예에 따른 레이어 교차 증착에 의한 열전 소자 제조방법과 동일하므로 동일한 단계에 대한 설명은 상기 제1 실시예에 따른 열전 소자 제조방법에 갈음한다.
- [0102] Bi레이어, Sb레이어, Te레이어 증착은 전극(9a)과 열전재료(P)를 접합하기 위해 열전 재료(P)상에 Bi레이어, Sb레이어, Te레이어를 교대로 증착시킨다.
- [0103] Bi레이어, Sb레이어, Te레이어의 교차 증착은 그 순서에 구애받지 아니하나, Bi레이어, Sb레이어, Te레이어를 교차하여 증착시키는 것이 바람직하다.
- [0104] 또한, Bi레이어, Sb레이어, Te레이어의 원소백분율은 열전 재료와 유사한 물성의 화합물인 Bi_{0.5}Sb_{1.5}Te₃을 형성 하여 열전도성을 높이기 위해 Bi레이어 각각, Sb레이어 각각, Te레이어 각각에 포함된 Bi원소, Sb원소, Te원소

를 합한 원소백분율이 0.5 : 1.5 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.

- [0105] 열압착에 의해 Bi레이어, Sb레이어, Te레이어를 Bi -Sb- Te 화합물로 변형시킴과 동시에 기판의 전극(9a)과 열전 재료(P)를 접합시킨다.
- [0106] 도 8는 본 발명의 제6 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0107] 도 8의 실시예에 따른 열전 소자 제조방법은 레이어에 포함된 원소 종류를 제외하고, 제2 실시예에 따른 레이어 교차 증착에 의한 열전 소자 제조방법과 동일하므로 동일한 단계에 대한 설명은 상기 제2 실시예에 따른 열전 소자 제조방법에 갈음한다.
- [0108] Bi레이어, Sb레이어, Te레이어 증착은 열전 재료(P)상에 Bi레이어, Sb레이어, Te레이어를 교대로 증착시킨다.
- [0109] Bi레이어, Sb레이어, Te레이어의 교차 증착은 그 순서에 구애받지 아니하나, Bi레이어, Sb레이어, Te레이어를 교대로 증착시키는 것이 바람직하다.
- [0110] 또한, Bi레이어, Sb레이어, Te레이어의 원소백분율은 열전 재료(P)와 유사한 물성의 전극(9a)을 형성하기 위해 Bi레이어 각각, Sb레이어 각각, Te레이어 각각에 포함된 Bi원소, Sb원소, Te원소를 합한 원소백분율이 0.5: 1.5 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.
- [0111] 짧은 시간 내 화합물을 형성하기 위해 마지막에 적충되는 Bi레이어, Sb레이어, Te레이어 각각의 두께는 이전에 중착한 Bi레이어, Sb레이어, Te레이어 두께의 절반인 것이 바람직하나 이에 한정되는 것은 아니다.
- [0112] 열압착에 의해 Bi레이어, Sb레이어, Te레이어를 Bi -Sb- Te 계 전극(9a)으로 변형시킨다.
- [0113] 이로써, 전극(9a)을 형성함과 동시에 전극(9a)과 열전 재료(P)가 일체화된 열전 소자를 제조할 수 있다. 열전 재료(P)와 유사한 물성의 전극(9a)을 형성하여 열전 능력이 상승된다.
- [0114] 도 9는 본 발명의 제7 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0115] 도 9의 실시예에 따른 열전 소자 제조방법은 레이어에 포함된 원소 종류를 제외하고, 제3 실시예에 따른 레이어 교차 증착에 의한 열전 소자 제조방법과 동일하므로 동일한 단계에 대한 설명은 상기 제3 실시예에 따른 열전 소자 제조방법에 갈음한다.
- [0116] Bi레이어, Sb레이어, Te레이어 증착은 제1 전극(9a)상에 Bi레이어, Sb레이어 Te레이어를 교대로 증착시킨다. Bi 레이어, Sb레이어, Te레이어의 교차 증착은 그 순서에 구애받지 아니하나, Bi레이어, Sb레이어, Te레이어를 교 대로 증착하는 것이 바람직하다.
- [0117] 또한, Bi, Sb, Te를 혼합한 레이어를 증착시킨 후 Bi레이어, Sb레이어, Te레이어를 교대로 증착시켜 열전 소자 제조 공정 시간을 단축할 수 있다.
- [0118] 본 발명의 실시예에 따른 Bi_{0.5}Sb_{1.5}Te₃를 형성하기 위해 Bi레이어 각각, Sb레이어 각각, Te레이어 각각에 포함 된 Bi원소, Sb원소, Te원소를 합한 원소백분율이 0.5 : 1.5 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.
- [0119] 열압착에 의해 Bi레이어, Sb레이어, Te레이어를 열전 재료(P)로 변형시킨다(도9 (e)참조).
- [0120] 열전 재료(P) 형성과 동시에 전극(9a,9b)과 열전 재료(P)의 접합 과정을 이룰 수 있다. 따라서, 별도의 솔더링 공정이 필요 없게 되어 열전 소자 공정 시간의 단축이 가능하다.
- [0121] 도 10은 본 발명의 제8 실시예에 따른 열전 소자 제조방법에 대한 개략적인 공정도이다.
- [0122] 도 10의 실시예에 따른 열전 소자 제조방법은 레이어에 포함된 원소 종류를 제외하고, 제4 실시예에 따른 레이어 교차 증착에 의한 열전 소자 제조방법과 동일하므로 동일한 단계에 대한 설명은 상기 제4 실시예에 따른 열전 소자 제조방법에 갈음한다.
- [0123] Bi레이어, Sb레이어, Te레이어의 교차 증착은 그 순서에 구애받지 아니하나, Bi레이어, Sb레이어, Te레이어를 교대로 증착하는 것이 바람직하다.
- [0124] 또한, Bi, Sb, Te를 혼합한 레이어를 증착시킨 후 Bi레이어, Sb레이어, Te레이어를 교대로 증착시켜 열전 소자

제조 공정 시간을 단축할 수 있다.

- [0125] 본 발명의 실시예에 따른 Bi_{0.5}Sb_{1.5}Te₃를 형성하기 위해 Bi레이어 각각, Sb레이어 각각, Te레이어 각각에 포함 된 Bi원소, Sb원소, Te원소를 합한 원소백분율이 0.5 : 1.5 : 3인 것이 바람직하나, 이에 한정되는 것은 아니다.
- [0126] 열압착에 의해 Bi레이어, Sb레이어, Te레이어를 열전 재료(P)로 변형시킴과 동시에 일부 Bi레이어, Sb레이어, Te레이어를 Bi- Sb- Te계 전극(9a, 9b)으로 변형시킨다.
- [0127] 이로써, 전극(9a,9b)과 열전 재료(P)를 형성함과 동시에 전극(9a,9b)과 열전 재료(P)가 일체화된 열전 소자를 제조할 수 있다. 열전 재료(P)와 유사한 물성의 전극(9a,9b)을 형성하고, 전극(9a,9b)과 열전 재료(P)를 접합하는 솔더링 공정을 생략할 수 있다.
- [0128] 이상에서는 본 발명에 따른 열전 소자 제조방법을 첨부한 도면들을 참조로 하여 설명하였으나, 본 발명은 본 명세서에 개시된 실시예와 도면에 의해 한정되는 것은 아니며, 본 발명의 기술사상의 범위 내에서 당업자에 의해 다양한 변형이 이루어질 수 있다.

부호의 설명

[0129] N : N형 열전 재료 P : P형 열전 재료

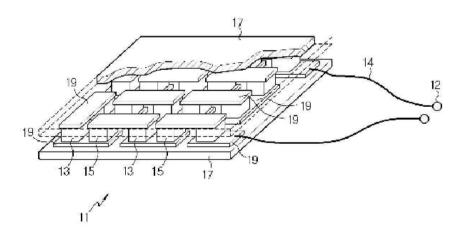
1 : 열전 소자 모듈 7a : 제 1기판 7b : 제 2기판

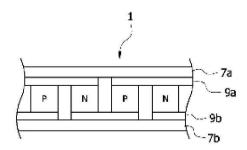
8 : 전극 - 열전재료 접합층 9a : 제 1전극 9b : 제 2전

극

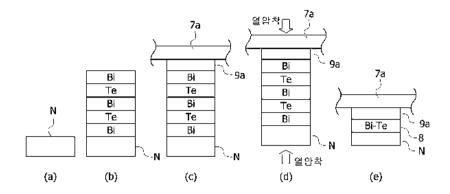
도면

도면1

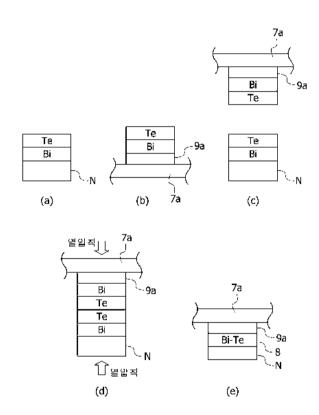




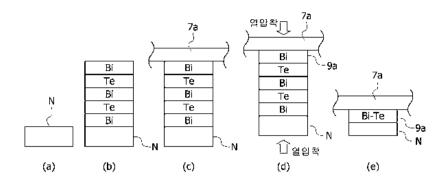
도면3a



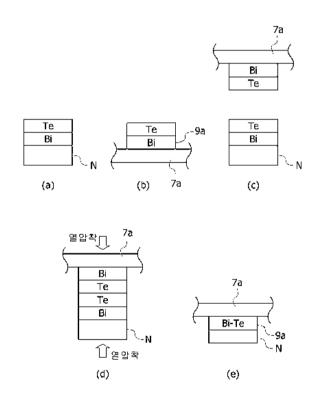
도면3b



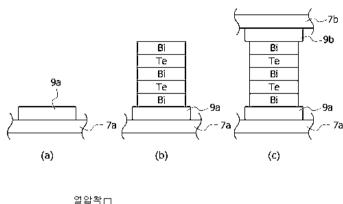
도면4a

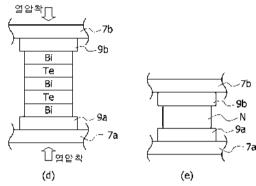


도면4b

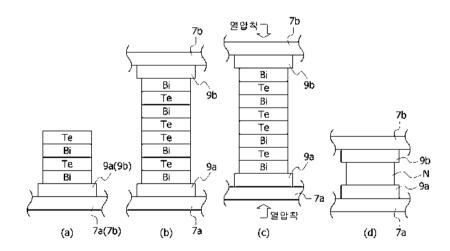


도면5a

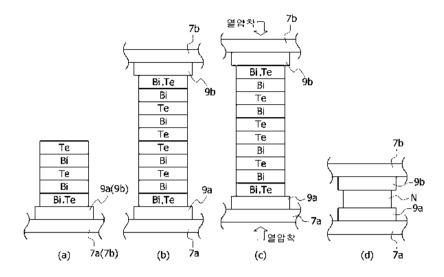




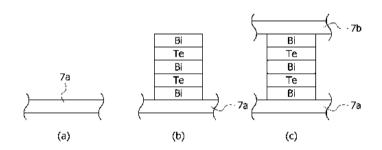
도면5b

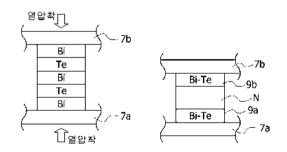


도면5c

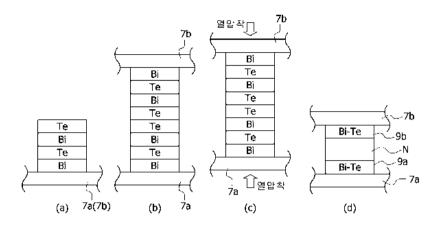


도면6a

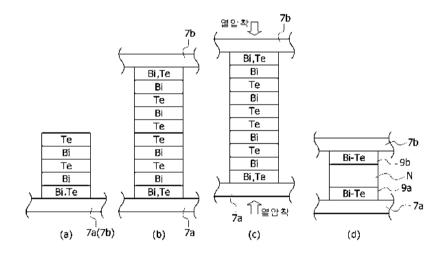


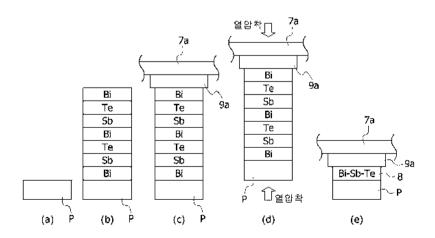


도면6b



도면6c





도면8

