



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2012년11월07일  
 (11) 등록번호 10-1198309  
 (24) 등록일자 2012년10월31일

(51) 국제특허분류(Int. Cl.)  
*H02M 3/155* (2006.01) *H03K 7/08* (2006.01)  
*G05F 1/10* (2006.01)  
 (21) 출원번호 10-2010-0111521  
 (22) 출원일자 2010년11월10일  
 심사청구일자 2010년11월10일  
 (65) 공개번호 10-2012-0050154  
 (43) 공개일자 2012년05월18일  
 (56) 선행기술조사문헌  
 KR1020080084054 A  
 US20060145675 A1

(73) 특허권자  
**한국전기연구원**  
 경상남도 창원시 성산구 불모산로10번길 12 (성주동)  
 (72) 발명자  
**김기현**  
 경상남도 김해시 장유면 장유로 360, 쌍용예가 1차 108동 303호  
**김형우**  
 경상남도 창원시 성산구 대정로 43, 주공아파트 118동 402호 (가음동)  
**서길수**  
 경상남도 창원시 의창구 원이대로 663, 113동 502호 (신월동, 은아아파트)  
 (74) 대리인  
**특허법인부경**

전체 청구항 수 : 총 4 항

심사관 : 김호진

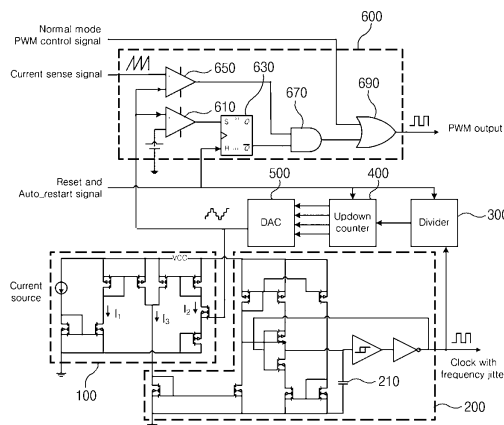
(54) 발명의 명칭 **스위칭모드 파워서플라이의 스위칭소자 구동장치**

**(57) 요약**

본 발명은 스위칭모드 파워서플라이의 스위칭소자 구동장치에 관한 것이다.

본 발명의 실시 예에 따른 펄스폭변조(PWM) 방식의 구형과 구동 신호를 발생시키는 스위칭모드 파워서플라이의 스위칭소자 구동장치는, 내부 전류공급원으로부터 출력되는 전류( $I_1$ )와 삼각파 신호 전압을 전류량으로 변환시킨 전류( $I_2$ )를 합성하는 전류합성부와; 상기 전류합성부로부터 합성된 전류( $I_3$ )를 커패시터에 충전 또는 방전하여 주파수가 주기적으로 가변되는 구형과 신호를 출력하는 오실레이터와; 상기 오실레이터에서 출력되는 구형과 신호에 대한 주파수를 일정 제수로 나누어 저감시켜 디지털 제어신호를 발생시키는 디바이더와; 상기 디바이더의 제어신호를 입력받아 삼각파 발생을 위한 업-다운 카운팅을 수행하는 카운터와; 상기 카운터에서 업-다운 카운팅된 디지털 신호를 아날로그 신호로 변환하여 삼각파를 발생시키는 D-A변환기; 및 상기 D-A변환기의 최초 삼각파 신호를 이용하여 스타트 시간을 제어하며, 상기 스타트 시간 동안 삼각파 신호와 전류 센스 신호를 비교하여 생성된 파형제어 신호를 출력하는 소프트스타트부;를 포함하여 구성되는 것을 기술적 요지로 한다.

**대표도** - 도3



## 특허청구의 범위

### 청구항 1

펄스폭변조(PWM) 방식의 구형과 구동 신호를 발생시키는 스위칭모드 파워서플라이의 스위칭소자 구동장치에 있어서,

내부 전류공급원으로부터 출력되는 전류( $I_1$ )와 삼각파 신호 전압을 전류량으로 변환시킨 전류( $I_2$ )를 합성하는 전류합성부;

상기 전류합성부로부터 합성된 전류( $I_3$ )를 커패시터에 충전 또는 방전하여 주파수가 주기적으로 가변되는 구형과 신호를 출력하는 오실레이터;

상기 오실레이터에서 출력되는 구형과 신호에 대한 주파수를 일정 계수로 나누어 저감시켜 디지털 제어신호를 발생시키는 디바이더;

상기 디바이더의 제어신호를 입력받아 삼각파 발생을 위한 업-다운 카운팅을 수행하는 카운터;

상기 카운터에서 업-다운 카운팅된 디지털 신호를 아날로그 신호로 변환하여 삼각파를 발생시키는 D-A변환기; 및

상기 D-A변환기의 최초 삼각파 신호를 이용하여 스타트 시간을 제어하며, 상기 스타트 시간 동안 삼각파 신호와 전류 센스 신호를 비교하여 생성된 파형제어 신호를 출력하는 소프트스타트부;

를 포함하여 구성되는 것을 특징으로 하는 스위칭모드 파워서플라이의 스위칭소자 구동장치.

### 청구항 2

제 1항에 있어서,

상기 전류합성부는 두 개의 전류미러회로를 포함하며, 일방의 전류미러회로에는 고정 전류값을 입력받고, 타방의 전류미러회로에는 주기적으로 변경되는 전압값을 MOSFET 또는 BJT에 의해 전류값으로 변환한 전류값을 입력받고, 상기 두 개의 전류값을 합성하여 주기적으로 전류량을 변환시켜 구현되는 것을 특징으로 하는 스위칭모드 파워서플라이의 스위칭소자 구동장치.

### 청구항 3

제 1항에 있어서,

상기 소프트스타트부는, 삼각파 신호의 전압값과 미리 설정한 기준 전압값을 비교하여 소프트스타트 가능 시간을 설정하는 제1비교기와, 상기 제1비교기와 연결되어 소프트스타트 가능 시간 중 최초의 삼각파 신호인 경우에 소프트스타트 시간으로 하는 기간제어 신호를 출력하는 SR래치와, 상기 삼각파 신호와 전류 센스 신호를 비교하여 파형제어 신호를 생성하는 제2비교기와, 상기 기간제어 신호와 파형제어 신호를 입력으로 하여 소프트스타트 제어 신호를 출력하는 AND게이트와, 상기 소프트스타트 제어 신호와 외부의 정상상태 PWM 제어신호를 입력으로 하여 구형과 구동신호의 펄스폭 제어신호를 출력하는 OR게이트를 포함하는 것을 특징으로 하는 스위칭모드 파워서플라이의 스위칭소자 구동장치.

### 청구항 4

제 3항에 있어서,

상기 SR래치는 리셋(reset) 신호 또는 오토 리스타트(auto restart) 신호를 입력으로 하여, 리셋 또는 오토 리스타트 이후 최초의 삼각파 신호에 대하여 소프트스타트 시간으로 재설정하는 것을 특징으로 하는 스위칭모드 파워서플라이의 스위칭소자 구동장치.

## 명세서

## 기술분야

[0001] 본 발명은 스위칭모드 파워서플라이의 스위칭소자 구동장치에 관한 것으로서, 효율을 증대하기 위해 펄스폭변조 방식의 구형과 구동 신호를 발생시키며 전자파 장애와 음향 노이즈 및 스타트-업 과부하를 방지할 수 있는 스위칭모드 파워서플라이의 스위칭소자 구동장치를 제공하는 것이다.

**배경 기술**

[0002] 최근, 전원공급장치와 관련하여 효율 증대 및 환경적인 영향을 최소화하기 위한 연구가 활발히 진행되고 있다. 특히 트랜스포머를 이용하여 전원장치를 1차측과 2차측으로 분리한 후, 1차측에 있는 스위칭소자를 온/오프(ON/OFF) 함으로써 부하에 전원을 공급하는 스위칭모드 파워서플라이(Switching Mode Power Supply)는 효율이 높아 리니어 타입(Linear type)에 비해 많이 사용되고 있다.

[0003] 스위칭모드 파워서플라이의 스위칭소자 구동 방식은 스위칭소자를 효과적으로 스위칭 되도록 하여 효율을 증대시킬 수 있다. 효율을 증대시키기 위한 스위칭소자의 구동 방식으로 구형과 구동 신호의 펄스폭을 변조하는 펄스폭변조(PWM; Pulse Width Modulation) 방식을 사용하였다.

[0004] 하지만 상기한 PWM 방식은 짧은 구간(약 4ms)으로 보았을 때 고정 주파수로 동작하게 되는데, 이 경우 일정 시간 간격으로 스위칭 소자를 온/오프함에 따라 발생하는 전자파 장애(EMI; Electromagnetic Interference) 및 음향 노이즈의 원인이 되기도 하였다.

[0005] 한편, PWM 방식은 스위칭모드 파워서플라이의 출력을 감시하고 출력이 일정하도록 스위칭소자의 동작을 제어한다. 즉, PWM 방식은 초기 스타트-업(start-up)에서부터 정상동작 및 동작중지 전까지 스위칭소자의 동작 및 출력을 제어한다.

[0006] PWM 방식의 스위칭소자는 정상동작시 설정된 듀티비의 구형과 구동신호로 동작하는데, 정상동작시의 듀티비는 설계에 따라 임의로 설정된다. 예컨대, 정상동작시의 듀티비는 35%, 40%, 45% 등으로 설정되고 최대 50%까지 설정된다. 경우에 따라 정상동작시의 듀티비의 50%를 초과하여 설정될 수 있다.

[0007] 하지만 초기 스타트-업에서 정상동작시의 듀티비로 스위칭소자를 동작시키면, 갑작스런 과부하가 발생하게 되는 문제점이 있었다.

[0008] 상술한 바와 같이 전자파 장애 및 음향 노이즈, 그리고 스타트-업에서의 과부하를 방지하기 위해 종래에는 도 1과 같은 스위칭모드 파워서플라이의 스위칭소자 구동장치가 제안된바 있다.

[0009] 도 1을 참조한 종래의 스위칭모드 파워서플라이의 스위칭소자 구동장치, 내부 전류 공급원으로부터 출력되는 전류의 크기를 변화시켜 공급하는 전류분배부(10)와, 상기 전류분배부(10)로부터 입력받은 전류를 제1커패시터(21)에 충전 또는 방전하여 삼각파 신호를 발생시키는 삼각파발생부(20)와, 상기 제1커패시터(21)의 충전 또는 방전 시간을 조절하는 제어신호를 발생시켜 삼각파발생부(20)를 제어하는 제어신호발생부(30)와, 상기 전류분배부(10)에서 공급받은 전류( $I_1$ )와 상기 삼각파발생부(20)의 삼각파 신호 전압을 전류량으로 변환시킨 전류( $I_2$ )를 합성하는 전류합성부(40)와, 상기 전류합성부(40)로부터 합성된 전류( $I_3$ )를 제2커패시터(51)에 충전 또는 방전하여 주파수가 주기적으로 가변되는 구형파 신호를 출력하는 오실레이터(50)와, 상기 삼각파발생부(20)의 최초 삼각파 신호를 이용하여 소프트스타트 기간을 제어하며, 소프트스타트 기간 동안 삼각파 신호와 스위칭소자의 전류 센스 신호를 비교하여 생성한 소프트스타트 파형 제어 신호를 출력하는 소프트스타트부(60), 및 외부의 리셋 신호 또는 오토 리스타트 신호에 의해 제1커패시터(21)를 방전시키고, 소프트스타트부(60)의 동작을 재시작시키는 방전부(70)를 포함하여 구성된다.

[0010] 상기와 같이 구성되는 종래의 스위칭모드 파워서플라이의 스위칭소자 구동장치는, 전자파 장애 및 음향 노이즈를 저감할 수 있는 한편, 초기 스타트-업시 과부하를 방지하는 소프트스타트 기능을 병행할 수 있었다.

[0011] 그러나, 상기와 같은 종래의 구성은 복잡한 아날로그 회로로 구성되어 제어신호 역시 아날로그 신호로 처리되므로 제어신호가 복잡해지는 문제점이 있었다.

[0012] 또한 아날로그 회로의 특성상 커패시터의 충전 및 방전을 통해서 삼각파를 만들게 되므로 장치의 부피가 커지고 사이즈 문제로 인하여 공정상 회로 내부에 상기 커패시터를 삽입하기 힘든 문제점이 있었다.

**발명의 내용**

**해결하려는 과제**

[0013] 본 발명은 상술한 바와 같은 문제점을 해결하기 위해 안출된 것으로서, 디지털 회로를 구성하여 디지털 신호로 처리되도록 하여 제어신호를 간단히 할 수 있는 스위칭모드 파워서플라이의 스위칭소자 구동장치를 제공하는 것을 목적으로 한다.

[0014] 또한 공정상 회로 내부에 삽입하기 힘든 커패시터의 생략이 가능하고 장치의 부피를 줄일 수 있는 스위칭모드 파워서플라이의 스위칭소자 구동장치를 제공하는 것을 목적으로 한다.

[0015] 본 발명이 해결하고자 하는 과제들은 이상에서 언급한 과제로 제한되지 않으며, 여기에 언급되지 않은 본 발명이 해결하고자 하는 또 다른 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

**과제의 해결 수단**

[0016] 상술한 바와 같은 목적을 달성하기 위한 본 발명의 핵심적 기술구성은, 펄스폭변조(PWM) 방식의 구형과 구동 신호를 발생시키는 스위칭모드 파워서플라이의 스위칭소자 구동장치에 있어서, 내부 전류공급원으로부터 출력되는 전류( $I_1$ )와 삼각파 신호 전압을 전류량으로 변환시킨 전류( $I_2$ )를 합성하는 전류합성부와; 상기 전류합성부로부터 합성된 전류( $I_3$ )를 커패시터에 충전 또는 방전하여 주파수가 주기적으로 가변되는 구형과 신호를 출력하는 오실레이터와; 상기 오실레이터에서 출력되는 구형과 신호에 대한 주파수를 일정 계수로 나누어 저감시켜 디지털 제어신호를 발생시키는 디바이더와; 상기 디바이더의 제어신호를 입력받아 삼각파 발생을 위한 업-다운 카운팅을 수행하는 카운터와; 상기 카운터에서 업-다운 카운팅된 디지털 신호를 아날로그 신호로 변환하여 삼각파를 발생시키는 D-A변환기; 및 상기 D-A변환기의 최초 삼각파 신호를 이용하여 스타트 시간을 제어하며, 상기 스타트 기간 동안 삼각파 신호와 전류 센스 신호를 비교하여 생성된 파형제어 신호를 출력하는 소프트스타트부;를 포함하여 구성되는 것을 특징으로 한다.

[0017] 바람직한 실시 예에 따르면, 상기 전류합성부는 두 개의 전류미러회로를 포함하며, 일방의 전류미러회로에는 고정 전류값을 입력받고, 타방의 전류미러회로에는 주기적으로 변경되는 전압값을 MOSFET 또는 BJT에 의해 전류값으로 변환한 후, 상기 두 개의 전류값을 합성하여 주기적으로 전류량을 변환시켜 구현되는 것을 특징으로 한다.

[0018] 바람직한 실시 예에 따르면, 상기 소프트스타트부는, 삼각파 신호의 전압값과 미리 설정한 기준 전압값을 비교하여 소프트스타트 가능 기간을 설정하는 제1비교기와, 상기 제1비교기와 연결되어 소프트스타트 가능 기간 중 최초의 삼각파 신호인 경우에 소프트스타트 기간으로 하는 기간제어 신호를 출력하는 SR래치와, 상기 삼각파 신호와 전류 센스 신호를 비교하여 파형제어 신호를 생성하는 제2비교기와, 상기 기간제어 신호와 파형제어 신호를 입력으로 하여 소프트스타트 제어 신호를 출력하는 AND게이트와, 상기 소프트스타트 제어 신호와 외부의 정상상태 PWM 제어신호를 입력으로 하여 구형과 구동신호의 펄스폭 제어신호를 출력하는 OR게이트를 포함하는 것을 특징으로 한다.

[0019] 바람직한 실시 예에 따르면, 상기 SR래치는 리셋(reset) 신호 또는 오토 리스타트(auto restart) 신호를 입력으로 하여, 리셋 또는 오토 리스타트 이후 최초의 삼각파 신호에 대하여 소프트스타트 기간으로 재설정하는 것을 특징으로 한다.

**발명의 효과**

[0020] 상술한 바와 같이 구성되고 작용하는 본 발명은, 디지털 회로를 구성하여 삼각파 신호가 디지털 신호로 처리되도록 하여 제어신호를 간단히 할 수 있는 효과가 있다.

[0021] 또한 공정상 회로 내부에 삽입하기 힘든 커패시터의 생략이 가능하고 장치의 부피를 줄일 수 있으며, 오실레이터에서 발생하는 사각파를 이용하여 삼각파를 생성하므로 공정의 변화에 따른 전류량이 일정하게 유지되는 효과가 있다.

**도면의 간단한 설명**

[0022] 도 1은 종래의 스위칭모드 파워서플라이의 스위칭소자 구동장치를 구성하는 회로도.  
 도 2는 본 발명의 실시 예에 따른 스위칭모드 파워서플라이의 스위칭소자 구동장치의 각 기능부를 개략적으로 나타낸 블록도.  
 도 3은 본 발명의 실시 예에 따른 스위칭모드 파워서플라이의 스위칭소자 구동장치를 구성하는 회로도.

도 4는 본 발명의 실시 예에 따른 스위칭모드 파워서플라이의 스위칭소자 구동장치에 대한 시뮬레이션 결과를 출력 파형으로 나타낸 파형도.

**발명을 실시하기 위한 구체적인 내용**

- [0023] 이하 첨부된 도면을 참조로 하여 본 발명의 바람직한 실시 예에 대해 보다 상세히 설명하도록 한다. 본 발명의 특징 및 이점들은 첨부된 도면에 의거한 다음의 바람직한 실시 예에 대한 상세한 설명으로 더욱 명백해질 것이다.
- [0024] 이에 앞서, 본 명세서 및 청구범위에 사용된 용어나 단어는 발명자가 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.
- [0025] 또한, 하기 설명에서 구체적인 회로의 구성요소 등과 같은 특정 사항들 없이도, 본 발명이 실시될 수 있음은 이 기술분야에서 통상의 지식을 가진 자에게는 자명하다 할 것이다.
- [0026] 도 2 및 도 3은 본 발명의 실시 예에 따른 스위칭모드 파워서플라이의 스위칭소자 구동장치를 설명하기 위한 도면이다.
- [0027] 구체적으로, 도 2는 본 발명의 실시 예에 따른 스위칭모드 파워서플라이의 스위칭소자 구동장치의 각 기능부를 개략적으로 나타낸 블록도이고, 도 3은 본 발명의 실시 예에 따른 스위칭모드 파워서플라이의 스위칭소자 구동장치를 구성하는 회로도이다.
- [0028] 도 2 및 도 3에 도시된 바와 같이, 본 발명의 실시 예에 따른 스위칭모드 파워서플라이 스위칭소자 구동장치는, 전류합성부(100), 오실레이터(200), 디바이더(300), 카운터(400), D-A변환기(500) 및 소프트스타트부(600)를 포함하며, 첨부된 도면을 참조하여 각 구성에 대해 상세히 설명하도록 한다.
- [0029] 먼저 전류합성부(100)에 대해 설명하도록 한다.
- [0030] 상기 전류합성부(100)는 내부 전류공급원으로부터 출력되는 전류( $I_1$ )와 삼각파 신호 전압을 전류량으로 변환시킨 전류( $I_2$ )를 합성하는 것으로, 합성된 전류( $I_3$ )를 후술할 오실레이터(200)에 공급한다.
- [0031] 이를 위해 전류합성부(100)는 두 개의 전류미러회로를 이용하여 구성되며, 일방의 전류미러회로에는 고정된 전류값을 갖는, 즉 스위칭소자 구동 신호의 동작 주파수를 발생시키기 위한 전류( $I_1$ )를 입력받고, 타방의 전류미러 회로에는 주기적으로 변경되는 전압값을 MOSFET 또는 BJT에 의해 전류값으로 변환한, 즉 동작 주파수를 가변하기 위한 전류( $I_2$ )를 입력받은 후, 두 개의 전류값을 합성하여 주기적으로 전류량을 변화시킨 전류( $I_3$ )를 구현한다.
- [0032] 다음으로 오실레이터(200)에 대해 설명하도록 한다.
- [0033] 상기 오실레이터(200)는 전류합성부(100)로부터 합성된 전류( $I_3$ )를 커패시터에 충전 또는 방전하여 주파수가 주기적으로 가변되는 구형파 신호를 출력한다. 이때 상기 커패시터(210)의 충전 타이밍 또한 오실레이터(200)에 포함된 트랜스미트 게이트와 인버터에 의해 조절된다.
- [0034] 오실레이터(200)는 스위칭소자 구동 신호의 동작 주파수를 발진하는 소자로서, 오실레이터(200)로부터 출력되는 구형파 신호에 따라 구동 신호의 동작 주파수가 결정된다. 따라서 본 발명의 실시 예에서는 동작 주파수를 일정 시간 간격(대략 4ms)으로 가변시킴으로써, 스위칭모드 파워서플라이의 스위칭소자 구동장치에서 발생하는 전자파 장애의 영향을 저감시킬 수 있다.
- [0035] 즉, 상기 오실레이터(200)는 주파수 지터링(frequency jittering)이라는 기능을 적용시켜 주파수를 가변시키는 것으로, 일반적인 제어회로에 사용되는 주파수의 2% 내지 3%를 주기적으로 가변시킨다.
- [0036] 다음으로 디바이더(300)에 대해 설명하도록 한다.



- [0037] 상기 디바이더(300)는 오실레이터(200)에서 출력되는 구형파 신호에 대한 주파수를 일정 계수로 나누는 것으로, 상기 주파수를 저감시켜 디지털 제어신호를 발생시키게 된다.
- [0038] 통상적으로 PWM 제어에 적용되는 오실레이터(200)의 주파수 주기는 50kHz 내지 200kHz가 사용되는데, 상기 디바이더(300)는 주파수 주기를 50Hz 내지 200Hz로 낮추어 후술할 카운터에 클럭으로 입력시켜 줌으로써 지터링 및 소프트스타트를 위한 제어신호를 발생시켜주게 된다.
- [0039] 다음으로 카운터(400)에 대해 설명하도록 한다.
- [0040] 상기 카운터(400)는 디바이더(300)의 제어신호를 입력받아 삼각파 발생을 위한 업-다운 카운팅을 수행하는 것으로, MCU 응용 시스템을 구현할 때 자주 사용되는 블록이다.
- [0041] 이와 같은 카운터(400)는 주어진 입력 클럭에 따라 레지스터 값이 증가 또는 감소되며, 그 값에 따라 다른 블록을 제어하거나 새로운 인터럽트를 발생시켜서 전체적인 시스템의 동작을 제어할 수도 있다.
- [0042] 다음으로 D-A변환기(500)에 대해 설명하도록 한다.
- [0043] 상기 D-A변환기(500)는 카운터(400)에서 업-다운 카운팅된 디지털 신호를 아날로그 신호로 변환하여 삼각파를 발생시키는 것으로, 보통 DAC(Digital to Analog Converter)라고도 한다.
- [0044] 이와 같은 D-A변환기(500)를 통해 삼각파 신호가 디지털 신호로 처리되도록 하여 제어신호를 간단히 할 수 있으며, 공정상 회로 내부에 삽입하기 힘든 커패시터의 생략이 가능해진다.
- [0045] 특히 종래에는 공정상의 변화에 따라 전류량이 변하게 되어 삼각파의 주기가 가변되므로 공정의 변화에 따른 흔들림이 크게 발생하였지만, 본 발명에서는 삼각파 발생에 사용되는 커패시터의 생략이 가능해지고 오실레이터(200)에서 발생하는 사각파를 이용하여 삼각파를 생성함으로써 공정의 변화에 따른 흔들림이 최소화될 수 있다.
- [0046] 다음으로 소프트스타트부(600)에 대해 설명하도록 한다.
- [0047] 상기 소프트스타트부(600)는 D-A변환기(500)의 최초 삼각파 신호를 이용하여 스타트 기간을 제어하는 것으로, 상기 스타트 기간 동안 삼각파 신호와 전류 센스 신호를 비교하여 생성된 파형제어 신호를 출력하게 된다. 여기서 전류 센스 신호는 파워 MOSFET으로 구현되는 스위칭소자의 소스 부분에 위치한 센스 저항에 의해 발생하는 PWM 신호 발생기용 제어신호이다. 전류 센스 신호의 파형은 톱니파를 이룬다.
- [0048] 상기와 같은 소프트스타트부(600)는, 제1비교기(610), SR래치(630), 제2비교기(650), AND게이트(670) 및 OR게이트(690)를 포함한다.
- [0049] 제1비교기(610)는 삼각파 신호의 전압값과 미리 설정한 기준 전압값을 비교하여 소프트스타트 가능 기간을 설정한다. 여기서 소프트스타트 가능 기간의 시간 길이는 기준 전압값을 조정함으로써 조절할 수 있다.
- [0050] SR래치(630)는 제1비교기(610)와 연결되어 소프트스타트 가능 기간 중 최초의 삼각파 신호인 경우에 소프트스타트 기간으로 하는 기간제어 신호를 출력한다. 여기서 상기 SR래치(630)는 리셋(reset) 신호 또는 오토 리스타트(auto restart) 신호를 입력으로 하는 것이 바람직한데, 이를 통해 리셋 또는 오토 리스타트 이후 최초의 삼각파 신호에 대하여 소프트스타트 기간으로 재설정하게 된다.
- [0051] 제2비교기(650)는 삼각파 신호와 스위칭소자의 전류 센스 신호를 비교하여 소프트스타트 파형제어 신호를 생성한다.
- [0052] AND게이트(670)는 소프트스타트 기간제어 신호와 파형제어 신호를 입력으로 하여 소프트스타트 제어신호를 출력한다.
- [0053] OR게이트(690)는 소프트스타트 제어신호와 외부의 정상상태 PWM 제어신호를 입력으로 하여 구형파 구동신호의 펄스폭 제어신호를 출력한다.
- [0054] 상술한 바와 같이 소프트스타트부(600)는 소프트스타트(soft start) 기능을 위한 것으로, 상기 소프트스타트부(600)는 작은 듀티(duty)비의 구동 신호로 스위칭소자를 구동시킨 후, 시간 경과에 따라 점점 듀티비를 늘려 일

정 시간 후에 정상 동작시의 듀티비가 되도록 한다. 즉, 삼각파 신호와 전류 센싱 신호를 비교함으로써 펄스 듀티비가 서서히 커지는 신호를 발생시켜 전원장치의 초기 구동시 과워 MOFET을 워밍업시켜 갑작스런 과부하를 방지하게 되는 것이다.

[0055] 도 4는 본 발명의 실시 예에 따른 스위칭모드 파워서플라이의 스위칭소자 구동장치에 대한 시뮬레이션 결과를 출력 파형으로 나타낸 파형도이다.

[0056] 도 4의 오실레이터(200)의 출력 파형은, 주기적으로 주파수가 가변되고 있음을 알 수 있다.

[0057] 도 4의 D-A변환기(500)의 출력 파형은, 계단형의 삼각파가 주기적으로 발생함을 알 수 있다.

[0058] 도 4의 소프트스타트 기간 제어 신호는, 하이(high) 상태를 유지하는 동안이 소프트스타트 기간이 된다.

[0059] 여기서, 통상적인 주파수의 가변 범위인 2% 내지 3%를 적용할 경우 그 변화량을 그래프 상에서 인지할 수 없기 때문에 주파수 가변 범위를 25%까지 늘려 시뮬레이션하였다. 물론 다른 범위로도 주파수의 가변이 가능하며, 전류합성부( )의 전류미러에서 MOSFET의 폭(width) 값을 변경시키면 되는 것으로 상세한 설명은 생략하도록 한다.

[0060] 전술한 내용은 후술할 발명의 청구범위를 더욱 잘 이해할 수 있도록 본 발명의 특징과 기술적 장점을 다소 폭넓게 상술하였다. 상술한 본 발명의 개념과 특정 실시 예는 본 발명과 유사 목적을 수행하기 위한 다른 형상의 설계나 수정의 기본으로서 즉시 사용될 수 있음이 해당 기술분야의 숙련된 사람들에게 의해 인식되어야 한다.

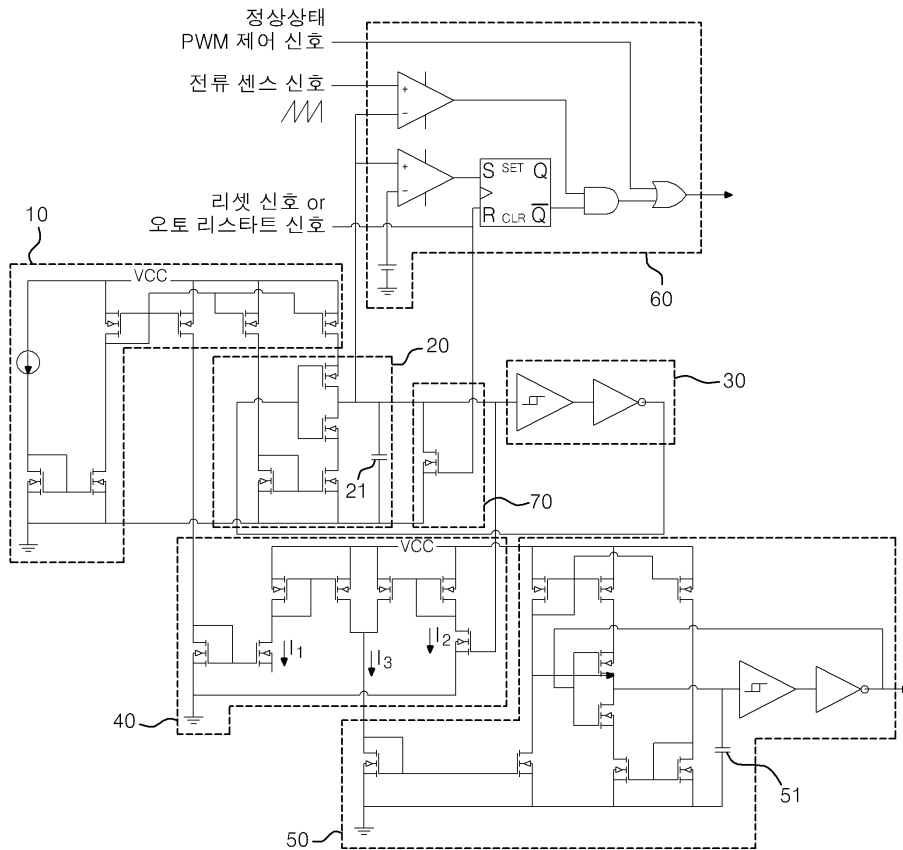
[0061] 또한 상기에서 기술된 실시 예는 본 발명에 따른 하나의 실시 예일 뿐이며, 해당 기술분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상의 범위에서 다양한 수정 및 변경이 가능할 것이다. 이러한 다양한 수정 및 변경 또한 본 발명의 기술적 사상의 범위 내라면 하기에서 기술되는 본 발명의 청구범위에 속한다 할 것이다.

**부호의 설명**

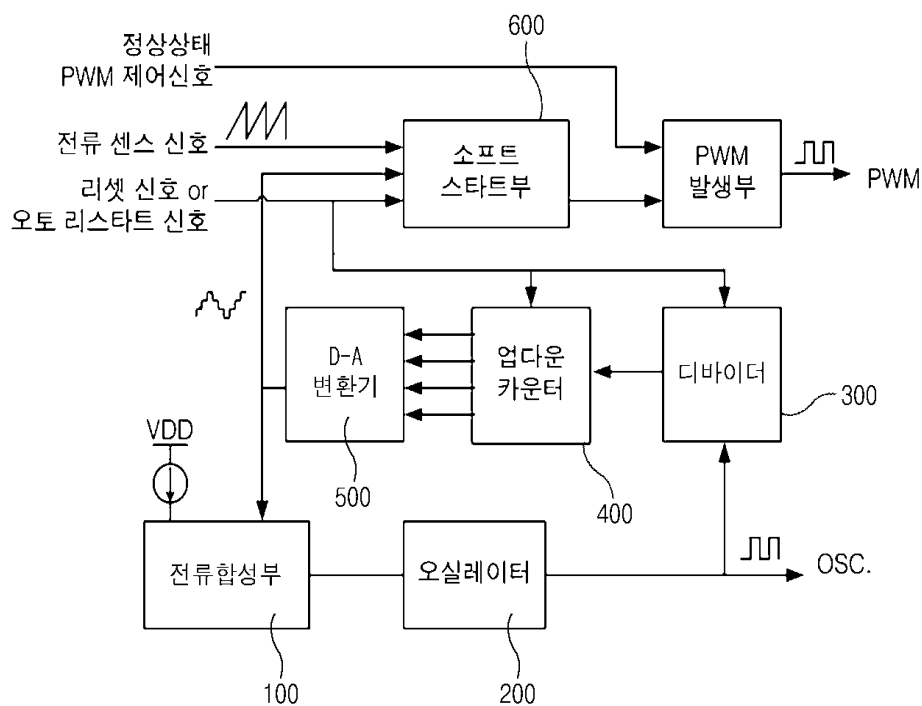
- |        |              |             |
|--------|--------------|-------------|
| [0062] | 10: 전류분배부    | 20: 삼각파발생부  |
|        | 21: 제1커패시터   | 30: 제어신호발생부 |
|        | 40: 전류합성부    | 50: 오실레이터   |
|        | 51: 제2커패시터   | 60: 소프트스타트부 |
|        | 70: 방전부      |             |
|        | 100: 전류합성부   | 200: 오실레이터  |
|        | 210: 커패시터    | 300: 디바이더   |
|        | 400: 카운터     | 500: D-A변환기 |
|        | 600: 소프트스타트부 | 610: 제1비교기  |
|        | 630: RS래치    | 650: 제2비교기  |
|        | 670: AND게이트  | 690: OR게이트  |

도면

도면1

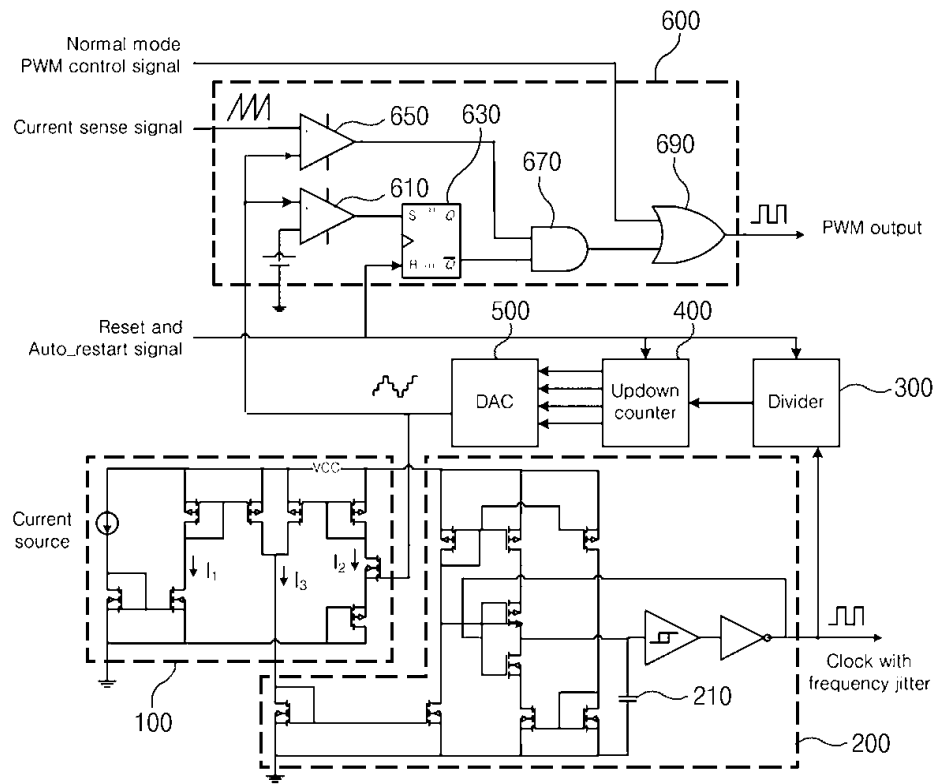


도면2





도면3



도면4

