



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년11월11일
 (11) 등록번호 10-1458610
 (24) 등록일자 2014년10월30일

- | | |
|--|---|
| (51) 국제특허분류(Int. Cl.)
G01S 11/02 (2010.01)
(21) 출원번호 10-2013-0084738
(22) 출원일자 2013년07월18일
심사청구일자 2013년07월18일
(56) 선행기술조사문헌
논문(한일 공동 VLBI상관기를 위한 소프트웨어 상
관기의 개발_한국천문연구원)*
KR1020130062660 A
JP2001042030 A
KR1020100059540 A
*는 심사관에 의하여 인용된 문헌 | (73) 특허권자
한국 천문 연구원
대전광역시 유성구 대덕대로 776 (화암동)
(72) 발명자
노덕규
대전광역시 유성구 대덕대로 776
염재환
대전 유성구 대덕대로 776, (화암동)
(뒷면에 계속)
(74) 대리인
김정수 |
|--|---|

전체 청구항 수 : 총 9 항

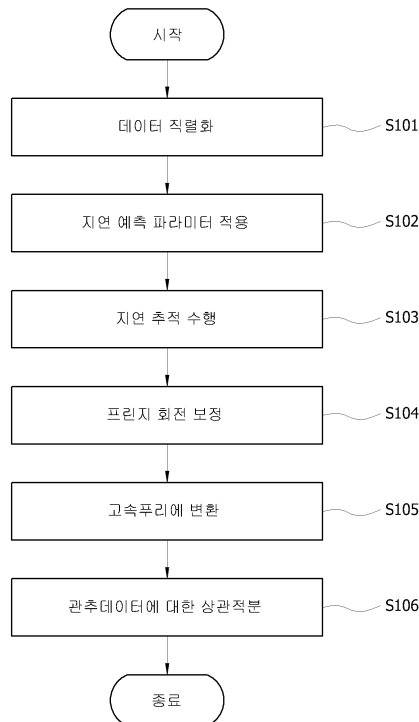
심사관 : 임창연

(54) 발명의 명칭 **VCS의 지연추적과 프린지 회전에 대한 상관처리방법**

(57) 요약

본 발명은 VCS(Very Long Baseline Interferometry Correlation Subsystem)의 지연추적과 프린지 회전에 대한 상관처리방법에 관한 것으로, 본 발명에 따른 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법은, 데이터 직렬화 모듈이 다중 관측국에서 관측된 천체의 관측 데이터를 수신하여 직렬화하는 제 1 단계와, 지연추적 모
 (뒷면에 계속)

대표도 - 도8



들이 상기 다중 관측국에서 수신된 관측 데이터에 대해, 파라미터 변환 모듈을 통해 적용된 지연 예측 파라미터로 지연추적을 수행하여 각 관측 데이터의 지연시간을 보정하는 제 2 단계와, 프린지 회전 모듈이 각 관측 데이터의 주파수 위상에 대해, 파라미터 변환 모듈을 통해 적용된 지연 예측 파라미터로 프린지 회전을 수행하여 프린지 회전 위상을 보정하는 제 3 단계와, 고속푸리에 변환(FFT) 모듈이 지연추적 및 프린지 회전이 수행된 각 관측 데이터에 대해 고속푸리에 변환을 수행하는 제 4 단계 및 상관적분 모듈이 고속푸리에 변환된 관측 데이터를 이용하여 각 관측 데이터에 대한 상관적분을 수행하는 제 5 단계를 포함하고, 상기 제 3 단계에서, 상기 프린지 회전 모듈은 상기 지연추적 모듈에서 비트 시프트가 발생하면 프린지 회전 위상을 90도 점프시키는 것을 특징으로 한다.

(72) 발명자

오세진

대전광역시 유성구 대덕대로 776

오충식

대전광역시 유성구 대덕대로 776

정진승

대전광역시 유성구 대덕대로 776

정동규

대전광역시 유성구 대덕대로 776

이 발명을 지원한 국가연구개발사업

과제고유번호 2013-1-720-01

부처명 미래창조과학부

연구관리전문기관 한국천문연구원

연구사업명 기관고유사업

연구과제명 한국우주전파관측망 운영

기여율 1/1

주관기관 한국천문연구원

연구기간 2013.01.01 ~ 2013.12.31

특허청구의 범위

청구항 1

데이터 직렬화 모듈이 다중 관측국에서 관측된 천체의 관측 데이터를 수신하여 직렬화하는 제 1 단계;

지연추적 모듈이 상기 다중 관측국에서 수신된 관측 데이터에 대해, 파라미터 변환 모듈을 통해 적용된 지연 예측 파라미터로 지연추적을 수행하여 각 관측 데이터의 지연시간을 보정하는 제 2 단계;

프린지 회전 모듈이 각 관측 데이터의 주파수 위상에 대해, 파라미터 변환 모듈을 통해 적용된 지연 예측 파라미터로 프린지 회전을 수행하여 프린지 회전 위상을 보정하는 제 3 단계;

고속푸리에 변환(FFT) 모듈이 지연추적 및 프린지 회전이 수행된 각 관측 데이터에 대해 고속푸리에 변환을 수행하는 제 4 단계; 및

상관적분 모듈이 고속푸리에 변환된 관측 데이터를 이용하여 각 관측 데이터에 대한 상관적분을 수행하는 제 5 단계;를 포함하고,

상기 제 3 단계에서, 상기 프린지 회전 모듈은 상기 지연추적 모듈에서 비트 시프트가 발생하면 프린지 회전 위상을 90도 점프시키며,

상기 프린지 회전 모듈의 위상과 90도 점프하는 방향을 일치시키는 것을 특징으로 하는 VCS(Very Long Baseline Interferometry Correlation Subsystem)에서의 지연추적과 프린지 회전에 대한 상관처리방법.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 파라미터 변환 모듈은 지연 예측 파라미터를 상기 지연추적 모듈 및 프린지 회전 모듈에서 사용가능한 하드웨어 파라미터로 적용하는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

청구항 4

제 3 항에 있어서,

상기 지연 예측 파라미터는 다음의 관계식으로 정의되는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

$$\begin{aligned} \tau(t) &= \tau + \tau' t + \frac{1}{2} \tau'' t^2 + \frac{1}{6} \tau''' t^3 \\ \tau'(t) &= \tau' + \tau'' t + \frac{1}{2} \tau''' t^2 \\ \tau''(t) &= \tau'' + \tau''' t \end{aligned}$$

$$\begin{aligned} t &= 0.1024 \times iPP\# : \text{for delay tracking} \\ t &= (0.1024 \times iPP\#) + (T_s \times \text{sample}\#) \\ & : \text{for fringe rotation} \end{aligned}$$

(여기에서, $\tau(t)$ 는 기하학적인 지연값(도 3의 τ_g), $\tau'(t)$ 는 기하학적인 지연값($\tau(t)$)의 1차 미분값, $\tau''(t)$ 는 기하학적인 지연값($\tau(t)$)의 2차 미분값, $\text{sample}\#$ 은 1-클럭에서의 샘플의 위치, T_s 는 샘플링 주기를 나타냄)

청구항 5

제 1 항에 있어서,

상기 제 2 단계에서, 지연추적의 초기지연값은 다음의 관계식으로 정의되는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

$$D = \tau(t) \cdot F_s$$

$$D_0 = \text{floor}(D + 0.5)$$

(여기에서, D는 기하학적인 지연값($\tau(t)$)과 샘플링 레이트(F_s)를 곱한값, F_s 는 샘플링 레이트, D_0 는 초기지연값, floor()는 반올림을 나타냄)

청구항 6

제 1 항에 있어서,

상기 제 3 단계에서, 프린지 회전의 초기위상(ϕ_0)은 다음의 관계식으로 정의되는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

$$\phi = \begin{cases} F_o \cdot \tau(t) + 0.25 \cdot D_0, & \text{for } (F_o \cdot \tau(t)) > 0 \\ F_o \cdot \tau(t) - 0.25 \cdot D_0, & \text{for } (F_o \cdot \tau(t)) < 0 \end{cases}$$

$$\phi_0 = (\phi - \text{floor}(\phi)) \cdot Sd$$

(여기에서, ϕ 는 관측주파수의 위상, F_o 는 관측주파수, floor()는 반올림을 나타냄)

청구항 7

제 1 항에 있어서,

상기 제 2 단계에서, 상기 지연추적 모듈은 관측 데이터에 대해 1 비트씩 이동하면서 지연값을 추적하는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

청구항 8

제 1 항에 있어서,

상기 제 3 단계에서, 지연추적은 고속푸리에 변환 세그먼트(segment)의 경계에서 적용되고,

고속푸리에 변환 세그먼트(segment) 도중에 비트 시프트가 발생하면, 발생된 비트 시프트는 다음 고속푸리에 변환 세그먼트(segment) 경계에 적용되는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

청구항 9

제 1 항에 있어서,

비트 시프트가 발생하는 경우, 첫 번째 비트 시프트 타이밍 구간(T_0)은 다음의 관계식으로 정의되는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

$$T_0 = \begin{cases} \frac{(D_0 + 0.5) - D}{|\tau'(t)| \cdot N_{clk}}, & \text{for } (\tau'(t) > 0) \\ \frac{D - (D_0 - 0.5)}{|\tau'(t)| \cdot N_{clk}}, & \text{for } (\tau'(t) < 0) \end{cases}$$

(여기에서, D_0 는 초기지연값, N_{clk} 는 1클럭당 32샘플을 나타냄)

청구항 10

제 1 항에 있어서,

발생되는 비트 시프트의 구간(T)은 다음의 관계식으로 정의되는 것을 특징으로 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법.

$$T = \frac{1}{|\tau'(t)| \cdot N_{clk}}$$

(여기에서, N_{clk} 는 1클럭당 32샘플을 나타냄)

명세서

기술분야

[0001] 본 발명은 VCS(Very Long Baseline Interferometry Correlation Subsystem)의 지연추적과 프린지 회전에 대한 상관처리방법에 관한 것으로, 보다 상세하게는, VLBI(Very Long Baseline Interferometry) 상관기에 구비되어 다수의 관측국 관측데이터에 대해 고속푸리에 변환(Fast Fourier Transform, FFT)과 상관처리(Cross-correlation)을 수행하여 정확한 상관결과를 얻을 수 있도록 하는 VCS에서의 지연추적과 프린지 회전에 대한 상관처리방법에 관한 것이다.

배경기술

[0002] VLBI(Very Long Baseline Interferometry)는 서로 멀리 떨어져 있는 전파망원경을 이용하여 천체의 정확한 위치 및 이미지를 얻는 전파간섭기술로, 각각의 전파망원경이 수신한 전파신호를 특수한 자기테이프에 기록한 후 테이프를 한 곳에 모아 전파신호를 컴퓨터를 이용하여 간섭시킴으로써 천체의 정확한 위치 및 이미지를 얻을 수 있다.

[0003] "2008년도 한일공동 VLBI 상관기 및 수신기 개발 결과보고서(한국천문연구원, pp.3-100, 2008"에 나타낸 바와 같이, 한국천문연구원과 일본국립천문대가 한국우주전파관측망과 VERA(VLBI Exploration of Radio Astrometry) 등을 이용하여 전파 관측데이터를 처리할 수 있도록 한일공동 VLBI 상관기(Korea-Japan Joint VLBI Correlator, KJJVC)가 개발되었다.

[0004] 도 1에 나타낸 한일공동 VLBI 상관기의 핵심 구성으로 VLBI 상관 서브시스템(VLBI Correlation Subsystem, VCS)은 최대 16 관측국의 관측데이터에 대해 고속 푸리에 변환(FFT, Fast Fourier Transform)과 상관처리를 수행하여 8192 출력 채널의 상관결과를 얻을 수 있다.

[0005] VCS와 같은 VLBI 데이터의 상관처리는 일반적인 신호처리와 달리 신호 시스템 잡음보다 매우 약한 천체의 신호를 다룰 수 있다. 특히, 이 신호를 검출하기 위해서는 상관처리 후 긴 시간동안 적분하여 아날로그 장치인

수신기 시스템의 랜덤한 잡음을 제거해야 한다.

[0006] 그러나, 상관기에서 상관처리된 데이터를 긴 시간 동안 적분하게 되면 데이터의 양이 매우 많아지기 때문에 처리시간이 길어진다는 문제점이 있다.

[0007] 또한, 천체로부터의 신호를 감쇠시키지 않으면서, 각 관측국의 수신기에서 독립적으로 더해진 잡음만을 찾아내서 상관결과의 신호대 잡음비(SNR, signal to Noise Ratio)를 향상시키기 위해, "Very Long Baseline Interferometer, Ohmsha, pp.35-55. 2000."에서는 상관시스템 하드웨어 내부에서 어느 정도 시각, 예를 들어 25.6ms~102.4ms에 대해서 관측국 사이의 지연변화(Delay Change), 도플러 효과(Doppler's effect)에 의한 상관값의 위상변화를 보정하면서 적분하는 기술이 개시되고 있다.

[0008] 그러나, 상기와 같은 종래 기술들에서는 상관결과를 AIPS(Astronomical Image Processing System)에서 해석하여 상관시스템보다 더 많은 상관적분을 수행함으로써 위상이 안정되지 않고, 상관 결과의 해석에서 지연값이 정상보다 수십 nsec 정도 오차가 발생된다는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0009] 본 발명은 상기한 바와 같은 문제점을 해결하기 위하여 안출된 것으로, VCS에서 지연추적(Delay tracking) 모듈과 프린지 회전(Fringe rotation) 모듈을 통해, 멀리 떨어진 관측국들 사이의 도달 신호에 대한 지연추적과 프린지 위상을 보정하여 관측데이터에 대한 상관성을 향상시킬 수 있는 VCS의 지연추적과 프린지 회전에 대한 상관성 분석방법의 제공을 목적으로 한다.

[0010] 그러나 본 발명의 목적은 상기에 언급된 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0011] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 VCS(Very Long Baseline Interferometry Correlation Subsystem)에서의 지연추적과 프린지 회전에 대한 상관처리방법은, 데이터 직렬화 모듈이 다중 관측국에서 관측된 천체의 관측 데이터를 수신하여 직렬화하는 제 1 단계와, 지연추적 모듈이 상기 다중 관측국에서 수신된 관측 데이터에 대해, 파라미터 변환 모듈을 통해 적용된 지연 예측 파라미터로 지연추적을 수행하여 각 관측 데이터의 지연시간을 보정하는 제 2 단계와, 프린지 회전 모듈이 각 관측 데이터의 주파수 위상에 대해, 파라미터 변환 모듈을 통해 적용된 지연 예측 파라미터로 프린지 회전을 수행하여 프린지 회전 위상을 보정하는 제 3 단계와, 고속푸리에 변환(FFT) 모듈이 지연추적 및 프린지 회전이 수행된 각 관측 데이터에 대해 고속푸리에 변환을 수행하는 제 4 단계 및 상관적분 모듈이 고속푸리에 변환된 관측 데이터를 이용하여 각 관측 데이터에 대한 상관적분을 수행하는 제 5 단계를 포함하고, 상기 제 3 단계에서, 상기 프린지 회전 모듈은 상기 지연추적 모듈에서 비트 시프트가 발생하면 프린지 회전 위상을 90도 점프시키는 것을 특징으로 한다.

[0012] 또한, 본 발명에 따른 상관처리방법은, 상기 프린지 회전 모듈의 위상과 90도 점프하는 방향을 일치시키는 것을 특징으로 한다.

[0013] 또한, 본 발명에 따른 상관처리방법은, 상기 파라미터 변환 모듈이 지연 예측 파라미터를 상기 지연추적 모듈 및 프린지 회전 모듈에서 사용가능한 하드웨어 파라미터로 적용하는 것을 특징으로 한다.

[0014] 또한, 본 발명에 따른 상관처리방법은, 상기 지연 예측 파라미터가 다음의 관계식으로 정의되는 것을 특징으로 한다.

$$\tau(t) = \tau + \tau' t + \frac{1}{2} \tau'' t^2 + \frac{1}{6} \tau''' t^3$$

$$\tau'(t) = \tau' + \tau'' t + \frac{1}{2} \tau''' t^2$$

$$\tau''(t) = \tau'' + \tau''' t$$

[0015]

$$t = 0.1024 \times iPP\# : \text{for delay tracking}$$

$$t = (0.1024 \times iPP\#) + (T_s \times \text{sample}\#)$$

$$: \text{for fringe rotation}$$

[0016]

[0017] 여기에서, sample#은 1-클럭에서의 샘플의 위치, T_s 는 샘플링 주기를 나타낸다.

[0018] 또한, 본 발명에 따른 상관처리방법은, 상기 제 2 단계에서, 지연추적의 초기 지연값이 다음의 관계식으로 정의되는 것을 특징으로 한다.

$$D = \tau(t) \cdot F_s$$

$$D_0 = \text{floor}(D + 0.5)$$

[0019]

[0020] 여기에서, F_s 는 샘플링 레이트, D_0 는 초기지연값, floor()는 반올림을 나타낸다.

[0021] 또한, 본 발명에 따른 상관처리방법은, 상기 제 3 단계에서, 프린지 회전의 초기위상(ϕ_0)이 다음의 관계식으로 정의되는 것을 특징으로 한다.

$$\phi = \begin{cases} F_o \cdot \tau(t) + 0.25 \cdot D_0, & \text{for } (F_o \cdot \tau'(t)) > 0 \\ F_o \cdot \tau(t) - 0.25 \cdot D_0, & \text{for } (F_o \cdot \tau'(t)) < 0 \end{cases}$$

$$\phi_0 = (\phi - \text{floor}(\phi)) \cdot Scl$$

[0022]

[0023] 여기에서, ϕ 는 관측주파수의 위상, F_o 는 관측주파수, floor()는 반올림을 나타낸다.

[0024] 또한, 본 발명에 따른 상관처리방법은, 상기 제 2 단계에서, 상기 지연추적 모듈이 관측 데이터에 대해 1 비트 씩 이동하면서 지연값을 추적하는 것을 특징으로 한다.

[0025] 또한, 본 발명에 따른 상관처리방법은, 상기 제 3 단계에서, 지연추적은 고속푸리에 변환 세그먼트(segment)의 경계에서 적용되고, 고속푸리에 변환 세그먼트(segment) 도중에 비트 시프트가 발생하면, 발생된 비트 시프트는 다음 고속푸리에 변환 세그먼트(segment) 경계에 적용되는 것을 특징으로 한다.

[0026] 또한, 본 발명에 따른 상관처리방법은, 비트 시프트가 발생하는 경우, 첫 번째 비트 시프트 타이밍 구간(T_0)은 다음의 관계식으로 정의되는 것을 특징으로 한다.

$$T_0 = \begin{cases} \frac{(D_0 + 0.5) - D}{|\tau'(t)| \cdot N_{clk}}, & \text{for } (\tau'(t) > 0) \\ \frac{D - (D_0 - 0.5)}{|\tau'(t)| \cdot N_{clk}}, & \text{for } (\tau'(t) < 0) \end{cases}$$

[0027]

[0028]

여기에서, D_0 는 초기지연값, N_{clk} 는 1클럭당 32샘플을 나타낸다.

[0029]

아울러, 본 발명에 따른 상관처리방법은, 발생하는 비트 시프트의 구간(T)은 다음의 관계식으로 정의되는 것을 특징으로 한다.

$$T = \frac{1}{|\tau'(t)| \cdot N_{clk}}$$

[0030]

[0031]

여기에서, N_{clk} 는 1클럭당 32샘플을 나타낸다.

발명의 효과

[0032]

본 발명의 VCS(Very Long Baseline Interferometry Correlation Subsystem)의 지연추적과 프린지 회전에 대한 상관성 분석방법에 따르면, VCS에서 지연추적(Delay tracking) 모듈과 프린지 회전(Fringe rotation) 모듈을 통해, 멀리 떨어진 관측국들 사이의 도달 신호에 대한 지연추적과 프린지 위상을 보정함으로써 관측데이터에 대한 상관성의 정확도를 향상시킬 수 있는 이점이 있다.

도면의 간단한 설명

[0033]

도 1은, 한일공동 VLBI(Very Long Baseline Interferometry)상관기의 구성을 개략적으로 나타내는 도면이다.

도 2는, VLBI 원리를 나타내는 예시도이다.

도 3은, 일반적인 FX(Fourier transform and Multiplier) 상관기의 예를 나타내는 예시도이다.

도 4는, 도플러 효과에 의한 각 관측국에서의 관측신호를 예시적으로 나타내는 예시도이다.

도 5는, 상관처리를 위해 관측신호에서의 프린지 회전(정지)을 예시적으로 나타내는 예시도이다.

도 6(a) 내지 도 6(d)는, 프린지 회전 및 부분비트 보정을 예시적으로 나타내는 예시도이다.

도 7은 본 발명의 실시예에 따른 VCS에서 지연추적 및 프린지 회전에 대한 상관처리부의 구성을 개략적으로 나타내는 블록도이다.

도 8은 본 발명의 실시예에 따른 지연추적과 프린지 회전에 대한 상관처리 방법을 나타내는 흐름도이다.

도 9는, VCS에서 지연추적을 나타내는 도면이다.

도 10은, VCS에서 FFT 세그먼트 중간에 비트 시프트가 발생할 때를 지연추적의 적용을 예시적으로 나타내는 도면이다.

도 11은, 프린지 회전 모듈에서의 비트 시프트 발생 및 90도 프린지 위상 점프를 나타내는 도면이다.

도 12는, 프린지 회전의 초기 위상 결정을 나타내는 도면이다.

도 13(a) 내지 도 13(d)는 본 발명에 따른 상관처리방법을 Software simulator를 사용하여 상관처리를 시험한 예시도이다.

도 14(a) 내지 도 14(b)는, 본 발명의 실시예에 따른 VCS 상관결과에서 Fringe fitting 전후의 결과를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0034] 이하, 본 발명의 바람직한 실시 예의 상세한 설명은 첨부된 도면들을 참조하여 설명할 것이다. 하기에 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

[0035] 본 발명의 개념에 따른 실시 예는 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있으므로 특정 실시 예들을 도면에 예시하고 본 명세서 또는 출원에 상세하게 설명하고자 한다. 그러나, 이는 본 발명의 개념에 따른 실시 예를 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0036] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[0037] 본 명세서에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 특정, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0038] 지연추적(Delay tracking)

[0039] 다수의 관측국에 설치된 전파 망원경 사이의 VLBI(Very Long Baseline Interferometry)를 통해 얻을 수 있는 장기선 데이터는 지구회전에 의한 지연시간이 크게 변화하기 때문에 상관값을 적분할 때 비트의 차이가 발생하기 때문에 이에 따른 지연시간변화를 보정해야 한다.

[0040] 도 2는 VLBI 원리를 나타내는 예시도로, 천체인 전파원(Radio source)과 지구의 적도상에 위치한 2개의 관측국(X, Y)의 위치를 북극 방향에서 바라본 것을 나타낸다. 도 2에 나타난 바와 같이, X관측국, Y관측국 및 지구 중심과 이루는 각을 2α, 광속을 c, 지구반경을 r, 그리고 XY선분의 수직방향에 전파원이 있는 경우를 t=0으로 하면, X 및 Y의 두 관측국의 지연시간 τ_g는 다음의 관계식으로 정의될 수 있다.

[0041] [식 1]

$$\begin{aligned} \tau_g &= \frac{L}{c} \sin \omega t \\ &= \frac{2r}{c} \sin \alpha \cdot \sin \omega t \end{aligned}$$

[0042]

[0043] 여기에서, ωt는 회전각속도로 $[2\pi / (24 \times 3600)] \cdot t[\text{sec}]$ 를 나타낸다. 식 1에서는 τ_g가 하루에 1회전하며, 그 최대값이 (2r/c) · sin α 인 것을 나타내며, 지구의 그림자에 들어가지 않고서 관측 가능한 범위는 다음의 관계식과 같다.

[0044] [식 2]

$$|\omega t| \leq (\pi/2) - \alpha$$

$$\therefore \alpha \leq (\pi/2) - |\omega t|$$

[0045]

[0046] 도 3은 일반적인 FX(Fourier transform and Multiplier) 상관기의 예를 나타내는 예시도로, 도 2의 Y관측국은 X관측국보다 전파가 늦게 도달한다. 따라서, 도 3에 나타낸 바와 같이, 지연추적에 의한 지연시간을 보정하고, X관측국과 Y관측국의 프린지 회전에 의한 프린지 위상을 보정한 후, 두 관측국 신호의 푸리에 변환과 상관처리를 수행할 수 있다.

[0047] 지연추적은 시프트 레지스터(Shift register)를 사용하여 디지털 신호로 표현된 관측 데이터를 한 비트씩 이동하면서 지연값을 추적할 수 있다. 비트 시프트는 FPGA(Field Programmable Gate Array) 기술을 통해 프로그래밍에 의한 지연회로를 구현할 수 있고, FPGA로 구현된 비트 시프트 지연회로에서는 별도의 제어컴퓨터에서 할당된 T_0 , T 라는 값에 의해 BOPP(Begin of Parameter Period)로부터 T_0 비트 후에, T 비트마다 비트 시프트 신호를 발생하고, FPGA 내의 지연회로에서의 지연량은 1비트 마다 변화시킬 수 있다.

[0048] 프린지 회전(Fringe rotation)

[0049] 도 4는 도플러 효과에 의한 각 관측국에서의 관측신호를 예시적으로 나타내는 예시도로, 도 4에 나타낸 바와 같이, 지연시간 변화율이 양이 경우, Y관측국은 지구의 회전에 의해 X관측국에서 점점 멀어지는 상태일 수 있다. 이때, 도플러 효과에 의해 Y관측국에서 수신되는 신호는 X관측국에서 수신되는 신호에 비하여 주파수가 낮게 관측될 수 있다.

[0050] 따라서, 도 5에 나타낸 바와 같이, X관측국의 수신신호에 대한 주파수를 낮추지 않으면 Y관측국과의 상관이 나오지 않기 때문에 프린지 위상을 역회전하여 Y관측국과 상관처리를 해야 한다.

[0051] 예를 들어, 수신기에서 주파수변환을 수행하기 위해서는 국부발진기에서 나오는 신호(f_{LO})를 관측주파수(f_{RF})에 곱해서 주파수 $f_{RF}+f_{LO}$ 또는 $f_{RF}-f_{LO}$ 의 중간 주파수로 변환할 수 있다. 상관적분을 수행하기 전 지연추적과 함께 도플러 효과에 의한 영향만큼 발진주파수를 변경하는 것이 프린지 위상의 역회전(또는 정지) 또는 프린지 위상보정이다.

[0052] 지구회전에 의해 천체와 관측국과의 사이가 변화하기 때문에 지연시간 τ_g 이 변화되고, 관측된 천체 신호위상의 변화량은 관측주파수 f 의 함수가 될 수 있다. 위상변화 주파수를 프린지 회전 주파수 F_r 이라고 하면, 다음의 관계식을 통해 정의될 수 있다.

[0053] [식 3]

$$F_r = f \cdot \tau_g$$

[0054]

[0055] 부분비트 보정

[0056] 프린지 회전 주파수 F_r 은 주파수축 상에서 연속적으로 변화하지만, 상관처리에서는 시간축 상에서 보정을 수행하고 있고, 관측신호는 대역폭을 갖고 있기 때문에 시간축에서의 프린지 회전보정에서 단일 주파수뿐만 보정하지 않고, 다른 주파수에서의 부분 비트라고 하는 위상오차가 발생하여 상관값이 저하될 수 있다. 따라서, 상관처리장치에서는 τ_g 을 예측값으로부터 1/2 비트 차이가 나도록 한 경우, 프로그램 내부의 지연부에서 1비트 시프트를 발생시키는 동시에 프린지 회전 위상 레지스터의 값을 90도 점프시킨다.

[0057] 프린지 회전에 대한 위상보정은 대역폭의 시작과 중앙에서 수행하는데, 대역폭의 시작에서 수행할 경우 대역폭

의 끝에서는 위상변화가 심하게 되어 손실이 발생된다.

- [0058] 도 6(a) 내지 도 6(d)는 프린지 회전 및 부분비트 보정을 예시적으로 나타내는 예시도로, 도 6(a)는 프린지 회전에 대한 보정을 대역폭 중심에서 수행하는 경우 주파수 대 위상을 나타내고, 도 6(b) 내지 도 6(d)는 각 주파수에 대해 위상의 차이를 시간 t의 변화와 함께 나타낸다. 도면에서 실선은 1 비트 시프트하고 동시에 프린지 회전 위상을 90도 점프하는 경우를 나타내고, 점선은 90도 점프를 하지 않고 1비트 차이에서 시프트가 발생하는 경우를 나타낸다.
- [0059] 도 6(a)와 같이, 관측 대역내의 위상차가 0인 경우 시각을 $t=0$ 이라고 하면, $t=t_s/2(1/2\text{비트 시간})$ 까지는 ①이 동작을 하고, $t=t_s/2$ 에서는 $f=0$ 에서 -45 도만큼, $f=f_B$ 에서 $+45$ 도만큼의 위상이 변하게 된다. 이때, 1비트 시프트하면 ②의 경우와 같이 위상은 $f=0$ 인 경우 변화하지 않고, $f=f_B$ 에서는 -180 도만큼 변화한다.
- [0060] 이는 샘플링 주파수가 관측 대역폭의 2배인 경우로($2f_B$), $f=f_B$ 에서는 비트 시프트에 의해 위상이 반전된다고 하는 이유이다.
- [0061] ②와 동시에 ③의 $+90$ 도 위상 점프를 하게 되면, 대역 전체 부근에서 위상이 $+90$ 도만큼 변하게 되고, 그 후 $t=t_s/2$ 로부터 t_s 까지 ④dp 나타낸 위상변화를 수행한다.
- [0062] 도 6도 6(b) 내지 도 6(d)는 각 시간에 대해, $f=0$, $f_B/2$, f_B 에 대해서 위상변화를 나타낸다. 도시한 바와 같이, 점선과 비교해서 실선의 위상차이가 현저히 작은 것을 확인할 수 있다. 이러한 방법은 간단하면서도 위상차이의 면적이 작게되어, 상관처리 시스템의 간섭 손실(Coherence loss)을 약 3.4%로 낮출 수 있다.
- [0063] <실시예>
- [0064] 도 7은 본 발명의 실시예에 따른 VCS에서 지연추적 및 프린지 회전에 대한 상관처리부의 구성을 개략적으로 나타내는 블록도이고, 도 8은 지연추적과 프린지 회전에 대한 상관처리 방법을 나타내는 흐름도이다.
- [0065] 본 발명의 실시예에 따른 VCS에서 지연추적 및 프린지 회전에 대한 상관처리부(100)는 데이터 직렬화 모듈(110), 파라미터 변환 모듈(120), 지연추적 모듈(130), 프린지 회전 모듈(140), 고속푸리에 변환 모듈(150) 및 상관적분 모듈(160)을 포함할 수 있다.
- [0066] 도면을 참조하면, 데이터 직렬화 모듈(110)에서는 다중 관측국(도시하지 않음)으로부터 입력되는 관측 데이터에 대해 $1\text{Gpsps} \times 2 \text{ bit} \times 4\text{-stream}$ 에서 $4\text{Gpsps} \times 2 \text{ bit} \times 1\text{-stream}$ 데이터로 직렬화시킨다(S101).
- [0067] 또한, 본 발명의 VCS에서는 별도의 제어 컴퓨터 또는 제어부를 통해 지연 예측 파라미터를 설정된 상관적분시간(예를 들어, 2.048sec) 단위로 전송받고, 파라미터 변환 모듈(120)에서는 지연추적 모듈(130)과 프린지 회전 모듈(140)에서 사용할 수 있는 하드웨어 파라미터로 변환하고, 이 파라미터는 FPGA로 설계된 각 모듈에 1.02msec 단위로 전달될 수 있다(S102).
- [0068] 파라미터 변환 모듈(120)을 통해 적용되는 지연 예측 파라미터 iPP(Internal Parameter Period)인 102.4ms의 하드웨어 파라미터로 변환되고, 다음의 관계식을 통해 계산될 수 있다.

[0069] [식 4]

$$\tau(t) = \tau + \tau' t + \frac{1}{2} \tau'' t^2 + \frac{1}{6} \tau''' t^3$$

$$\tau'(t) = \tau' + \tau'' t + \frac{1}{2} \tau''' t^2$$

$$\tau''(t) = \tau'' + \tau''' t$$

[0070]

[0071] 이때, t는 다음의 관계식으로 정의될 수 있다.

[0072] [식 5]

$$t = 0.1024 \times iPP\# : \text{for delay tracking}$$

$$t = (0.1024 \times iPP\#) + (T_s \times \text{sample}\#)$$

$$: \text{for fringe rotation}$$

[0073]

[0074] 여기에서, $\tau(t)$ 는 기하학적인 지연값(도 3의 τ_g), $\tau'(t)$ 는 기하학적인 지연값($\tau(t)$)의 1차 미분값, $\tau''(t)$ 는 기하학적인 지연값($\tau(t)$)의 2차 미분값, $\text{sample}\#$ 은 1-클럭에서의 샘플의 위치, T_s 는 샘플링 주기를 나타낸다.

[0075] 하드웨어의 각 부분은 하드웨어 파라미터에 의한 클럭마다 동작하고, 각 동작 결과는 FFT 세그먼트(segment)의 경계에서 래치(Latch)된 후 관측 데이터에 적용될 수 있다.

[0076] 지연추적 모듈(130)에서는 다중 관측국에서 수신된 관측 데이터에 대해, 파라미터 변환 모듈(120)을 통해 적용된 지연 예측 파라미터로 지연추적을 수행하는 것으로, 지연추적 모듈(130)은 관측 데이터에 대해 1 비트씩 이동하면서 지연값을 추적하여, 각 관측 데이터의 지연시간을 보정할 수 있다(S103).

[0077] 지연추적에 사용되는 초기 지연값 D_0 의 계산은 다음의 관계식을 통해 정의되고, 지연예측 값으로부터 계산될 수 있다.

[0078] [식 6]

$$D = \tau(t) \cdot F_s$$

$$D_0 = \text{floor}(D + 0.5)$$

[0079]

[0080] 여기에서, D는 기하학적인 지연값($\tau(t)$)과 샘플링 레이트(F_s)를 곱한값, F_s 는 샘플링 레이트, D_0 는 초기지연값, $\text{floor}()$ 는 반올림을 나타낸다.

[0081] 첫 번째 비트 시프트 타이밍 구간인 T_0 는 다음의 관계식을 통해 정의 된다.

[0082] [식 7]

$$T_0 = \begin{cases} \frac{(D_0 + 0.5) - D}{|\tau'(t)| \cdot N_{clk}}, & \text{for } (\tau'(t) > 0) \\ \frac{D - (D_0 - 0.5)}{|\tau'(t)| \cdot N_{clk}}, & \text{for } (\tau'(t) < 0) \end{cases}$$

[0083]

[0084] 여기에서, D_0 는 초기지연값, N_{clk} 는 1클럭당 32샘플을 나타낸다.

[0085] 또한, 비트 시프트의 구간 T는 다음의 관계식을 통해 정의될 수 있다.

[0086] [식 8]

$$T = \frac{1}{|\tau'(t)| \cdot N_{clk}}$$

[0087]

[0088] 여기에서, N_{clk} 는 1클럭당 32샘플을 나타낸다.

[0089] 이후, 프린지 회전 모듈(140)에서는 각 관측 데이터의 주파수 위상에 대해, 파라미터 변환 모듈(120)을 통해 적용된 지연 예측 파라미터로 프린지 회전을 수행하여 프린지 회전 위상을 보정한다(S104).

[0090] 프린지 회전의 경우, 초기위상 ϕ_0 은 다음의 관계식을 통해 정의될 수 있다.

[0091] [식 9]

$$\phi = \begin{cases} F_0 \cdot \tau(t) + 0.25 \cdot n, & \text{for } (F_0 \cdot \tau'(t)) > 0 \\ F_0 \cdot \tau(t) - 0.25 \cdot n, & \text{for } (F_0 \cdot \tau'(t)) < 0 \end{cases}$$

$$\phi_0 = (\phi - \text{floor}(\phi)) \cdot Scl$$

[0092]

[0093] 여기에서, ϕ 는 관측주파수의 위상, F_0 는 관측주파수, $\text{floor}()$ 는 반올림(사사오입), Scl 은 정수변환을 위한 스케일링 팩터(scaling factor)로 232를 나타내고, n 은 지연추적에서 발생한 전체 비트 시프트의 횟수를 각각 나타낸다.

[0094] 상기와 같은 지연추적 알고리즘을 적용하면 도 9와 같이 나타낼 수 있다. 도 9에서, 직선은 이상적인 지연추적이고, 계단 모양은 실제 VCS에서 계산되어 적용된 지연추적을 나타낸다. T 는 가속구간으로 이를 반영하기 위해 가속이 0보다 큰(실제 $\tau'' > 0$ 인 경우) 경우를 나타낸다.

[0095] 지연추적은 도 10에 나타낸 바와 같이, FFT 세그먼트의 경계에서 적용될 수 있다. 만약 비트 시프트가 FFT 세그먼트 도중에 발생하면, 그 비트 시프트는 다음 FFT 세그먼트의 경계에 적용될 수 있다. 또한, FFT 세그먼트의 길이가 비트 시프트 구간보다 큰 경우에는 2 샘플 시프트 이상이 발생하게 된다.

[0096] 또한, 지연추적과 프린지 회전 모듈(140)에서 비트 시프트가 발생하는 경우, 도 11에 나타낸 바와 같이, 90도 위상 점프가 적용될 수 있다. 도면에서 $\Delta\phi$ 는 위상 가속도를 나타낸다.

[0097] 특히, 지연추적에서 비트 시프트가 발생하면, 프린지 회전 모듈(140)의 위상을 90도 점프하는 기능에서 90도 점프의 방향이 반대로 설정되면 프린지가 검출되지 않고 전체적으로 교차 전력 스펙트럼에도 악 영향을 주게 된다. 따라서, 본 발명에서는 프린지 회전 모듈(140)의 위상과 90도 점프하는 방향을 일치시킨다.

[0098] 상술한 바와 같이, 지연추적에서 비트 시프트가 발생할 때 프린지 회전의 프린지 위상을 90도 점프시켜야 하기 때문에, 이전에 발생한 위상 점프의 정보를 갖고 있어야 한다. 도 12에 나타낸 바와 같이, 상관처리가 시작되었을 때를 0iPP이고, 식 9에서 전체 비트 시프트 발생회수 인 n 에 지연추적의 위상 값인 식 6의 D_0 값을 입력하고, 다음 FFT 세그먼트 단위의 iPP인 102.4ms 후의 1iPP에서도 D_0 값을 적용해야 한다.

[0099] 따라서, 프린지 회전의 초기 위상 ϕ_0 는 다음의 관계식으로 계산될 수 있다.

[0100] [식 10]

$$\phi = \begin{cases} F_o \cdot \tau(t) + 0.25 \cdot D_0, & \text{for } (F_o \cdot \tau'(t)) > 0 \\ F_o \cdot \tau(t) - 0.25 \cdot D_0, & \text{for } (F_o \cdot \tau'(t)) < 0 \end{cases}$$

[0101] $\phi_0 = (\phi - \text{floor}(\phi)) \cdot Sd$

[0102] 이후, 고속푸리에 변환(FFT) 모듈(150)에서 지연추적 모듈(130) 및 프린지 회전 모듈(140)을 통해 지연추적 및 프린지 회전이 수행된 각 관측 데이터에 대해, 예를 들어, 8k(8192) ~ 256k(262144)-points의 고속푸리에 변환을 수행한 후(S105), 상관적분 모듈(160)에서는 고속푸리에 변환된 관측 데이터를 이용하여 각 관측 데이터에 대한 상관적분을 수행할 수 있다(S106).

[0103] <실함예>

[0104] 도 13(a) 내지 도 13(d)는 본 발명에 따른 상관처리방법을 Software simulator를 사용하여 상관처리를 시험한 예시도이다. D₀값과 함께 n의 값(지연추적에서 발생한 전체 비트 시프트 수)도 사용하여 상관 비지빌리티와 상관 프린지 위상의 변화를 확인하였다.

[0105] 도면의 좌측은 비지빌리티(visibility)(파란색 실수, 붉은색 허수)를 나타내고, 우측은 위상을 나타낸다.

[0106] 도 13(a) 내지 도 13(d)의 결과를 보면, D₀값과 함께 임의로 0, 1, 2, 3의 값을 더해서 시뮬레이션하면 비지빌리티와 그때의 위상이 90도씩 회전하는 것을 알 수 있다. 이는 프린지 회전의 위상인 ϕ 를 결정할 때 D₀값을 사용함으로써 지연추적과 함께 프린지 회전모듈에서의 프린지 위상이 각 FFT 세그먼트마다 적용될 때 그 전의 위상값을 유지하면서 프린지 회전을 수행하므로 프린지 위상이 흔들리지 않고 정상적인 값이 출력되는 것을 확인할 수 있다.

[0107] 또한, 표 1의 데이터에 대해 KVN 3국(YS, US, TN)에 대해 관측국 기반으로 scan267(약 19분 관측 데이터)을 대상으로 상관처리 시험을 수행하였다.

표 1

[0108]

항목	내용
관측주파수	22.098GHz
관측데이터	r11027b_No00267
관측모드	C5(16MHz BW, 16stream)
상관처리	stream 5, 9
상관처리기준	KVN 연세(YS), 울산(US), 탐라(TN)
적분시간	2.048초
데이터 분석	iplot SW, AIPS
상관출력적분	주파수방향으로 32ch 적분하여 8129ch을 256ch씩 출력

[0109] 상관처리는 C5모드의 16stream 중에서 stream 9번에 대해 수행하고, 상관결과는 AIPS로 분석하였으며, 8192 출력 채널을 16채널씩 적분하여 512채널이 출력되도록 설정하였다.

[0110] 도 14(a) 및 도 14(b)는 AIPS에서 Fringe fitting을 적용하기 전과 후의 상관결과로서, 도 14(a)에서 위상이 대역폭 내에서 천천히 변하고 안정된 모습을 나타내는 것을 확인할 수 있으며, 교차 전력 스펙트럼의 진폭도 대역폭 내에서 안정된 것을 확인할 수 있다.

[0111] 또한, 도 14(b)에 나타난 바와 같이, Fringe fitting 후의 위상이 일정하게 결정되는 것을 확인할 수 있다.

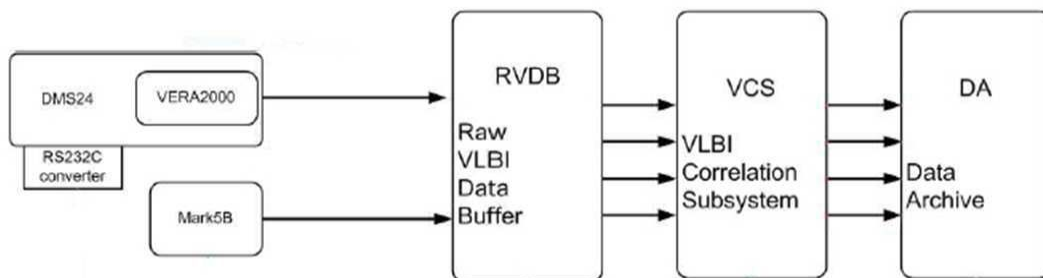
[0112] 상기 본 발명의 내용은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

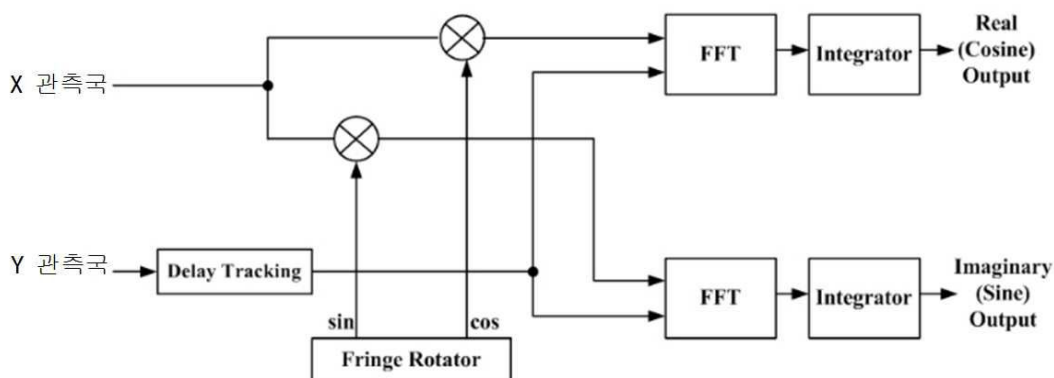
- [0113] 100 : 상관처리부
- 110 : 데이터 직렬화 모듈
- 120 : 파라미터 변환 모듈
- 130 : 지연추적 모듈
- 140 : 프린지 회전 모듈
- 150 : FFT 모듈
- 160 : 상관적분 모듈

도면

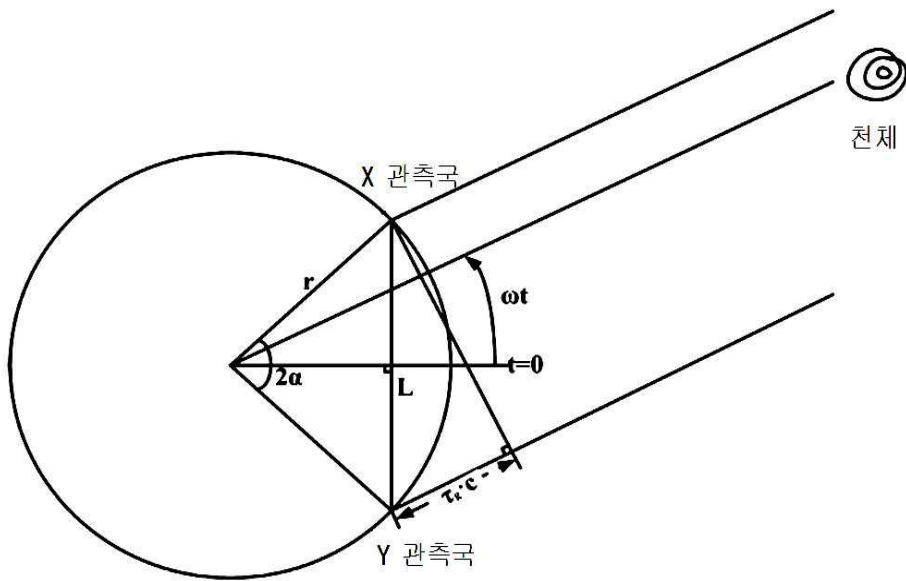
도면1



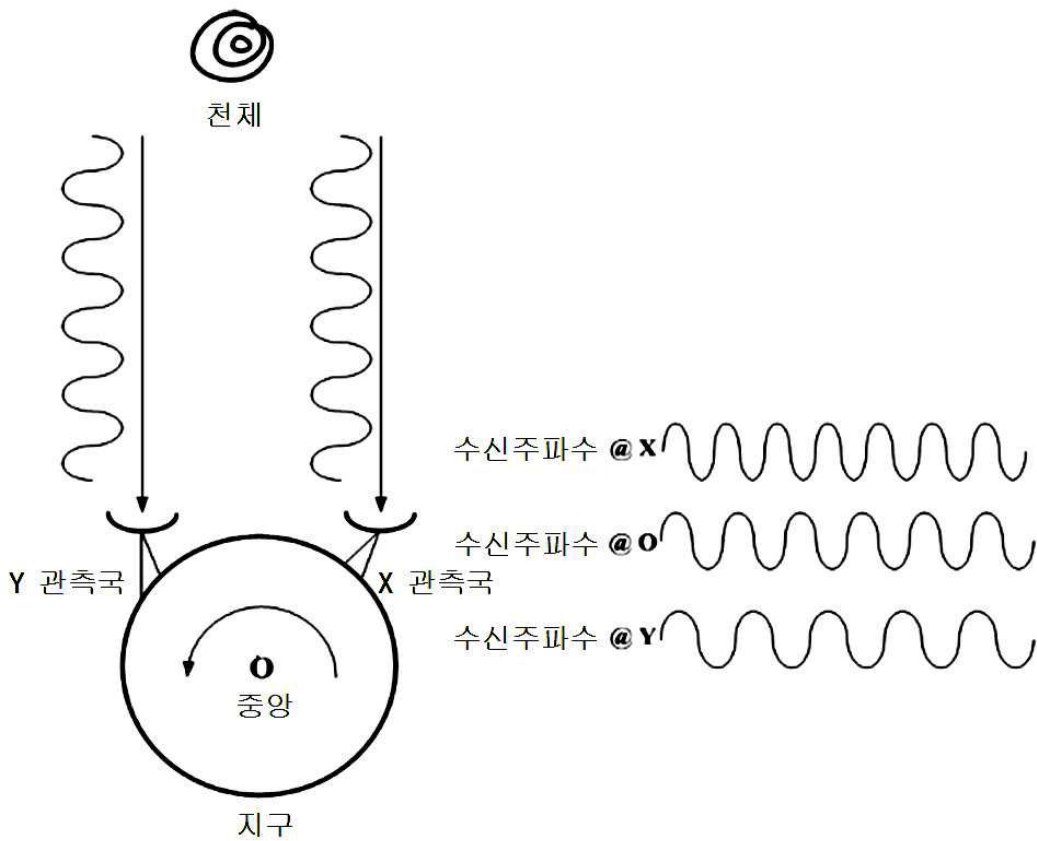
도면2



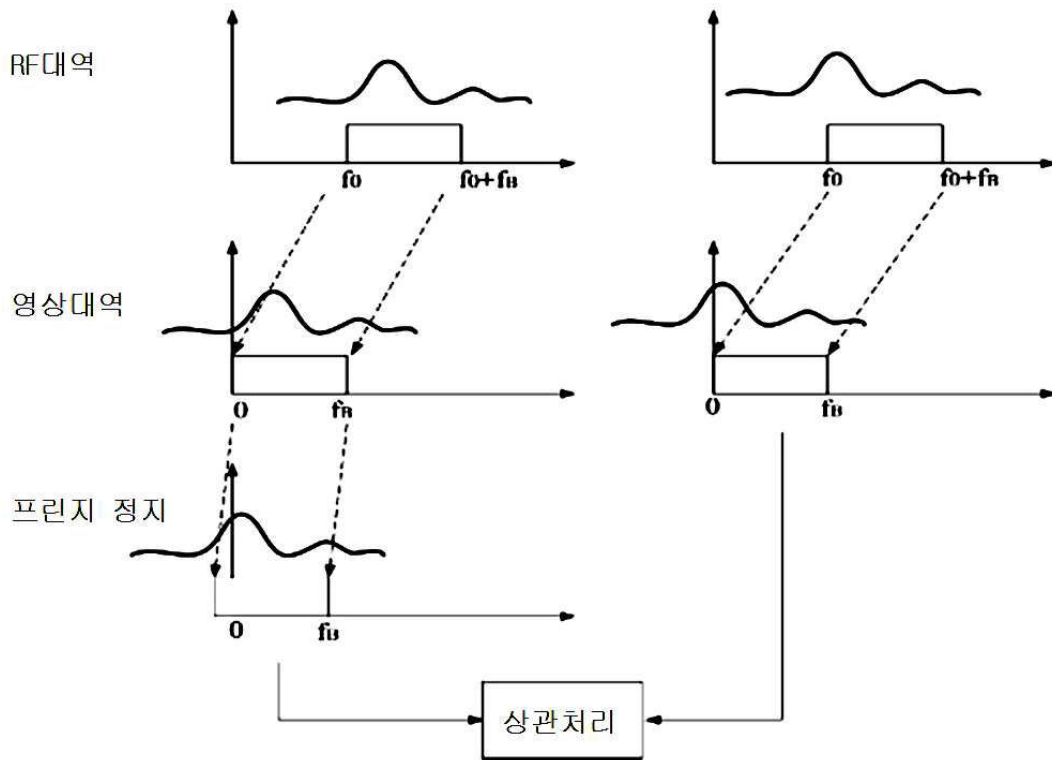
도면3



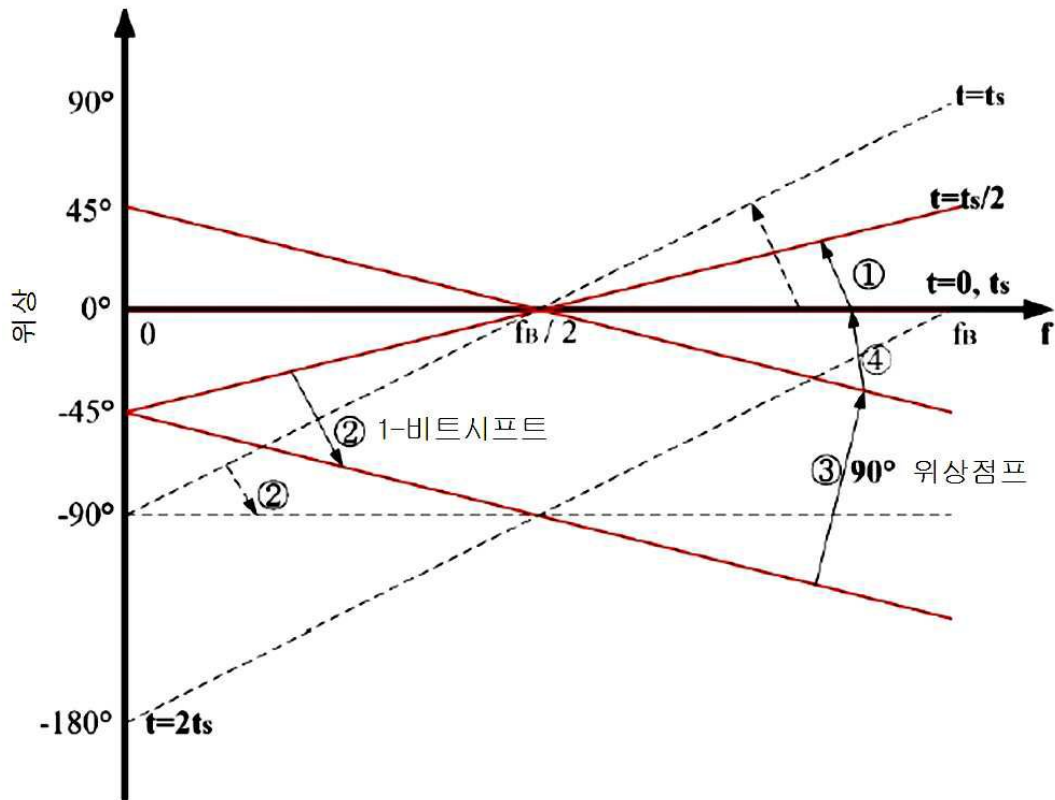
도면4



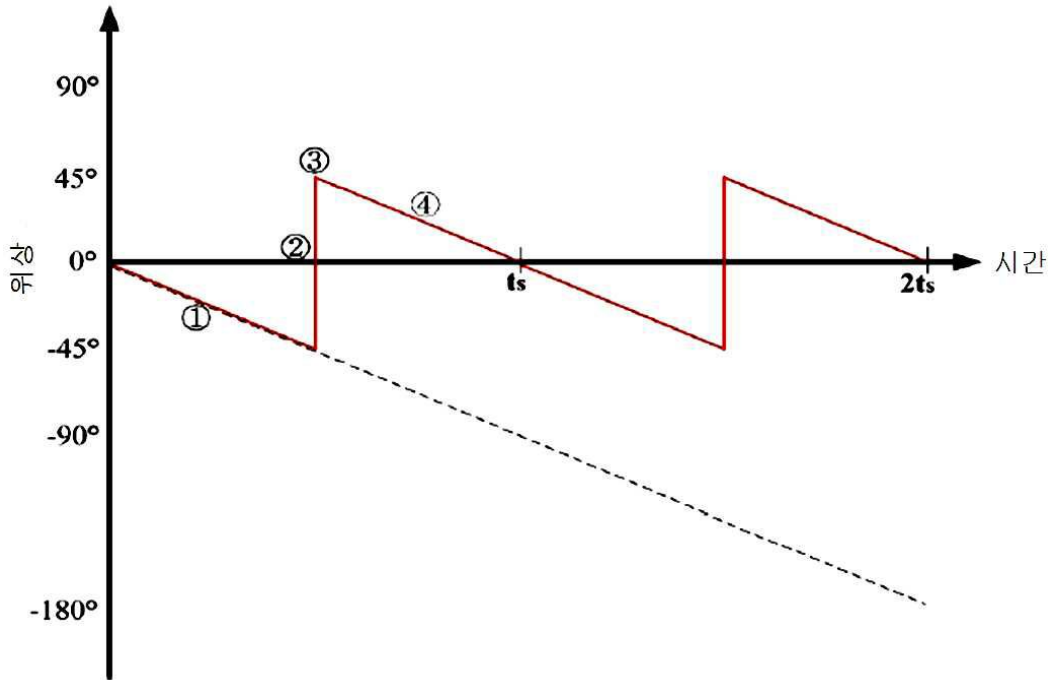
도면5



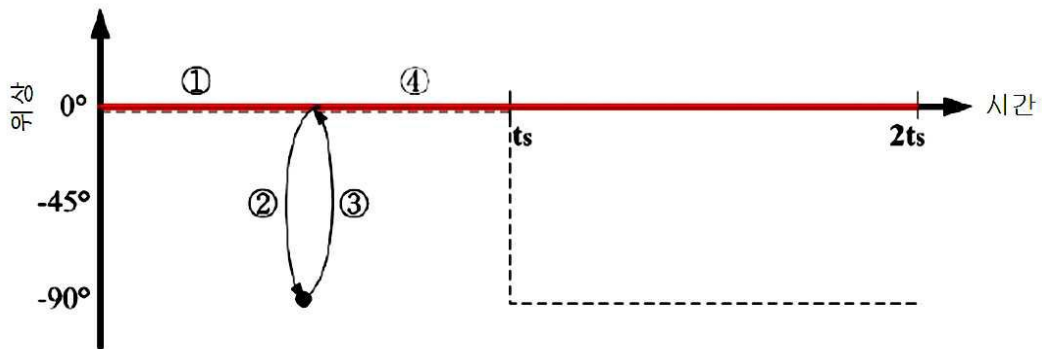
도면6a



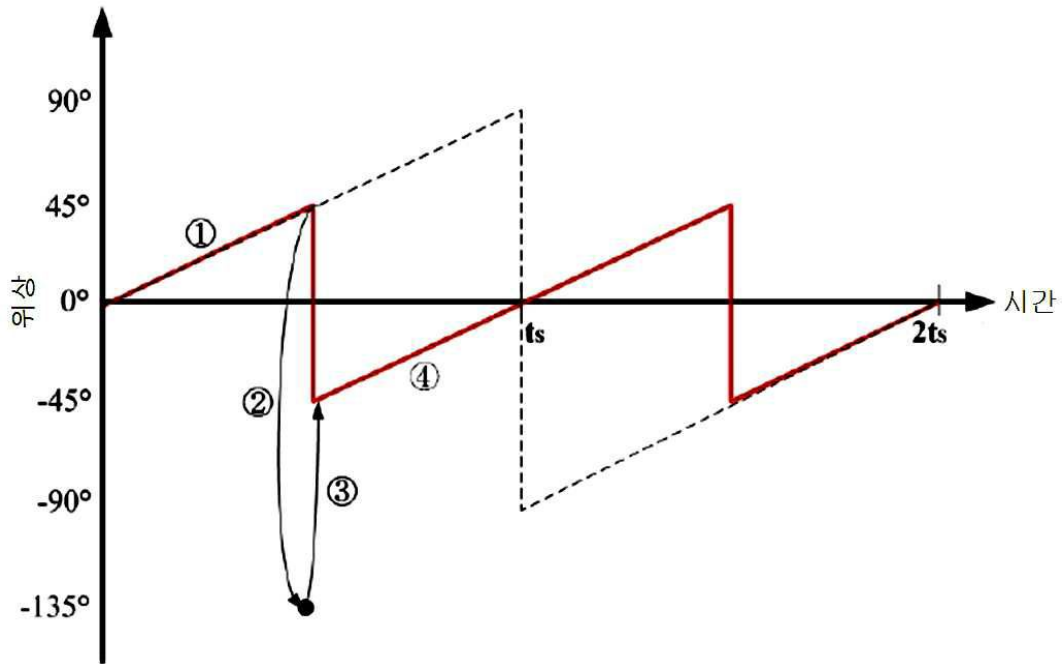
도면6b



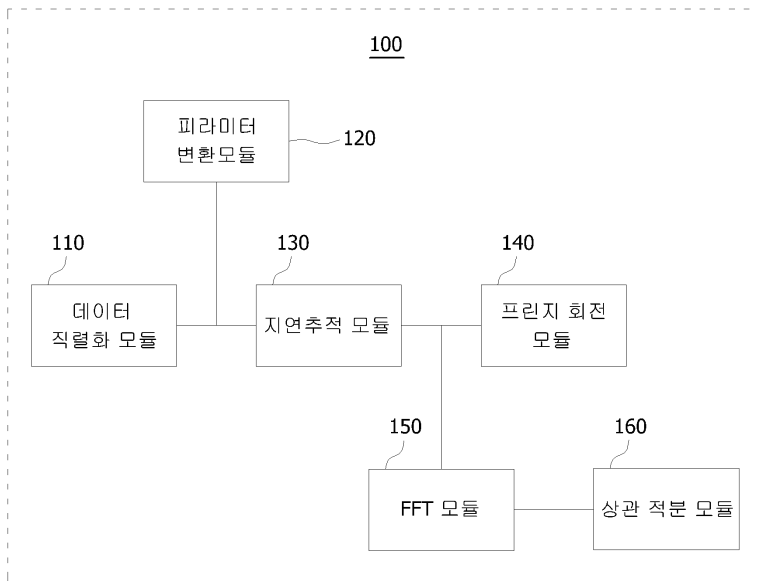
도면6c



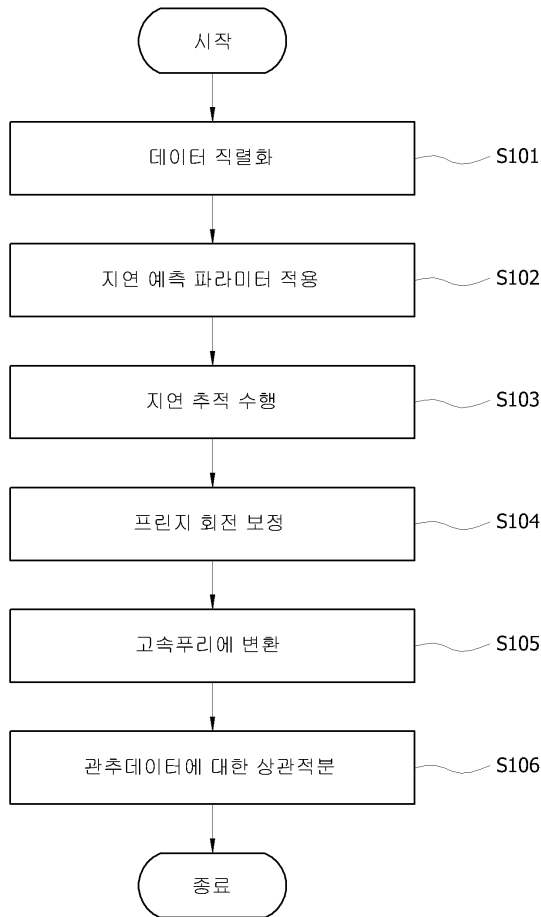
도면6d



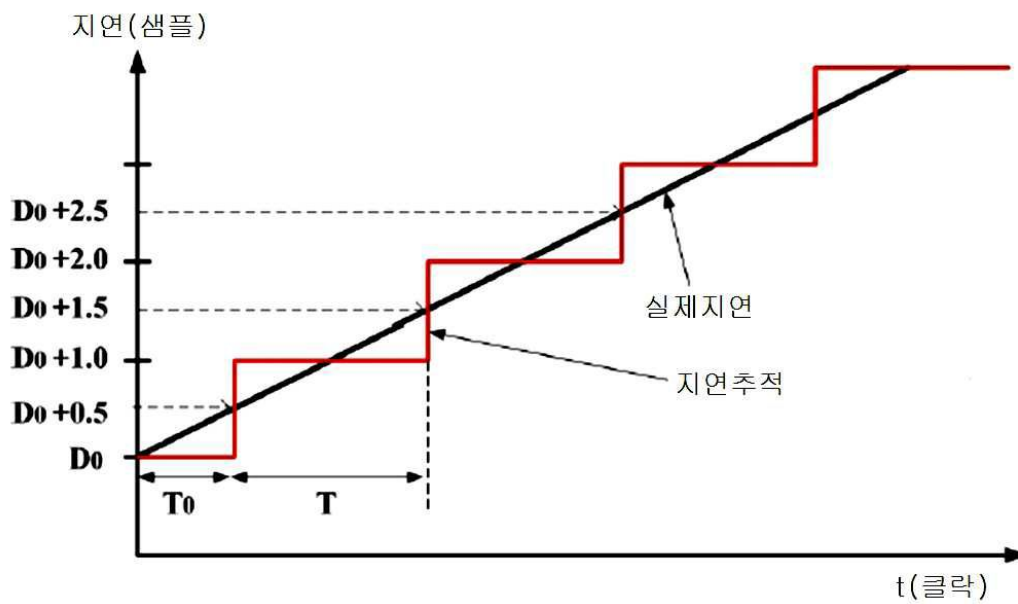
도면7



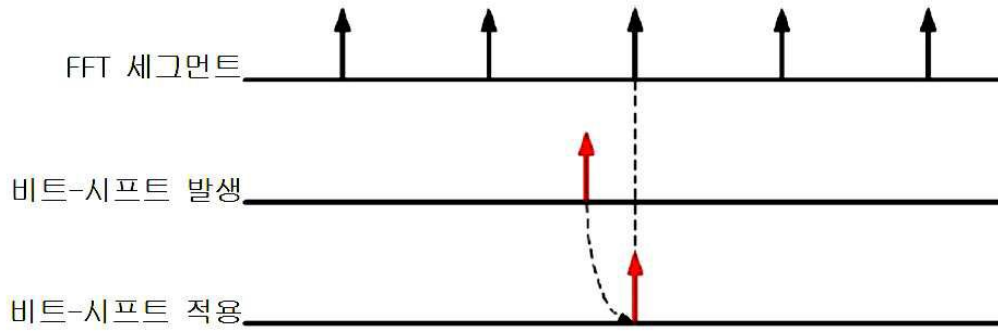
도면8



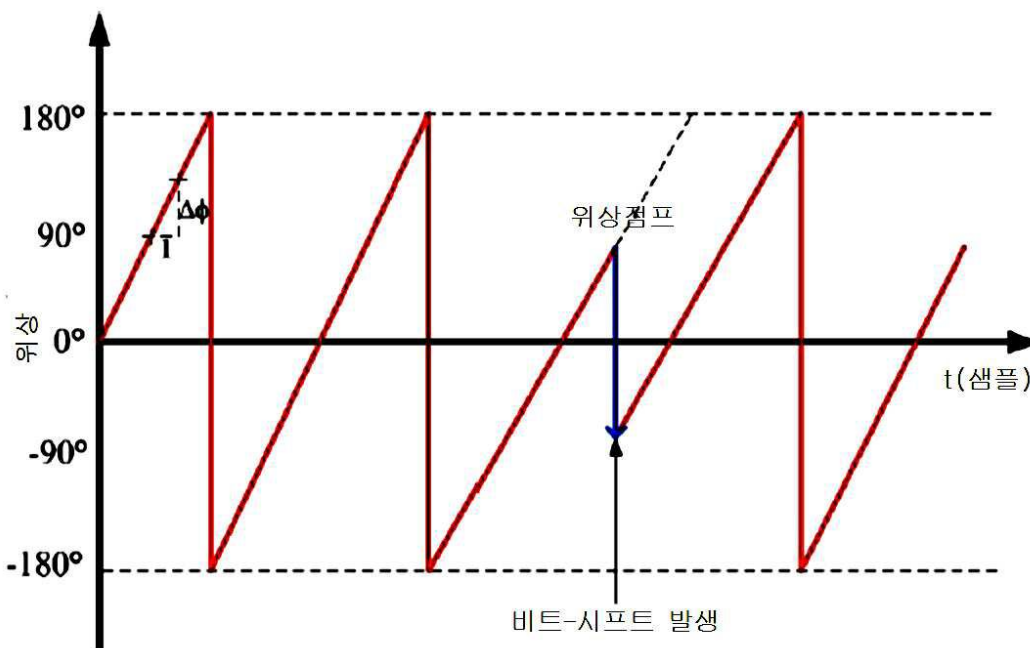
도면9



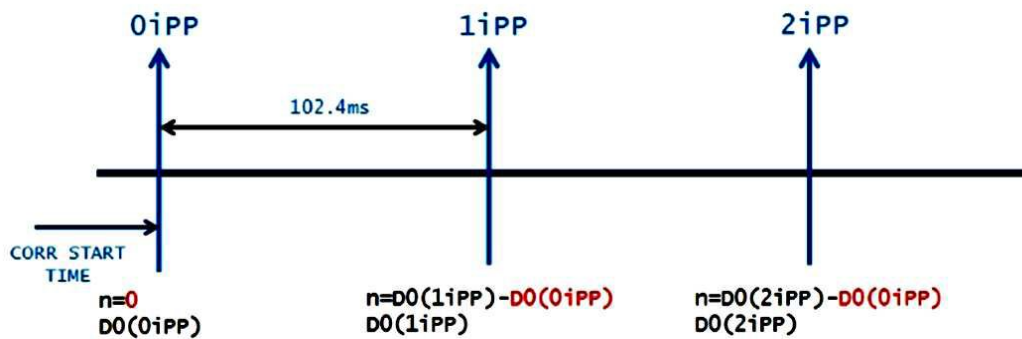
도면10



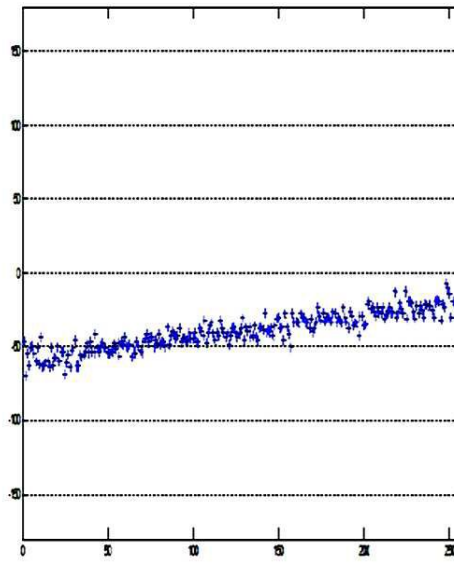
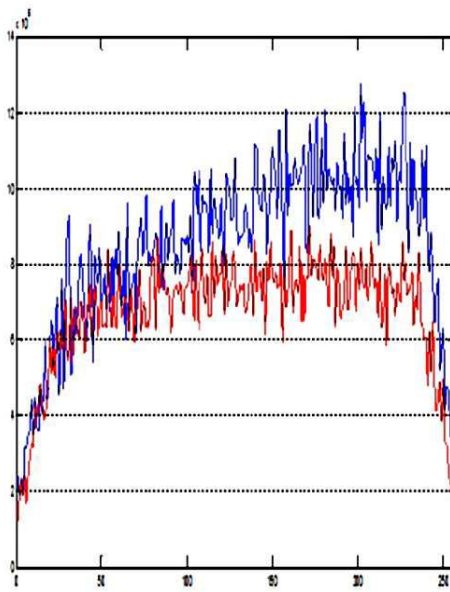
도면11



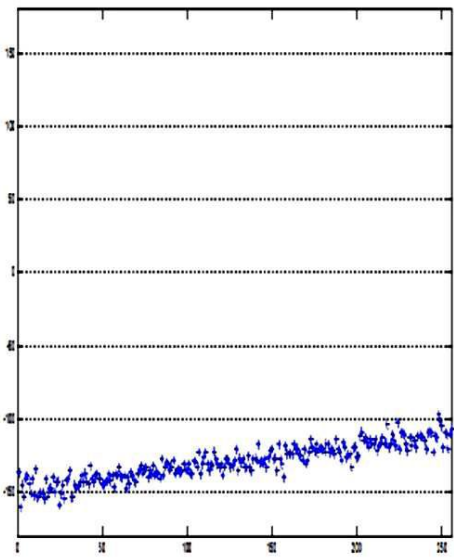
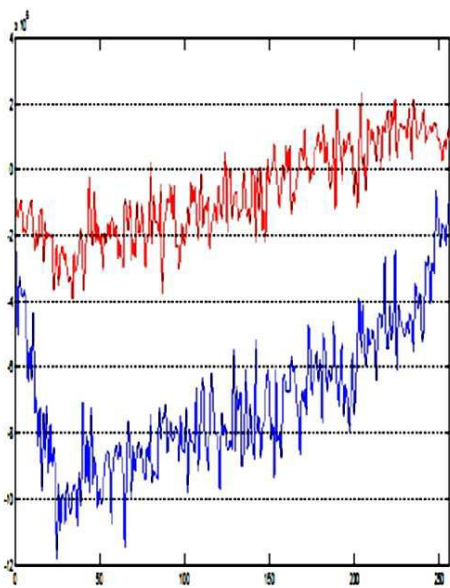
도면12



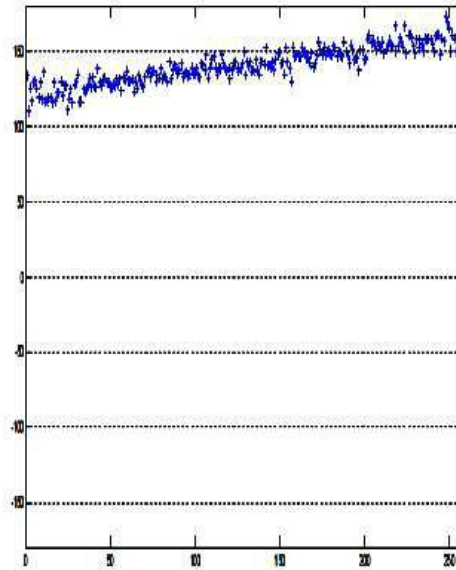
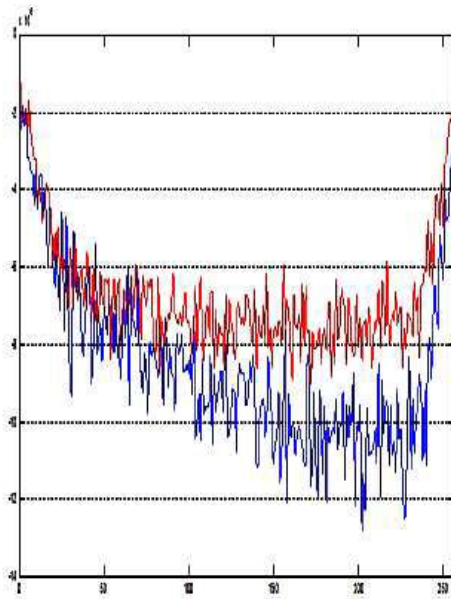
도면13a



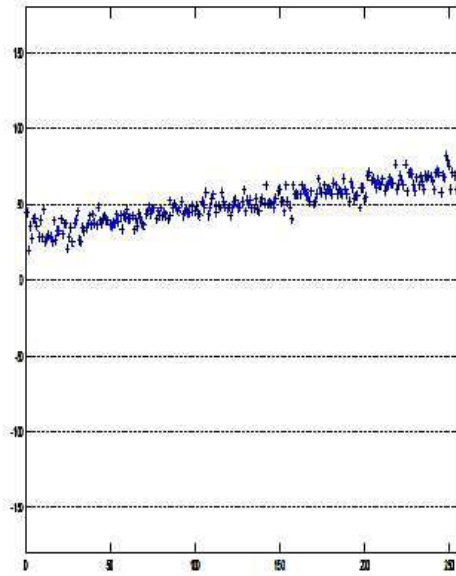
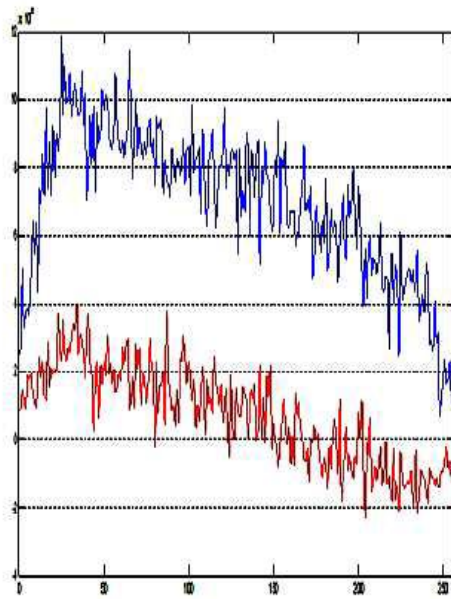
도면13b



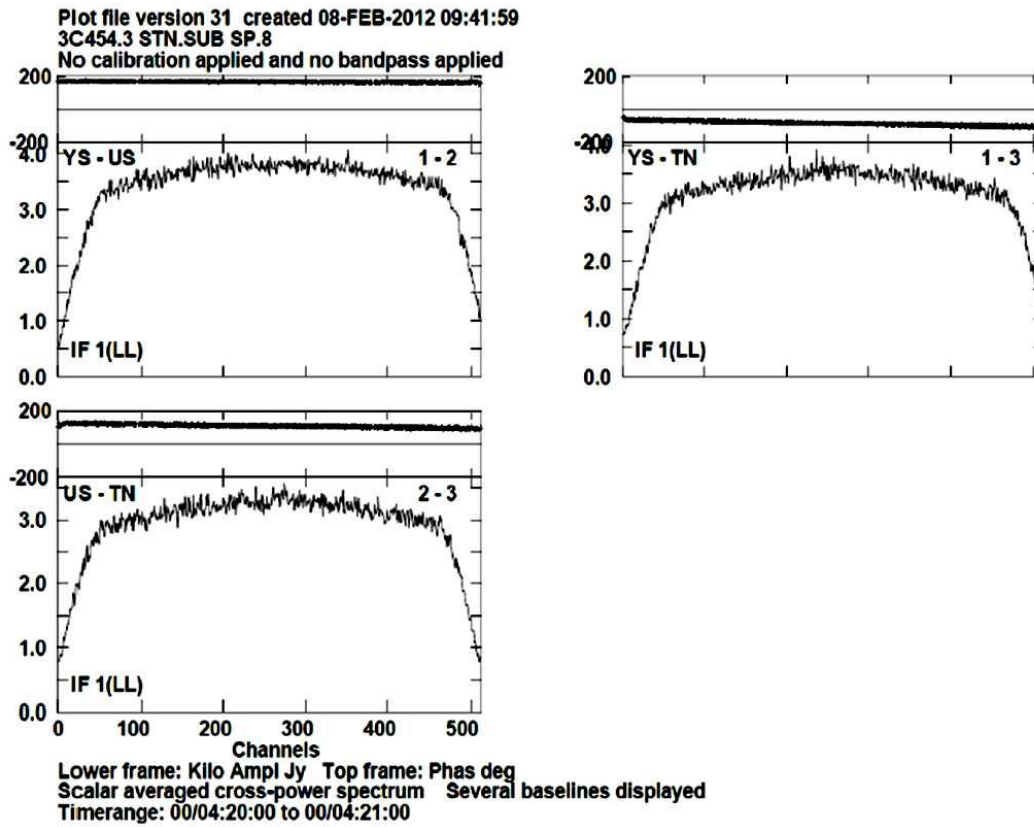
도면13c



도면13d



도면14a



도면14b

