



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년09월27일
(11) 등록번호 10-1186242
(24) 등록일자 2012년09월20일

(51) 국제특허분류(Int. Cl.)
H01L 31/06 (2006.01) H01L 31/042 (2006.01)
H01L 31/0224 (2006.01) H01L 31/18 (2006.01)
(21) 출원번호 10-2012-0014865
(22) 출원일자 2012년02월14일
심사청구일자 2012년02월14일
(56) 선행기술조사문헌
KR1020100115193 A*
KR1020090084539 A
KR1020110062259 A
KR1020100004739 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
한국기계연구원
대전광역시 유성구 가정북로 156 (장동)
(72) 발명자
김준동
대전 유성구 장동 한국기계연구원 메카동 123호
김현엽
대구 수성구 두산동 180-10
(뒷면에 계속)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 17 항

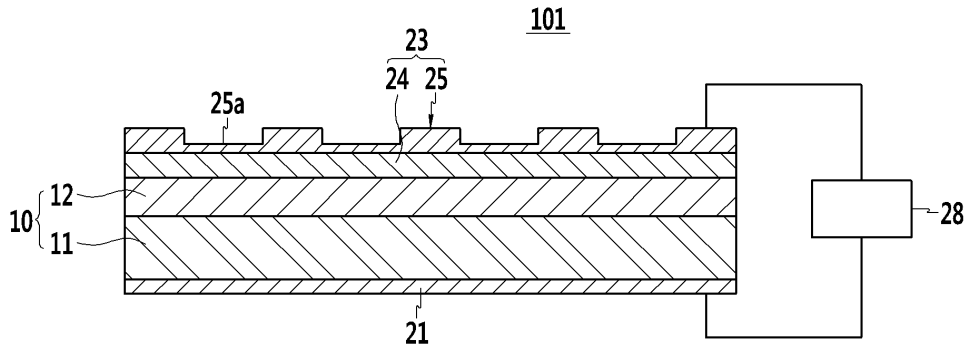
심사관 : 이동윤

(54) 발명의 명칭 입체 패턴을 갖는 광전 소자 및 이의 제조 방법

(57) 요약

본 발명의 일 측면에 따른 광전 소자는 P형 반도체층과 N형 반도체층을 갖는 PN접합 반도체층, 및 상기 PN접합 반도체층 상에 형성되며 투명전도성 산화물로 이루어지고, 상면에 형성된 입체 패턴을 갖는 투명 전극을 포함한다.

대표도 - 도1



(72) 발명자

이학주

대전 서구 만년동 상아아파트 102동 807호

김덕중

대전 서구 월평3동 누리아파트 108동 402호

이 발명을 지원한 국가연구개발사업

과제고유번호 NK166M

부처명 지식경제부

연구사업명 주요사업-기관고유

연구과제명 태양전지 효율향상 기술 개발

주관기관 기계연구원

연구기간 2011.06.15~2011.12.31

특허청구의 범위

청구항 1

P형 반도체층과 N형 반도체층을 갖는 PN접합 반도체층; 및

상기 PN접합 반도체층 상에 형성되며 투명전도성 산화물로 이루어지고, 상면에 형성된 입체 패턴을 갖는 투명 전극;

을 포함하며,

상기 투명 전극은 적층 배열된 제1 투명전도성 산화물층과, 제2 투명전도성 산화물층을 포함하는 광전 소자

청구항 2

제1 항에 있어서,

상기 입체 패턴은 홈으로 이루어진 광전 소자.

청구항 3

제1 항에 있어서,

상기 입체 패턴은 돌기로 이루어진 광전 소자.

청구항 4

삭제

청구항 5

제1 항에 있어서,

상기 제1 투명전도성 산화물층은 이격 배치된 복수 개의 돌기로 이루어지고, 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층 상에 형성된 상부 산화물층과 상기 제1 투명전도성 산화물층 사이에 배치된 하부 산화물층을 포함하는 광전 소자.

청구항 6

제5 항에 있어서,

상기 하부 산화물층 상에는 금속 전극이 형성된 광전 소자.

청구항 7

제1 항에 있어서,

상기 제1 투명전도성 산화물층과 상기 제2 투명 전도성 산화물층은 동일한 소재로 이루어진 광전 소자.

청구항 8

제1 항에 있어서,

상기 제1 투명전도성 산화물층과 상기 제2 투명 전도성 산화물층은 상이한 소재로 이루어진 광전 소자.

청구항 9

제8 항에 있어서,

상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 전기 전도성을 갖는 광전 소자.

청구항 10

제9 항에 있어서,

상기 제1 투명전도성 산화물층은 상기 제2 투명전도성 산화물층보다 더 큰 광투과성을 갖는 광전 소자.

청구항 11

제1 항에 있어서,

상기 제1 투명전도성 산화물층 또는 상기 제2 투명전도성 산화물층은 인듐-주석-산화물(ITO), Al-도핑된 아연 산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO₃, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO₂, (La_{0.5}Sr_{0.5})CoO₃ (LSCO), La_{0.7}Sr_{0.3}MnO₃ (LSMO), SrRuO₃ (SRO), F-도핑된 주석 산화물, Sr₃Ru₂O₇, Sr₄Ru₃O₁₀로 이루어진 군에서 선택되는 어느 하나의 물질로 이루어진 광전 소자.

청구항 12

제1 항에 있어서,

상기 제1 투명전도성 산화물층은 AZO로 이루어지고, 상기 제2 투명전도성 산화물층은 ITO로 이루어진 광전 소자.

청구항 13

제12 항에 있어서,

상기 PN접합 반도체층은 결정질 실리콘 웨이퍼로 이루어진 광전 소자.

청구항 14

제12 항에 있어서,

상기 PN접합 반도체층은 박막 형태로 이루어진 광전 소자.

청구항 15

PN 접합 반도체층 상에 제1 투명전도성 산화물층을 증착하는 하는 제1 투명전도성 산화물층 형성 단계;

상기 제1 투명전도성 산화물층 상에 제2 투명전도성 산화물층을 증착하는 제2 투명전도성 산화물층 형성 단계;

상기 제2 투명전도성 산화물층 상에 포토 레지스트층을 형성하고, 상기 포토 레지스트층을 노광 및 식각하여 패턴을 형성하는 포토 레지스트층 형성 단계;

상기 제2 투명전도성 산화물층에 패턴을 형성하는 식각 단계; 및

상기 포토 레지스트층을 제거하는 포토 레지스트층 제거 단계

를 포함하고,

상기 제1 투명전도성 산화물층과 상기 제2 투명전도성 산화물층이 투명 전극을 이루는 광전 소자의 제조 방법.

청구항 16

제15 항에 있어서,

상기 제2 투명전도성 산화물층 형성 단계는 상기 제2 투명전도성 산화물층을 어닐링하는 열처리 단계를 더 포함하는 광전 소자의 제조 방법.

청구항 17

PN 접합 반도체층 상에 포토 레지스트층을 형성하고, 상기 포토 레지스트층을 노광 및 식각하여 패턴을 형성하는 포토 레지스트층 형성 단계;

상기 포토 레지스트층 사이에 제1 투명전도성 산화물층을 증착하여 복수의 이격된 돌기로 이루어진 제1 투명전도성 산화물층을 형성하는 제1 투명전도성 산화물층 형성 단계;

상기 포토 레지스트층을 제거하는 포토 레지스트층 제거 단계;

상기 제1 투명전도성 산화물층의 위 및 상기 제1 투명전도성 산화물층 사이에 제2 투명전도성 산화물층을 증착 형성하는 제2 투명전도성 산화물층 형성 단계;

를 포함하는 광전 소자의 제조 방법.

청구항 18

제17 항에 있어서,

상기 제1 투명전도성 산화물층 형성 단계는 상기 제1 투명전도성 산화물층을 어닐링하는 열처리 단계를 더 포함하는 광전 소자의 제조 방법.

명세서

기술분야

[0001] 본 발명은 광전 소자에 관한 것으로서 보다 상세하게는 입체 패턴을 갖는 광전 소자에 관한 것이다.

배경기술

[0002] 태양광을 전기에너지로 변환하는 광전변환소자인 태양 전지는 다른 에너지원과 달리 무한하고 환경 친화적으로 시간이 갈수록 그 중요성이 증가하고 있다.

[0003] 특히 고유가와 화석연료 부존의 제한성은 재생에너지에 대한 이용을 증대시킬 것으로 보이며, 이중에 이동이 간편하고 휴대할 수 있는 태양 전지의 의존성은 더욱 커질 것으로 예측된다.

[0004] 태양전지의 구조 및 원리에 대해서 간단히 설명하면, 태양전지는 P(positive)형 반도체와 N(negative)형 반도체를 접합시킨 PN접합 구조를 하고 있으며, 이러한 구조의 태양전지에 태양광이 입사되면, 입사된 태양광이 가지고 있는 에너지에 의해 상기 반도체 내에서 정공(hole)과 전자(electron)가 발생하고, 이때, PN접합에서 발생한 전기장에 의해서 상기 정공(+)은 P형 반도체쪽으로 이동하고 상기 전자(-)는 N형 반도체쪽으로 이동하게 되어 전위가 발생하게 됨으로써 전력을 생산할 수 있게 되는 원리이다. 이와 같은 태양전지는 기판형 태양전지와 박막형 태양전지로 구분할 수 있다. 기판형 태양전지는 실리콘과 같은 반도체물질 자체를 기판으로 이용하여 태양전지를 제조한 것이고, 박막형 태양전지는 유리 등과 같은 기판 상에 박막의 형태로 반도체를 형성하여 태양전지를 제조한 것이다.

[0005] 기판형 태양전지는 박막형 태양전지에 비하여 효율이 다소 우수하기는 하지만, 공정상 두께를 최소화하는데 한계가 있고 고가의 반도체 기판을 이용하기 때문에 제조비용이 상승되는 단점이 있다. 박막형 태양전지는 기판형 태양전지에 비하여 효율이 다소 떨어지기는 하지만, 얇은 두께로 제조가 가능하고 저가의 재료를 이용할 수 있어 제조비용이 감소되는 장점이 있어 대량생산에 적합하다.

[0006] 한국공개특허 제2011-0027918호는 기판형 태양전지로 입사되는 빛의 반사를 최소화하기 위해서 나노 돌기가 형성된 반사 방지막의 제조 방법을 개시하고 있다. 종래와 같이 태양 전지의 표면에 반사 방지막을 형성하면 빛의 반사를 감소시킬 수 있으나, 별도의 반사 방지막을 형성해야 하므로 공정이 복잡해지고, 반사 방지막의 계면에서 불필요한 반사가 발생하는 문제가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 광전 효율성이 향상된 광전 소자를 제공하고자 한다.

과제의 해결 수단

[0008] 본 발명의 일 측면에 따른 광전 소자는 P형 반도체층과 N형 반도체층을 갖는 PN접합 반도체층, 및 상기 PN접합 반도체층 상에 형성되며 투명전도성 산화물로 이루어지고, 상면에 형성된 입체 패턴을 갖는 투명 전극을 포함한다.

[0009] 상기 입체 패턴은 홈으로 이루어질 수 있으며, 상기 입체 패턴은 돌기로 이루어질 수도 있다.

[0010] 또한, 상기 투명 전극은 적층 배열된 제1 투명전도성 산화물층과, 제2 투명전도성 산화물층을 포함할 수 있으

며, 상기 제1 투명전도성 산화물층은 이격 배치된 복수 개의 돌기로 이루어지고, 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층 상에 형성된 상부 산화물층과 상기 제1 투명전도성 산화물층 사이에 배치된 하부 산화물층을 포함할 수 있다.

[0011] 상기 제1 투명전도성 산화물층과 상기 제2 투명 전도성 산화물층은 동일한 소재로 이루어질 수 있으며, 상기 제1 투명전도성 산화물층과 상기 제2 투명 전도성 산화물층은 상이한 소재로 이루어질 수 있다.

[0012] 상기 하부 산화물층 상에는 금속 전극이 형성될 수 있으며, 상기 제2 투명전도성 산화물층은 상기 제1 투명전도성 산화물층보다 더 큰 전기 전도성을 갖도록 이루어질 수 있다. 또한, 상기 제1 투명전도성 산화물층은 상기 제2 투명전도성 산화물층보다 더 큰 광투과성을 갖도록 이루어질 수 있다.

[0013] 상기 제1 투명전도성 산화물층 또는 상기 제2 투명전도성 산화물층은 인듐-주석-산화물(ITO), Al-도핑된 아연 산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO₃, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO₂, (La_{0.5}Sr_{0.5})CoO₃ (LSCO), La_{0.7}Sr_{0.3}MnO₃ (LSMO), SrRuO₃ (SRO), F-도핑된 주석 산화물, Sr₃Ru₂O₇, Sr₄Ru₃O₁₀로 이루어진 군에서 선택되는 어느 하나의 물질로 이루어질 수 있다.

[0014] 상기 제1 투명전도성 산화물층은 AZO로 이루어지고, 상기 제2 투명전도성 산화물층은 ITO로 이루어질 수 있으며, 상기 PN접합 반도체층은 실리콘 웨이퍼로 이루어질 수 있으며 상기 PN접합 반도체층은 박막 형태로 이루어질 수 있다.

[0015] 본 발명의 다른 측면에 따른 광전 소자의 제조 방법은 PN 접합 반도체층 상에 제1 투명전도성 산화물층을 증착하는 하는 제1 투명전도성 산화물층 형성 단계와, 상기 제1 투명전도성 산화물층 상에 제2 투명전도성 산화물층을 증착하는 제2 투명전도성 산화물층 형성 단계와, 상기 제2 투명전도성 산화물층 상에 포토 레지스트층을 형성하고, 상기 포토 레지스트층을 노광 및 식각하여 패턴을 형성하는 포토 레지스트층 형성 단계와, 상기 제2 투명전도성 산화물층에 패턴을 전사하는 식각 단계, 및 상기 포토 레지스트층을 제거하는 포토 레지스트층 제거 단계를 포함할 수 있다.

[0016] 상기 제2 투명전도성 산화물층 형성 단계는 상기 제2 투명전도성 산화물층을 어닐링하는 열처리 단계를 더 포함할 수 있다.

[0017] 본 발명의 또 다른 측면에 따른 광전 소자의 제조 방법은 PN 접합 반도체층 상에 포토 레지스트층을 형성하고, 상기 포토 레지스트층을 노광 및 식각하여 패턴을 형성하는 포토 레지스트층 형성 단계와, 상기 포토 레지스트층 사이에 제1 투명전도성 산화물층을 증착하여 복수의 이격된 돌기로 이루어진 제1 투명전도성 산화물층을 형성하는 제1 투명전도성 산화물층 형성 단계와, 상기 포토 레지스트층을 제거하는 포토 레지스트층 제거 단계와, 상기 제1 투명전도성 산화물층의 위 및 상기 제1 투명전도성 산화물층 사이에 제2 투명전도성 산화물층을 증착 형성하는 제2 투명전도성 산화물층 형성 단계를 포함할 수 있다.

[0018] 상기 제1 투명전도성 산화물층 형성 단계는 상기 제1 투명전도성 산화물층을 어닐링하는 열처리 단계를 더 포함할 수 있다.

발명의 효과

[0019] 본 발명에 의한 태양 전지는 투명 전극에 나노 패턴을 형성함으로써, 반사를 감소시켜 광전 효율이 향상되며, 별도의 반사 방지막을 설치할 필요가 없으므로 제조 공정을 단순화할 수 있다.

도면의 간단한 설명

- [0020] 도 1은 본 발명의 제1 실시예에 따른 광전 소자를 도시한
- 도 2a 내지 도 2e는 본 발명의 제1 실시예에 따른 광전 소자의 제조 방법을 설명하기 위한 도면이다.
- 도 3은 본 발명의 제1 실시예에 따라 형성된 입체 패턴을 나타낸 사진이다.
- 도 4는 본 발명의 제1 실시예에 따라 제조된 광전 소자의 단면을 나타낸 사진이다.
- 도 5a는 단일 투명전도성 산화물층이 형성된 광전 소자의 전압 전류 선도이며, 도 5b는 본 발명의 제1 실시예에 따른 광전 소자의 전압 전류 선도이다.
- 도 6은 본 발명의 제2 실시예에 따른 광전 소자를 도시한 단면도이다.
- 도 7a 내지 도 7d는 본 발명의 제2 실시예에 따른 광전 소자의 제조 방법을 설명하기 위한 도면이다.

도 8은 본 발명의 제2 실시예에 따라 형성된 입체 패턴을 나타낸 사진이다.

도 9는 본 발명의 제2 실시예에 따라 제조된 광전 소자의 단면을 나타낸 사진이다.

도 10은 본 발명의 제3 실시예에 따른 광전 소자를 도시한 단면도이다.

도 11은 예칭에 따른 두께 변화를 나타낸 그래프이다.

도 12는 예칭에 따른 반사율의 변화를 나타낸 그래프이다.

도 13은 본 발명의 제4 실시예에 따른 광전 소자를 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0021] 또한 본 발명에 있어서 "~상에"라 함은 대상부재의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력방향을 기준으로 상부에 위치하는 것을 의미하는 것은 아니다. 또한, 본 기재에 있어서 "PN 접합"이라 함은 P형 반도체와 N형 반도체가 접합된 구조를 의미하는 것으로 P형 반도체와 N형 반도체 사이에 I형 반도체가 개재된 PIN접합을 포함하는 넓은 의미의 PN 접합으로 정의한다.
- [0022] 이하, 첨부된 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 이하에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조부호를 붙였다.
- [0023] 도 1은 본 발명의 제1 실시예에 따른 광전 소자를 도시한 단면도이다.
- [0024] 도 1을 참조하여 설명하면, 본 제1 실시예에 따른 광전 소자(101)는 PN접합 반도체층(10)과 PN접합 반도체층(10)의 제1 면 상에 배치된 배면 전극(21)과 PN접합 반도체층(10)의 제1 면과 반대 방향을 향하는 제2 면 상에 배치된 투명 전극(23)을 포함한다.
- [0025] PN접합 반도체층(10)은 결정질 실리콘 웨이퍼 형태로 이루어지며, PN접합 반도체층(10)이 기판이 된다. PN접합 반도체층(10)은 P형 반도체층(11)과 P형 반도체층(11) 상에 형성된 N형 반도체층(12)을 포함한다.
- [0026] PN접합 반도체층(10)은 결정질 실리콘 웨이퍼 형태로 이루어지며, 반도체층이 기판이 된다. PN접합 반도체층(10)은 P형 반도체층(11)과 N형 반도체층(12)을 포함한다. PN접합 반도체층(10)은 결정형 실리콘으로 이루어지는 바, P형의 성질을 갖는 결정질 실리콘에 N형 물질을 도핑하여 PN접합 반도체층(10)을 얻을 수 있다. 또한, 웨이퍼는 실리콘 이외에 GaAs로 이루어질 수 있다.
- [0027] 본 발명이 이에 제한되는 것은 아니며, PN 반도체층은 박막 형태로 일워지 수 있으며, 특히 유기물질로 이루어질 수 있는 바, 이때, PN 반도체층은 PPV, P3HT, P3OT 등의 N형 물질(Electron donor)과 C60, PCBCR, PCBCa 등의 P형 물질(Electron acceptor)이 적용될 수 있다.
- [0028] PN접합 반도체층(10)에서 배면 쪽에는 P형 반도체층(11)이 배치되고, 전면 쪽에는 N형 반도체층(12)이 배치된다. N형 반도체층(12)의 페르미 준위는 조절될 수 있는 바, 페르미 준위 조절은 N형 반도체층(12)을 형성한 후, 암모니아(NH₃), 산소 등의 가스를 이용하여 N형 반도체층(12)의 페르미 준위를 증가시킬 수 있다. 또한, 페르미 준위의 조절 방법은 칼륨(K), 브롬(Br) 등의 기능 분자와 반응 및 열처리하는 방식, 폴리머(PEI) 물질과의 연결 체인을 이용하는 방식, 및 알루미늄 등과 같은 금속을 도핑하는 방법 등이 적용될 수 있다.
- [0029] PN접합 반도체층(10)의 배면에는 오믹 접합으로 결합된 배면 전극(21)이 형성된다. 배면 전극(21)은 PN접합 반도체층(10)의 배면에 전체적으로 형성되며, 알루미늄(Al), 백금(Pt), 은(Ag) 등의 금속 소재로 이루어질 수 있다.
- [0030] 투명 전극(23)은 PN접합 반도체층(10) 상에 형성된 제1 투명전도성 산화물층(24)와 제1 투명전도성 산화물층(24) 상에 형성된 제2 투명전도성 산화물층(25)을 포함한다. 제1 투명전도성 산화물층(24)은 제2 투명전도성 산화물층(25)과 PN접합 반도체층(10) 사이에 배치된다.
- [0031] 제2 투명전도성 산화물층(25)은 광투과성이 우수한 소재로 이루어지는 바, 제2 투명전도성 산화물층(25)의 광투과성은 제1 투명전도성 산화물층(24)의 광투과성보다 더 큰 값을 갖는다. 한편, 제1 투명전도성 산화물층(24)은 전기 전도성이 우수한 소재로 이루어지는 바, 제1 투명전도성 산화물층(24)의 전기 전도성은 제2 투명

전도성 산화물층(25)의 전기 전도성보다 더 큰 값을 갖는다.

- [0032] 제1 투명전도성 산화물층(24)과 제2 투명전도성 산화물층(25)은 인듐-주석-산화물(ITO), Al-도핑된 아연 산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO₃, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO₂, (La_{0.5}Sr_{0.5})CoO₃ (LSCO), La_{0.7}Sr_{0.3}MnO₃ (LSMO), SrRuO₃ (SRO), F-도핑된 주석 산화물, Sr₃Ru₂O₇ 및 Sr₄Ru₃O₁₀으로 이루어질 수 있다.
- [0033] PN접합 반도체층(10)은 실리콘 웨이퍼로 이루어지고, 제1 투명전도성 산화물층(24)은 ITO로 이루어지고, 제2 투명전도성 산화물층(25)이 AZO로 이루어질 수 있다.
- [0034] 본 실시예와 같이 제1 투명전도성 산화물층(24)은 ITO로 이루어지고, 제2 투명전도성 산화물층(25)이 AZO로 이루어지면, 전자 이동도(electron mobility)가 우수해질 뿐만 아니라 ITO 전극에 비하여 광투과율도 향상된다.
- [0035] 제2 투명전도성 산화물층(25)에는 나노 크기를 갖는 입체 패턴이 형성된다. 입체 패턴은 복수 개의 홈(25a)으로 이루어진다. 본 실시예와 같이 제2 투명전도성 산화물층(25)에 입체 패턴을 형성하면, 별도의 반사방지막을 설치할 필요가 없이 빛의 반사를 감소시킬 수 있다. 한편, 배면 전극(21)과 투명 전극(23)에는 축전을 위한 축전 장치(28)가 연결 설치된다.
- [0036] 도 2a 내지 도 2e는 본 발명의 제1 실시예에 따른 광전 소자의 제조 방법을 설명하기 위한 도면이다.
- [0037] 도 2a 내지 도 2e를 참조하여 설명하면, 본 실시예에 따른 광전 소자의 제조 방법은 PN 접합 반도체층(10) 상에 제1 투명전도성 산화물층(24)을 증착하는 하는 제1 투명전도성 산화물층(24) 형성 단계와, 상기 제1 투명전도성 산화물층(24) 상에 제2 투명전도성 산화물층(25)을 증착하는 제2 투명전도성 산화물층(25) 형성 단계와, 상기 제2 투명전도성 산화물층(25) 상에 포토 레지스트층(27)을 형성하고, 상기 포토 레지스트층(27)을 노광 및 식각하여 패턴을 형성하는 포토 레지스트층(27) 형성 단계와, 상기 제2 투명전도성 산화물층(25)에 패턴을 전사하는 식각 단계, 및 상기 포토 레지스트층(27)을 제거하는 포토 레지스트층(27) 제거 단계를 포함한다.
- [0038] 도 2a에 도시된 바와 같이, 제1 투명전도성 산화물층(24) 형성 단계에서는 PN 접합 반도체층(10) 상에 제1 투명전도성 산화물층(24)을 증착하여 제1 투명전도성 산화물층(24)을 형성한다.
- [0039] 이 때, PN접합 반도체층(10)은 P형 반도체층(11)과 N형 반도체층(12)을 포함하며, PN접합 반도체층(10)의 배면에는 금속으로 이루어진 배면 전극(21)이 형성되어 있다. 제1 투명전도성 산화물층(24)은 ITO로 이루어질 수 있으며, 본 실시예에서는 200nm의 두께를 갖는 제1 투명전도성 산화물층(24)을 형성하였다.
- [0040] 도 2b에 도시된 바와 같이, 제2 투명전도성 산화물층(25) 형성 단계에서는 제1 투명전도성 산화물층(24) 상에 제2 투명전도성 산화물층(25)을 증착하는 제2 투명전도성 산화물층(25)을 형성한다. 이 때, 제2 투명전도성 산화물층(25)은 AZO로 이루어질 수 있으며, 본 실시예에서는 330nm의 두께를 갖는 제1 투명전도성 산화물층(24)을 형성하였다.
- [0041] 제2 투명전도성 산화물층(25) 형성 단계는 제2 투명전도성 산화물층(25)을 형성한 후, 어닐링하는 열처리 단계들을 더 포함할 수 있다. 어닐링 처리된 AZO는 어닐링 처리되지 않은 AZO에 비하여 광투과성이 향상된 반면 저항은 감소된다. 어닐링 처리된 경우 Zn 부위에 치환된 Al 원자들의 잔류 압축 스트레스가 해방되기 때문이다.
- [0042] 도 2c에 도시된 바와 같이, 포토 레지스트층(27) 형성 단계에서는 제2 투명전도성 산화물층(25) 상에 포토 레지스트층(27)을 형성하고, 포토 레지스트층(27)을 노광 및 식각하여 패턴을 형성한다.
- [0043] 포토 레지스트층(27)은 스핀코팅 또는 증착으로 형성될 수 있으며, 포토 레지스트층(27)을 패턴으로 노광한 후, 식각하여 포토 레지스트층(27)에 패턴을 형성한다.
- [0044] 도 2d에 도시된 바와 같이 식각 단계에서는 제2 투명전도성 산화물층(25)을 식각하여 제2 투명전도성 산화물층(25)에 패턴을 전사한다. 식각은 습식 식각, 건식 식각 모두 적용될 수 있으며, 제2 투명전도성 산화물층(25)의 식각으로 제2 투명전도성 산화물층(25)에는 복수 개의 홈(25a)으로 이루어진 패턴이 형성된다.
- [0045] 도 2e에 도시된 바와 같이, 포토 레지스트층(27) 제거 단계에서는 제2 투명전도성 산화물층 상에 형성된 포토 레지스트층(27)을 제거한다.
- [0046] 상기한 바와 같이 본 실시예에 따른 광전 소자의 제조 방법에 따르면 투명 전극(23)에 입체 패턴을 용이하게

형성할 수 있다.

[0047] 도 3은 본 발명의 제1 실시예에 따라 형성된 입체 패턴을 나타낸 사진이고, 도 4는 본 발명의 제1 실시예에 따라 제조된 광전 소자의 단면을 나타낸 사진이다.

[0048] 도 3 및 도 4에 도시된 바와 같이 투명 전극에 복수 개의 홈으로 이루어진 입체 패턴이 형성된 것을 알 수 있다.

[0049] 도 5a는 단일 투명전도성 산화물층이 형성된 광전 소자의 전압 전류 선도이며, 도 5b는 본 발명의 제1 실시예에 따른 광전 소자의 전압 전류 선도이다.

[0050] 도 5a 및 도 5b에 도시된 바와 같이, 본 실시예에 따른 광전 소자는 단일 투명전도성 산화물층을 갖는 광전 소자에 비하여 전압 특성이 향상된 것을 알 수 있다.

표 1

[0051]	개방회로전압 (OCV) [mV]	단락회로전류 (Jsc)[Ma/cm ²]	필 팩터 (fill factor)[%]	광전효율
단일 투명전도성 산화물층 광전소자	560	32	73.7	12.7
제1 실시예에 다른 광전소자	603	32	76.7	14.8

[0052] 위의 [표 1]을 참조하면, 본 실시예에 따른 광전 소자는 개방회로전압 및 필 팩터가 종래에 비하여 향상되었으며, 광전 효율은 약 16.5% 정도 향상된 것을 알 수 있다.

[0053] 도 6은 본 발명의 제2 실시예에 따른 광전 소자를 도시한 단면도이다.

[0054] 도 6을 참조하여 설명하면, 본 제2 실시예에 따른 광전 소자(102)는 PN접합 반도체층(10)과 PN접합 반도체층(10)의 제1 면 상에 배치된 배면 전극(21)과 PN접합 반도체층(10)의 제1 면과 반대 방향을 향하는 제2 면 상에 배치된 투명 전극(40)을 포함한다.

[0055] PN접합 반도체층(10)은 결정질 실리콘 웨이퍼 형태로 이루어지며, 반도체층이 기관이 된다. PN접합 반도체층(10)은 P형 반도체층(11)과 N형 반도체층(12)을 포함한다. PN접합 반도체층(10)은 결정형 실리콘으로 이루어지는 바, P형의 성질을 갖는 결정질 실리콘에 N형 물질을 도핑하여 PN접합 반도체층(10)을 얻을 수 있다. 또한, 웨이퍼는 실리콘 이외에 GaAs로 이루어질 수 있다.

[0056] 본 발명이 이에 제한되는 것은 아니며, PN접합 반도체층(10)은 박막 형태로 이루어질 수 있으며 특히, 유기물질로 이루어질 수 있는 바, 이때, PN 반도체층은 PPV, P3HT, P3OT 등의 N형 물질(Electron donor)과 C60, PCBCR, PCBCa 등의 P형 물질(Electron acceptor)이 적용될 수 있다.

[0057] PN접합 반도체층(10)에서 배면 쪽에는 P형 반도체층(11)이 배치되고, 전면 쪽에는 N형 반도체층(12)이 배치된다. N형 반도체층(12)의 페르미 준위는 조절될 수 있는 바, 페르미 준위 조절은 N형 반도체층(12)을 형성한 후, 암모니아(NH₃), 산소 등의 가스를 이용하여 N형 반도체층(12)의 페르미 준위를 증가시킬 수 있다. 또한, 페르미 준위의 조절 방법은 칼륨(K), 브롬(Br) 등의 기능 분자와 반응 및 열처리하는 방식, 폴리머(PEI) 물질과의 연결 체인을 이용하는 방식, 및 알루미늄 등과 같은 금속을 도핑하는 방법 등이 적용될 수 있다.

[0058] PN접합 반도체층(10)의 배면에는 옴릭 접합으로 결합된 배면 전극(21)이 형성된다. 배면 전극(21)은 알루미늄(Al), 백금(Pt), 은(Ag) 등의 금속 소재로 이루어질 수 있다.

[0059] 투명 전극(40)은 PN접합 반도체층(10) 상에 형성된 제1 투명전도성 산화물층(41)과 제2 투명전도성 산화물층을 포함한다. 제1 투명전도성 산화물층(41)은 복수 개의 돌기들로 이루어지는 바, 돌기들은 PN접합 반도체층(10) 상에서 이격되어 균일하게 분포하여 입체 패턴을 형성한다.

[0060] 제2 투명전도성 산화물층은 제1 투명전도성 산화물층(41) 상에 형성된 상부 산화물층(43)과 제1 투명전도성 산화물층(41) 사이에 배치된 하부 산화물층(42)을 포함한다.

[0061] 제1 투명전도성 산화물층(41)은 광투과성이 우수한 소재로 이루어지는 바, 제1 투명전도성 산화물층(41)의 광투과성은 제2 투명전도성 산화물층의 광투과성보다 더 큰 값을 갖는다. 한편, 제2 투명전도성 산화물층은 전

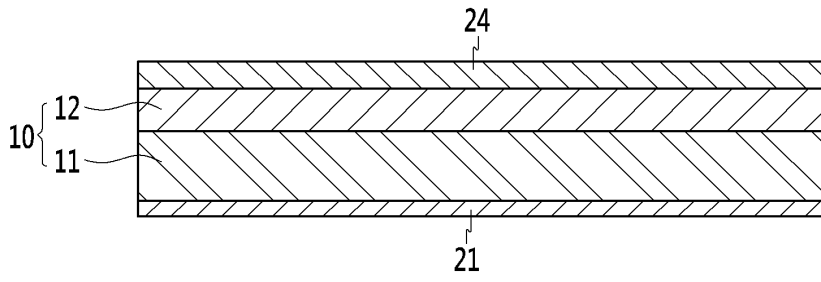
기 전도성이 우수한 소재로 이루어지는 바, 제2 투명전도성 산화물층의 전기 전도성은 제1 투명전도성 산화물층(41)의 전기 전도성보다 더 큰 값을 갖는다.

- [0062] 제1 투명전도성 산화물층(41)과 제2 투명전도성 산화물층은 인듐-주석-산화물(ITO), Al-도핑된 아연 산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO₃, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO₂, (La_{0.5}Sr_{0.5})CoO₃ (LSCO), La_{0.7}Sr_{0.3}MnO₃ (LSMO), SrRuO₃ (SRO), F-도핑된 주석 산화물, Sr₃Ru₂O₇ 및 Sr₄Ru₃O₁₀으로 이루어질 수 있다.
- [0063] 또한, PN접합 반도체층(10)은 실리콘 웨이퍼로 이루어지고, 제1 투명전도성 산화물층(41)은 AZO로 이루어지고, 제2 투명전도성 산화물층이 ITO로 이루어질 수 있다.
- [0064] 본 실시예와 같이 제1 투명전도성 산화물층(41)은 AZO로 이루어지고, 제2 투명전도성 산화물층이 ITO로 이루어지면, 전자 이동도(electron mobility)가 우수해질 뿐만 아니라 ITO 전극에 비하여 광투과율도 향상된다.
- [0065] 제1 투명전도성 산화물층(41)이 돌기들로 이루어지므로 제1 투명전도성 산화물층도 상부 산화물층(43)과 하부 산화물층(42)을 갖게 된다. 이에 따라 투명 전극(40)이 입체 패턴을 갖게 되므로 별도의 반사 방지막 없이도 빛의 반사를 용이하게 감소시킬 수 있다.
- [0066] 도 7a 내지 도 7d는 본 발명의 제2 실시예에 따른 광전 소자의 제조 방법을 설명하기 위한 도면이다.
- [0067] 도 7a 내지 도 7d를 참조하여 설명하면, 본 실시예에 따른 광전 소자의 제조 방법은 PN 접합 반도체층(10) 상에 포토 레지스트층(47)을 형성하고, 포토 레지스트층(47)을 노광 및 식각하여 패턴을 형성하는 포토 레지스트층(47) 형성 단계와, 포토 레지스트층(47) 사이에 제1 투명전도성 산화물층(41)을 증착하여 복수의 이격된 돌기로 이루어진 제1 투명전도성 산화물층(41)을 형성하는 제1 투명전도성 산화물층(41) 형성 단계와, 포토 레지스트층(47)을 제거하는 포토 레지스트층(47) 제거 단계와, 제1 투명전도성 산화물층(41)의 위 및 제1 투명전도성 산화물층(41) 사이에 제2 투명전도성 산화물층을 증착 형성하는 제2 투명전도성 산화물층 형성 단계를 포함한다.
- [0068] 도 7a에 도시된 바와 같이, 포토 레지스트층(47) 형성 단계에서는 PN접합 반도체층(10) 상에 포토 레지스트층(27)을 형성하고, 포토 레지스트층(27)을 노광 및 식각하여 패턴을 형성한다. 포토 레지스트층(27)은 스핀코팅 또는 증착으로 형성될 수 있으며, 포토 레지스트층(27)을 패턴으로 노광한 후, 식각하여 포토 레지스트층(27)에 패턴을 형성한다.
- [0069] 이 때, PN접합 반도체층(10)은 P형 반도체층(11)과 N형 반도체층(12)을 포함하며, PN접합 반도체층(10)의 배면에는 금속으로 이루어진 배면 전극(21)이 형성되어 있다.
- [0070] 도 7b에 도시된 바와 같이, 제1 투명전도성 산화물층(41) 형성 단계에서는 제1 투명전도성 산화물층(41)을 증착하여 포토 레지스트층(47) 사이에 복수의 이격된 돌기로 이루어진 제1 투명전도성 산화물층(41)을 형성한다. 제1 투명전도성 산화물층(41)은 AZO로 이루어질 수 있다.
- [0071] 도 7c에 도시된 바와 같이, 포토 레지스트층(47) 제거 단계는 제1 투명전도성 산화물층(41) 사이에 위치하는 포토 레지스트층(47)을 제거한다.
- [0072] 도 7d에 도시된 바와 같이, 제2 투명전도성 산화물층 형성 단계는 제1 투명전도성 산화물층(41)의 위 및 제1 투명전도성 산화물층(41) 사이에 제2 투명전도성 산화물층을 증착 형성한다. 제1 투명전도성 산화물층(41)의 위에는 상부 산화물층(43)을 형성하고, 제1 투명전도성 산화물층(41) 사이에는 과 하부 산화물층(42)을 형성한다. 하부 산화물층(42)과 제1 투명전도성 산화물층(41)은 동일한 평면 상에 위치한다. 이 때, 제2 투명전도성 산화물층(25)은 AZO로 이루어질 수 있다.
- [0073] 제2 투명전도성 산화물층 형성 단계는 제2 투명전도성 산화물층을 형성한 후, 어닐링하는 열처리 단계도 더 포함할 수 있다. 어닐링 처리된 AZO는 어닐링 처리되지 않은 AZO에 비하여 투광율이 향상된 반면 저항은 감소된다. 어닐링 처리된 경우 Zn 부위에 치환된 Al 원자들의 잔류 압축 스트레스가 해방되기 때문이다.
- [0074] 상기한 바와 같이 본 실시예에 따른 광전 소자의 제조 방법에 따르면 상부 산화물층(43)이 형성되어 전극투명 전극(23)에 돌기로 이루어진 입체 패턴을 용이하게 형성할 수 있다.
- [0075] 도 8은 본 발명의 제2 실시예에 따라 형성된 입체 패턴을 나타낸 사진이고, 도 9는 본 발명의 제2 실시예에 따라 제조된 광전 소자의 단면을 나타낸 사진이다.
- [0076] 도 8 및 도 9에 도시된 바와 같이 투명 전극(40)에 복수 개의 돌기로 이루어진 입체 패턴이 형성된 것을 알

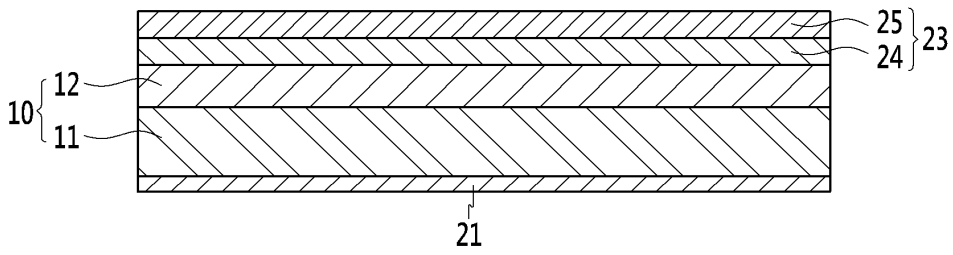
수 있다.

- [0077] 도 10은 본 발명의 제3 실시예에 따른 광전 소자를 도시한 단면도이다.
- [0078] 도 10을 참조하여 설명하면, 본 제3 실시예에 따른 광전 소자(103)는 PN접합 반도체층(10)과 PN접합 반도체층(10)의 제1 면 상에 배치된 배면 전극(21)과 PN접합 반도체층(10)의 제1 면과 반대 방향을 향하는 제2 면 상에 배치된 투명 전극(31)을 포함한다.
- [0079] PN접합 반도체층(10)은 결정질 실리콘 웨이퍼 형태로 이루어지며, 반도체층이 기판이 된다. PN접합 반도체층(10)은 P형 반도체층(11)과 N형 반도체층(12)을 포함한다. 접합 반도체층(10)에서 배면 쪽에는 P형 반도체층(11)이 배치되고, 전면 쪽에는 N형 반도체층(12)이 배치된다. PN접합 반도체층(10)의 배면에는 오믹 접합으로 결합된 배면 전극(21)이 형성된다. 배면 전극(21)은 알루미늄(Al), 백금(Pt), 은(Ag) 등의 금속 소재로 이루어질 수 있다.
- [0080] 투명 전극(31)은 PN접합 반도체층(10) 상에 형성되며, 투명 전극(31)에는 복수 개의 홈(31a)으로 이루어진 입체 패턴이 형성되어 있다. 투명 전극(31)에는 복수 개의 홈(31a)이 이격되어 균일하게 분포하여 입체 패턴을 형성한다. 이러한 홈(31a)은 투명 전극(31) 상에 포토 레지스트층을 형성한 후, 에칭하여 형성될 수 있다.
- [0081] 투명 전극(31)은 인듐-주석-산화물(ITO), Al-도핑된 아연 산화물(AZO), Zn-도핑된 인듐 산화물(IZO), MgO, Nb:SrTiO₃, Ga-도핑된 ZnO(GZO), Nb-도핑된 TiO₂, (La_{0.5}Sr_{0.5})CoO₃ (LSCO), La_{0.7}Sr_{0.3}MnO₃ (LSMO), SrRuO₃ (SRO), F-도핑된 주석 산화물, Sr₃Ru₂O₇ 및 Sr₄Ru₃O₁₀으로 이루어질 수 있다. 또한, PN접합 반도체층(10)은 실리콘 웨이퍼로 이루어지고, 투명 전극은 AZO로 이루어질 수 있다.
- [0082] 본 실시예와 같이 투명 전극(31)이 입체 패턴을 갖게 되면 별도의 반사 방지막 없이도 빛의 반사를 용이하게 감소시킬 수 있다.
- [0083] 도 11은 에칭에 따른 두께 변화를 나타낸 그래프이고, 도 12는 에칭에 따른 반사율의 변화를 나타낸 그래프이다.
- [0084] 도 11을 참조하여 설명하면, 제1 실시예와 같이 투명 전극을 에칭하는 경우에는 에칭을 실시하는 시간이 길어질수록 두께가 거의 선형적으로 감소하는 것을 알 수 있다. 에칭으로 두께가 선형적으로 감소하면 에칭 시간이 길어질수록 제3 실시예에서는 홈의 깊이가 더 깊어지게 된다.
- [0085] 도 12에 도시된 바와 같이 실리콘 기판에 비하여 투명 전극이 형성된 경우 반사율이 더 감소하게 되나, 에칭이 이루어지지 아니한 투명 전극의 경우에는 반사율의 변화가 파장에 따라 매우 큰 것을 알 수 있다. 그러나, 제3 실시예와 같이 AZO층을 형성하고 에칭한 경우와 제1 실시예와 ITO층과 AZO층을 형성하여 에칭한 경우에는 반사율이 현저히 감소한 것을 알 수 있다.
- [0086] 도 13은 본 발명의 제4 실시예에 따른 광전 소자를 도시한 단면도이다.
- [0087] 도 13을 참조하여 설명하면, 본 제4 실시예에 따른 광전 소자(104)는 PN접합 반도체층(10)과 PN접합 반도체층(10)의 제1 면 상에 배치된 배면 전극(21)과 PN접합 반도체층(10)의 제1 면과 반대 방향을 향하는 제2 면 상에 배치된 투명 전극(51)을 포함한다.
- [0088] PN접합 반도체층(10)은 결정질 실리콘 웨이퍼 형태로 이루어지며, 반도체층이 기판이 된다. PN접합 반도체층(10)은 P형 반도체층(11)과 N형 반도체층(12)을 포함한다. 접합 반도체층(10)에서 배면 쪽에는 P형 반도체층(11)이 배치되고, 전면 쪽에는 N형 반도체층(12)이 배치된다. PN접합 반도체층(10)의 배면에는 오믹 접합으로 결합된 배면 전극(21)이 형성된다. 배면 전극(21)은 알루미늄(Al), 백금(Pt), 은(Ag) 등의 금속 소재로 이루어질 수 있다.
- [0089] 투명 전극(51)은 PN접합 반도체층(10) 상에 형성되며, 투명 전극(51)은 PN접합 반도체층(10) 상에 형성된 제1 투명전도성 산화물층(52)과 제2 투명전도성 산화물층을 포함한다. 제1 투명전도성 산화물층(52)은 복수 개의 돌기들로 이루어지는 바, 돌기들은 PN접합 반도체층(10) 상에서 이격되어 균일하게 분포하여 입체 패턴을 형성한다.
- [0090] 제2 투명전도성 산화물층은 제1 투명전도성 산화물층(52) 상에 형성된 상부 산화물층(53)과 제1 투명전도성 산화물층(52) 사이에 배치된 하부 산화물층(54)을 포함한다.
- [0091] 제1 투명전도성 산화물층(52)은 광투과성이 우수한 소재로 이루어지는 바, 제1 투명전도성 산화물층(52)의 광투과성은 제2 투명전도성 산화물층의 광투과성보다 더 큰 값을 갖는다. 한편, 제2 투명전도성 산화물층은 전

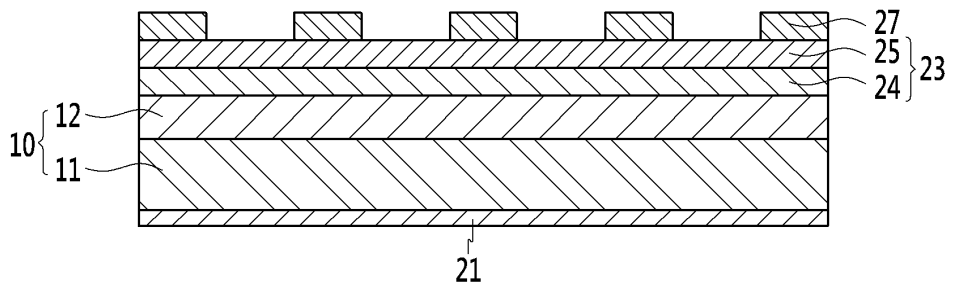
도면2a



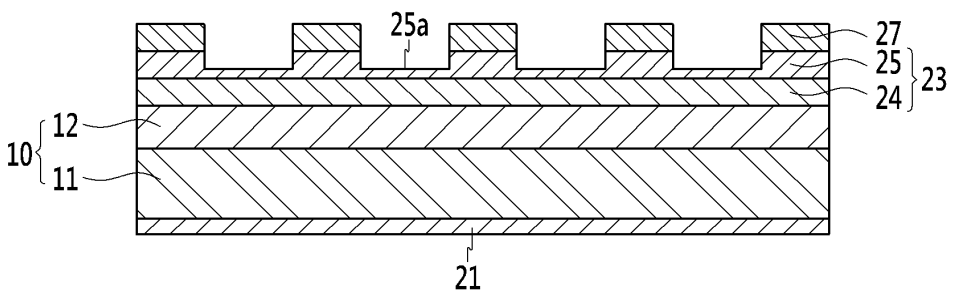
도면2b



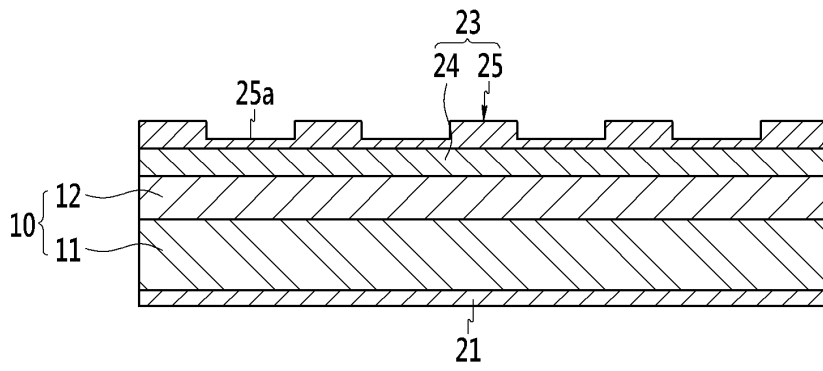
도면2c



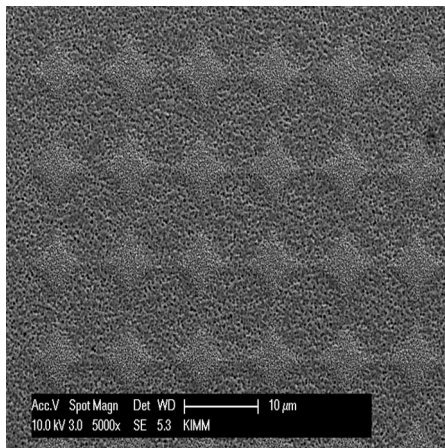
도면2d



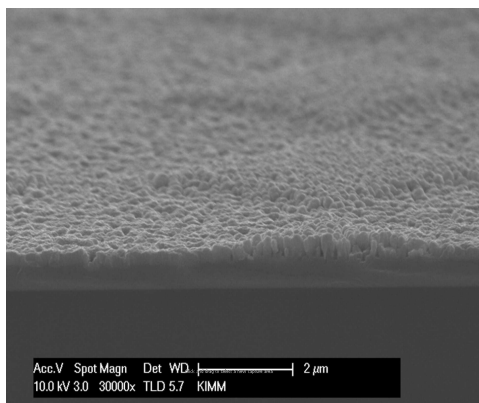
도면2e



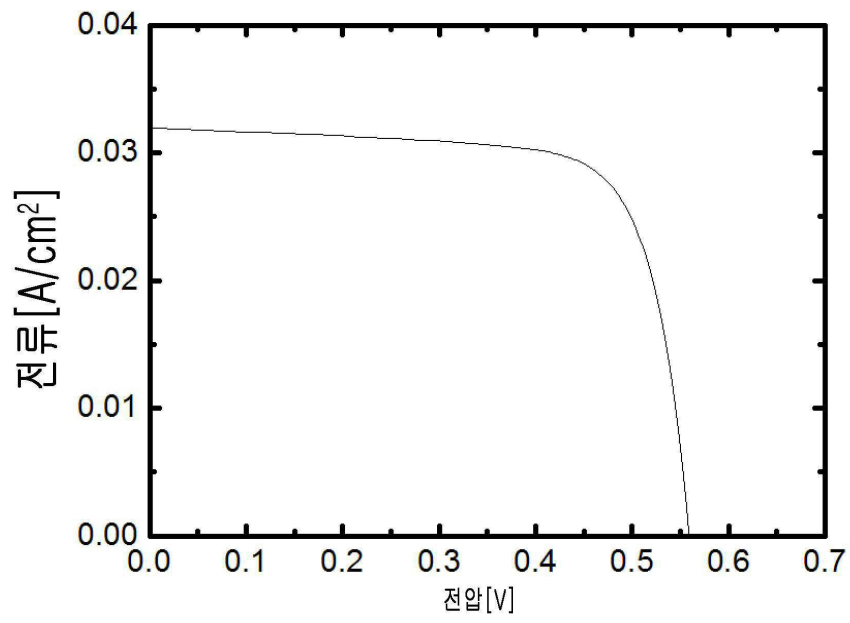
도면3



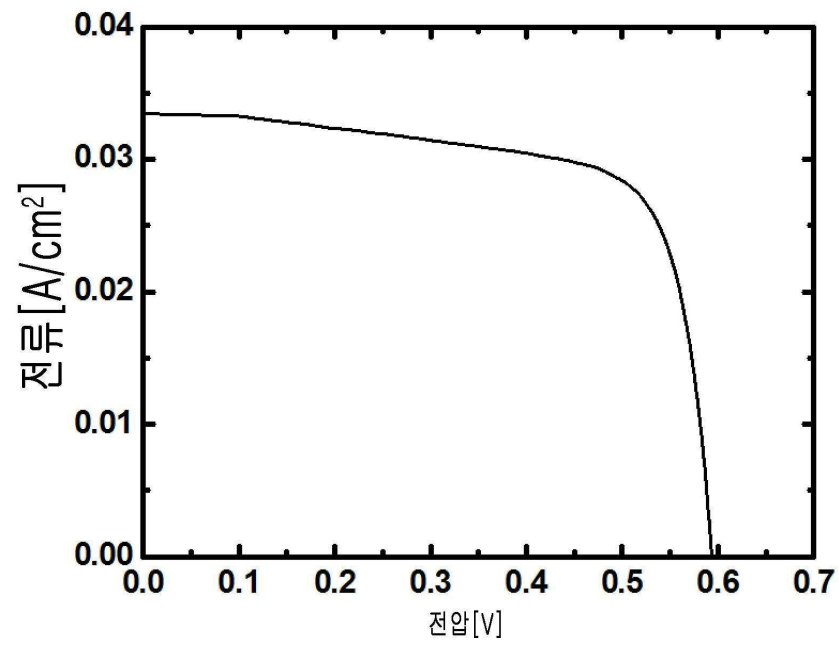
도면4



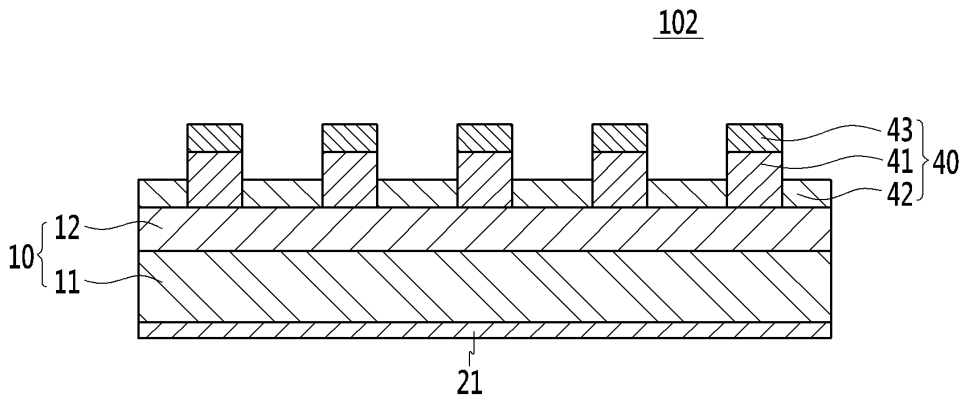
도면5a



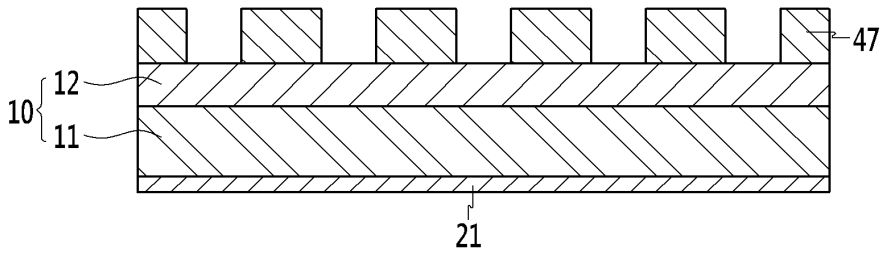
도면5b



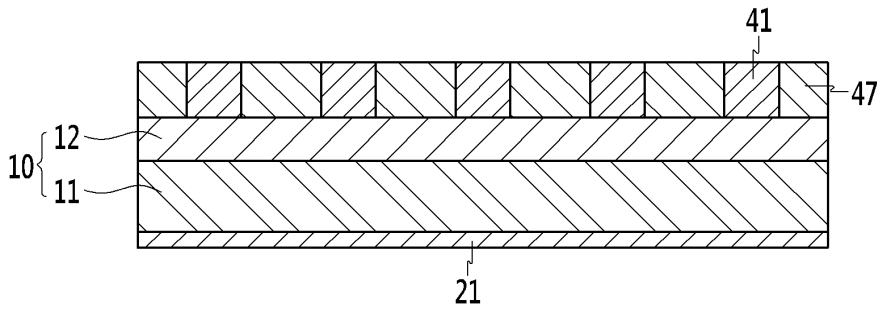
도면6



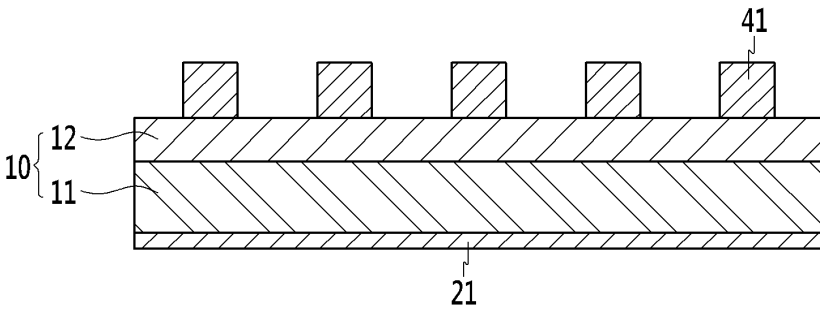
도면7a



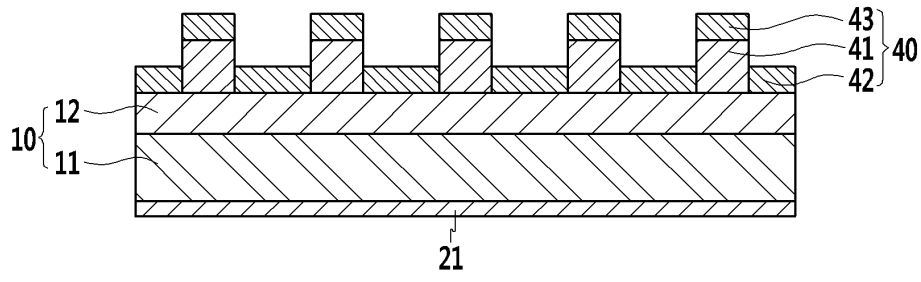
도면7b



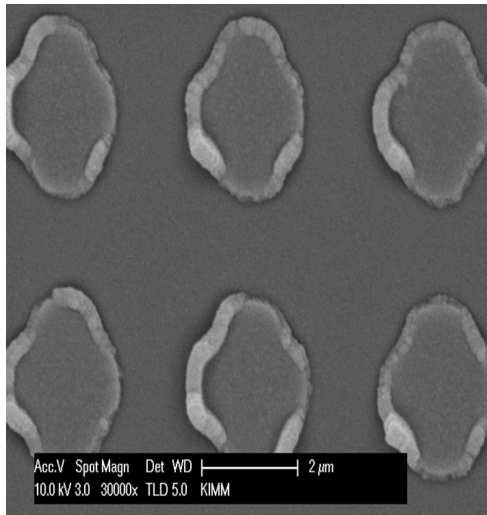
도면7c



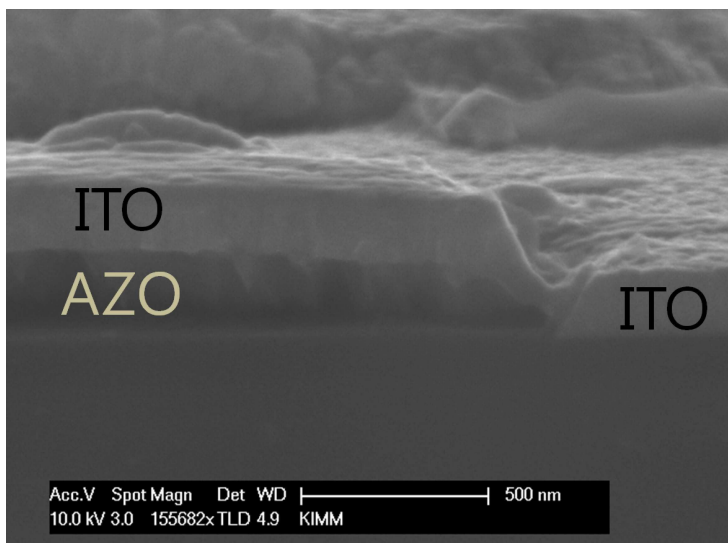
도면7d



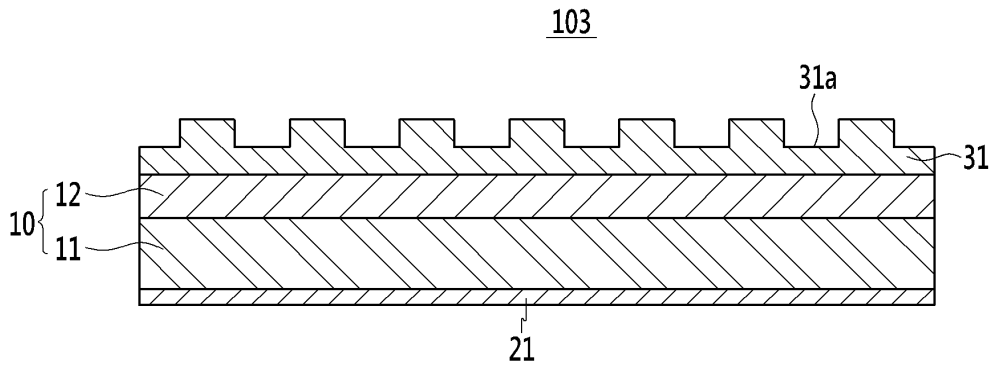
도면8



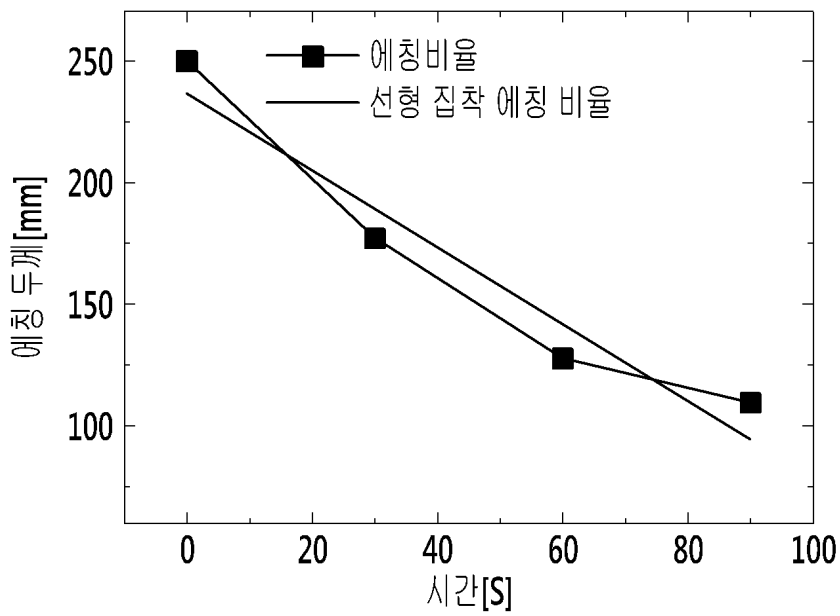
도면9



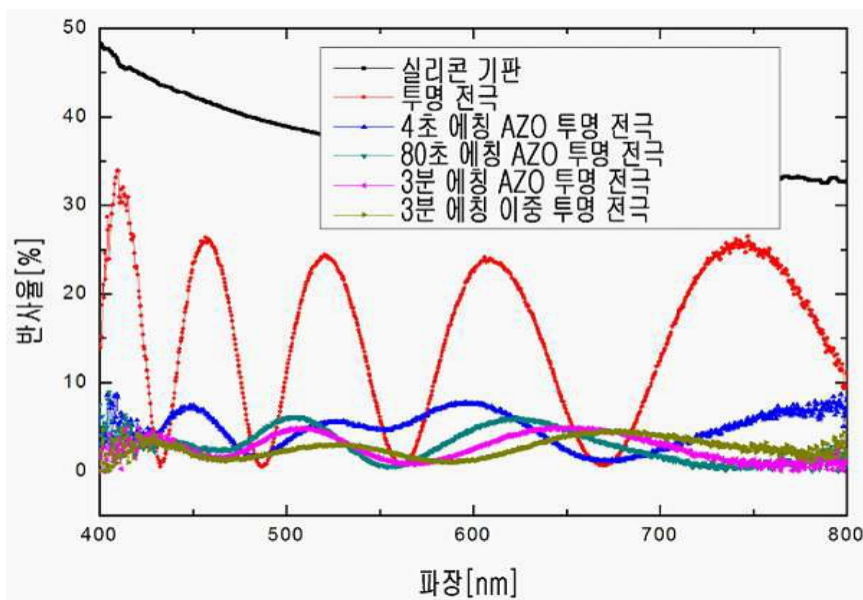
도면10



도면11



도면12



도면13

