

특허등록번호

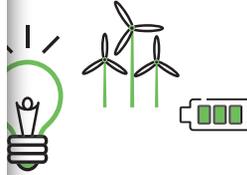
10-1489135

특허명

붕소가 도핑된 실리콘 (111)-표면에서
 $\sqrt{3} \times \sqrt{3}$ 단위 격자가 가지는 두 가지
안정된 형상을 이용하는 메모리
소자 및 이의 동작 방법

대표발명자

엄대진



붕소가 도핑된 실리콘 메모리 소자 제조 및 동작 기술



붕소 도핑에 의해 표면 구조가 재구성된 실리콘 표면의
단위 격자가 가지는 안정된 형상을 이용한 메모리 셀 축소 기술

붕소가 도핑된 실리콘 메모리 소자 제조 및 동작 방법

차세대 핵심 요소로 떠오르는 메모리 소자는 단위면적당 저장밀도를 높였을 때 원가를 절감할 수 있습니다. KRIS신기술과 함께라면 메모리 셀의 면적을 단위격자 면적(0.26nm) 수준까지 줄일 수 있습니다. 본 기술은 붕소 도핑에 의해 표면 구조가 $\sqrt{3} \times \sqrt{3}$ 로 재구성된 실리콘(111)-표면의 단위격자가 갖는 두 가지의 안정된 형상을 이용하고 있는데, 이를 하나의 메모리 셀로 이용하므로 셀 면적을 고체 소자의 궁극적 한계만큼 축소할 수 있습니다.

붕소가 도핑된 실리콘 (111)-표면에서 $\sqrt{3} \times \sqrt{3}$ 단위 격자가 가지는 두 가지 안정된 형상을 이용하는 메모리 소자 및 이의 동작 방법

A memory device and its operation scheme that exploits the bistable configurations of $\sqrt{3} \times \sqrt{3}$ surface unit cell at the boron-doped silicon (111) surface



기술개요

- 붕소 도핑에 의해 표면 구조가 $\sqrt{3} \times \sqrt{3}$ 로 재구성된 실리콘 (111)-표면의 개별 단위 격자를 하나의 메모리 셀 (memory cell)로 이용한다. 즉 표면 단위 격자가 갖는 두 가지 안정된 형상을 이진 정보 (binary information)의 두 값으로 대응시킨다. 그리고 전기장 (electric field)을 이용해서 두 형상 간의 천이 (transition)를 가역적으로 (reversible) 일으킴으로써 이진 정보를 개별 단위 격자에 쓰거나 (write) 지운다 (erase). 아울러 두 형상이 갖는 상이한 전자 구조 (electronic structures)에 따른 전도도 차이를 이용해서 두 형상을 구분함으로써 메모리 셀에 기록된 이진 정보를 읽어낸다 (read). 이를 통해 메모리 셀의 면적을 고체 소자 (solid-state devices)의 궁극적 한계인 단위 격자 면적 (0.26 nm^2) 수준으로 줄일 수 있다.

기술특징

- 붕소 도핑에 의해 표면 구조가 $\sqrt{3} \times \sqrt{3}$ 로 재구성된 실리콘 (111)-표면의 개별 단위 격자가 갖는 두 가지 안정된 형상을 이용하여 이진 정보를 나타낸다. 그리고 전기장 (electric field)을 이용해서 단위 격자에 이진 정보를 쓰고 지우고 읽는다.
본 발명은 붕소 도핑에 의해 표면 구조가 $\sqrt{3} \times \sqrt{3}$ 로 재구성된 실리콘 (111)-표면의 개별 단위 격자를 하나의 메모리 셀로 이용함으로써 셀 면적을 고체 소자 (solid-state devices)의 궁극적 한계인 표면 단위 격자 면적 (0.26 nm^2) 수준으로 축소시킬 수 있다. 이는 현재 시장에서 판매되는 메모리 소자의 셀 크기(DRAM: $\sim 2 \times 10^3 \text{ nm}^2$, SRAM: $\sim 2 \times 10^4 \text{ nm}^2$)에 비해서 획기적으로 줄어든 값이다.

응용분야

- 비휘발성 메모리소자, 원자스케일 메모리소자

키워드

- 메모리 소자
- 실리콘 (111) 표면
- 붕소 도핑
- $\sqrt{3} \times \sqrt{3}$ 단위 격자
- 두 가지 안정된 형상

시장전망

기존의 실리콘 공정을 그대로 사용하기 때문에 사업성 및 시장성이 매우 크다고 할 수 있다.

개발단계

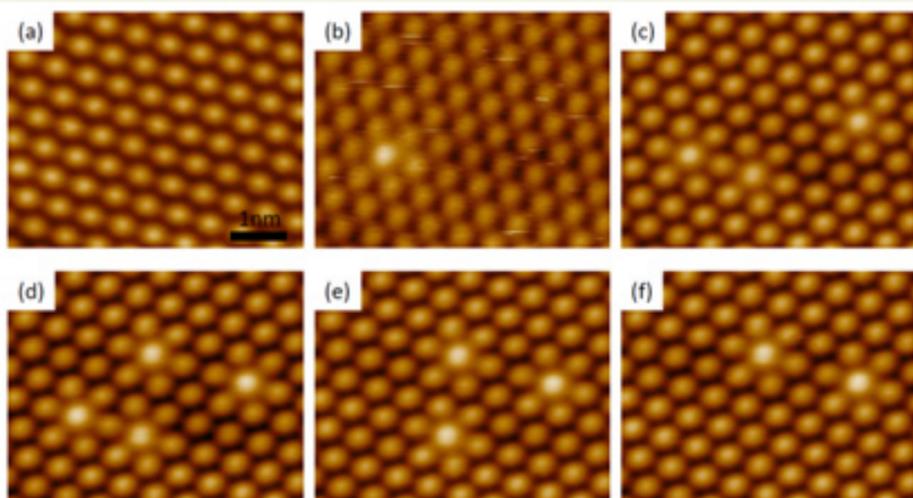


- 아이디어 단계
- 분석/실험을 통한 검증
- 연구실 환경 모델 제작
- 연구개발 완료
- 시제품 제작
- 실현성 검증완료

기술이전 형식

구분	국가	관련번호	특허명칭
출원	한국	10-2013-0148548	기판 이송 유닛, 이를 갖는 기판 처리 장치 및 이를 이용한 기판처리 방법

주요도면



- (a) $\sqrt{3} \times \sqrt{3}$ 구조를 갖는 실리콘 (111)-표면의 STM 사진
 (b) 특정 단위 격자에 상 변형 전압을 인가하여 상 변형을 유도한 후의 STM 사진
 (c) 다른 두 단위 격자에 추가적으로 상 변형을 일으킨 후의 STM 사진
 (d) 또 다른 단위 격자에 상 변형을 일으킨 후의 STM 사진
 (e) (b)에서 상 변형된 단위 격자에 상 복원 전압을 인가하여 원래의 형상으로 환원시킨 후의 STM 사진
 (f) (c)에서 상 변형된 단위 격자에 상 복원 전압을 인가하여 원래의 형상으로 환원시킨 후의 STM 사진